

1841

Системный модуль

Зарисов. струк.
сх. 1841

1. Обеспечивает синхрон. бл. систем. Выград. сигн. хол. систем. шины и другие управл. сигналами. Организ. регистр. ОЗУ и обмен по каналам ПДП. Реализ. приорит. систему прерываний от внешних устр-в. Произв. первонач. устан. системы по включению питания. т.е. сигн (Reset).
2. Адаптер клав. осуществляет преобр. кодов код. с клав. в парит. код.
3. Адаптер видео служит для выград. прогр. упр. по высоте и амплитуде звуковых сигналов.

Центр. пр.: содержит следующие узлы

1. Микропроц. управ. сист. каналом КМ1810 ВМ86 (808086)
2. Сопроцессор. расширяет сист. каналом основн. микропр. КМ1810 ВМ87 (187 8087)
3. Синхронизатор генер. серии ^{анх} илп. и ряд сигналов КР1810 ГФ84 (каналы) ТТЛШ
4. Бл. управл. системой шиной КР1810 ВТ88 (8283) ТТЛШ
5. Бл. ПДП КР1810 ВТ37 (8237A-5)
6. Кантр. прерыв. КР1810 ВН59А - блок прерываний (0-15)
7. 3х канал. таймер ^{кан.} как систем. таймер ^{1 кан.} для задания времени. интерв. ОЗУ
8. Для программ. звуков. сигнала КР580 ВИ 53 (3х кан. таймер) 8253
9. Б ПЗУ емк. 16 кбайт. Хранит прогр. базовой сист. ввода вывода (BIOS) К573 РФ5 (8 шт)

9. Регистр. форми. шины адреса КР580МР80Б
10. 3^х канал. порт. Обеск. программ.
воступ и абатт. клав. и конфиг. систем КР580ВВ55А
11. Бл. формирув. шины данных. Сужит бл. сохр. 2^х байтн. шина. Адрес системы блока микропр. и обнадбайтн. шим порт. в/в КР580ВА86.

12. Тр. запроса регенер. Памяти.
13. Регистр. адресов портов в/в.
14. Конфигур. системы. Сужающий для заданных двенад. код определ. состав системы.

Структ. сх. микропроцессора

Прогр., ком., микропрогр., микроком.

Этапы выполнения прогр. ЭВМ.

Выполн. программ ЭВМ — это циклич.

послед. дейст., образующих цикл команд.

1. Выборка команд из ОЗУ и формиру. адр. микропроц. по порядку команд.
2. Считыван. операнда из ОП, если этого требует адр. команды. Выполняет ком. Зарисе рез. в ОП, если это указ. в ком. и переход к новому циклу команд. Обычно в проц. эти действия выполня. последов. во времени.

В микр. пр. 1^ю основные этапы сохранены, но расшир. внутри процесс. по двум устройс.

1. Операционн. устр-во, выполняющее команды.
2. Устр. шимного интерфейса который (устр. сопр. с каналом)
3. занимается опер. в/в. Т.е. выбор. ком., вхит. операнда, записывает результат. Оба устр. могут раб. паралл. и совмещать выборку и выполн. ком., в рез. того время выб. ком. исчезает из цикла команд.

Перекл 1240

SW1

0 - нач. загрузка с НГМД (=1)

1 - ПДП установлен (=0)

2 } резерв

4	0	1	0	1
5	0	0	1	1
Р	40	80	4/8	
З	X	X	80	
С	25	25	X	
В	цвет			

Адаптер ЭЛИ

6 } Кол-во НГМД (=1)

7 }

SW2

0	0	1	0	1	0
1	0	0	1	1	0
2	0	0	0	0	1
3	0	0	0	0	0
	128	256	384	512	640

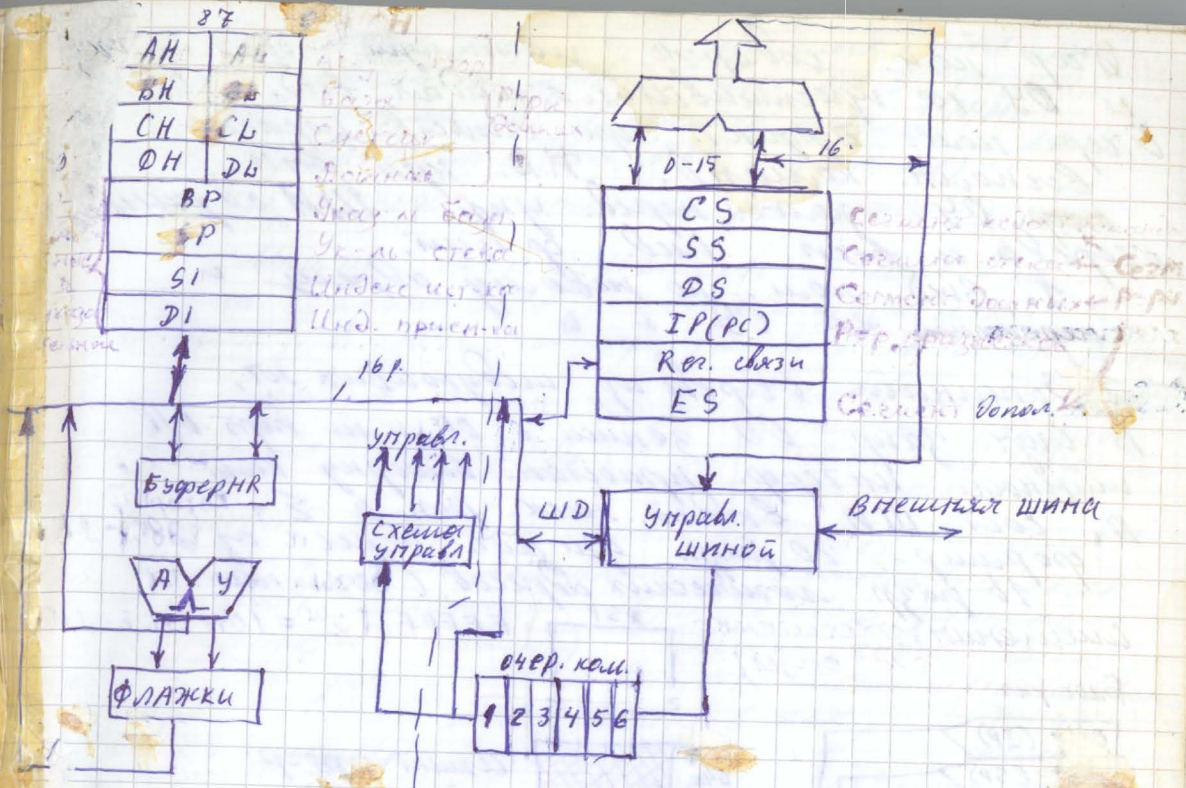
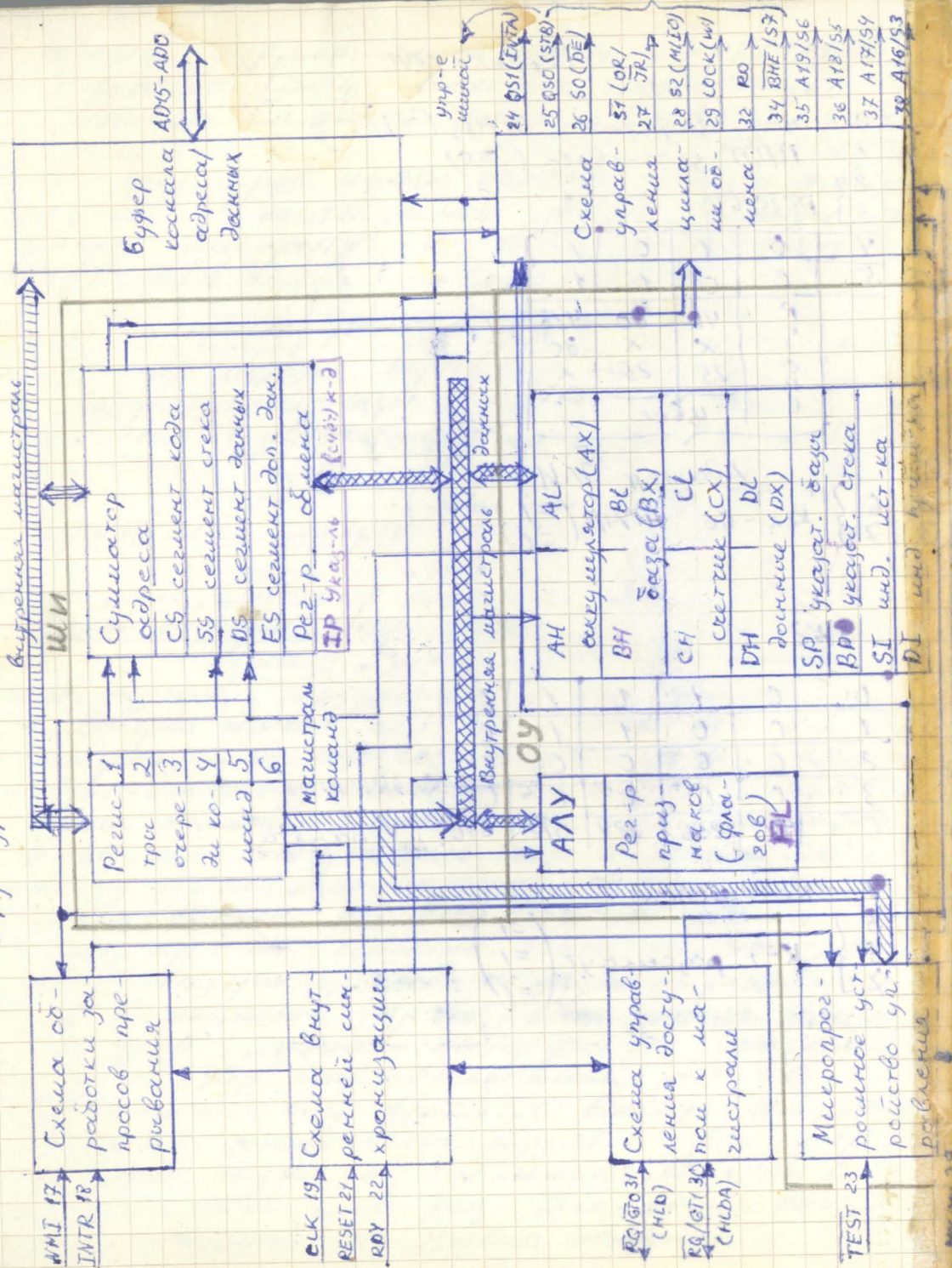
У памяти

4 - ке иссл.

5 }

6 } К-т рассекнут (=1)

7 }

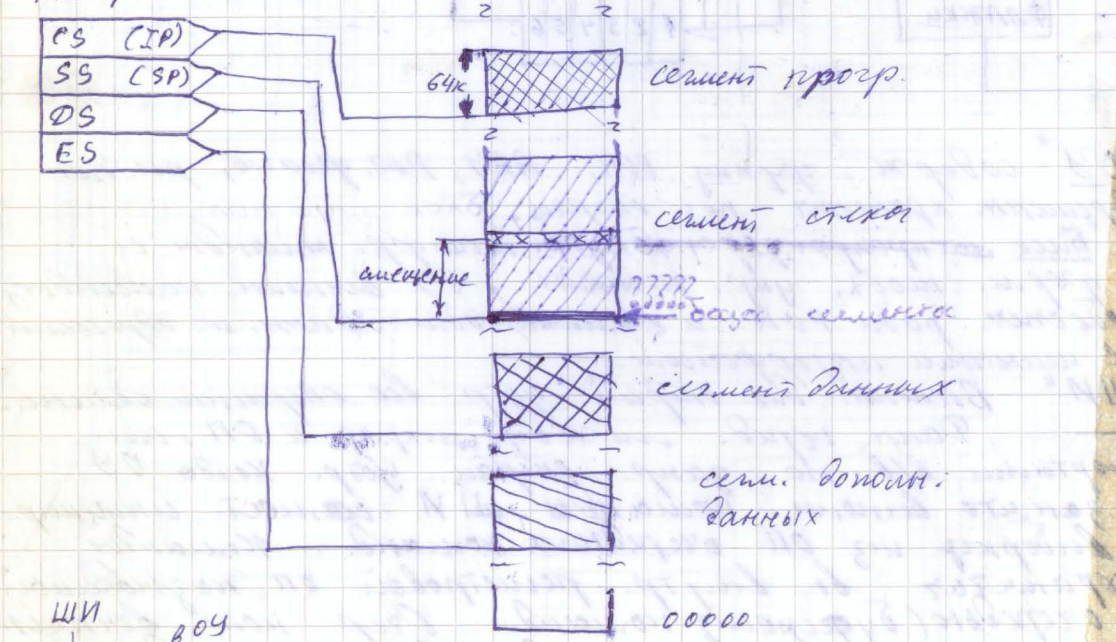


"ОУ" - соверш. группу РОМ, АЛУ, рег. флагов, рег. Бит
временн. хранят рез. операц., блок упр-тия.
Блок асинхрон. ~~состоят из~~ устр. команд и
форм. подг. упр. сигналы. ОУ выполн. команды,
обеспеч. раб. РОМ и флагов, обм. данн. и взаимодейст.
с внешним интерфейсом.
"ШИ" Выполн. все операц. устр. все операции обмена
Данн. перед. между микр.ар. и ОП, инт.
порталь в/в по запр. операц. устр. когда ОУ
занято выполн. команды, ШИ самост. иницииру.
выборку из ОП очередных команд. Команды
хранятся во внутр. регистрах оп, называемой
очередью (буфером) команд. Очер. ком. вычлалн.
другую рег.-ров команд. Ринка очереди 6 байт
(Формир. самой длинн. команд). Работает по
принципу перво. пришел, первый ушел.
ШИ инициирует ввод. из ОП след. ком. словес
когда в очер. оказавшихся свободными байта

Откр. ком. содержит миним. 4 байт метад.,
и ОУ не предоставляет ожидая выд. из ОП.
Откр. ком. эффект. при естеств. порядке
выполн. команд. Т.к. при выт.
откр. ОУ ком-ды перед. упр. ШИ сбрасывается
открытие и выт. инд. др-зии.

1. Выб. ком. по новому адресу и
передает ее ОУ.

2. Заполняет открытие из следующих мет.,
В инт. заир. ОУ заниси в ОП или порт В/В
шириной интерпр. программ. Выборку команд.
В сост. ШИ входит такж. рег. А и Z, который
формир. 20 разр. физич. адреса из 28х
16-разр. логических адресов. (базы сегментов и
смещения), относительно PSP FFFF (2³⁰ = 1048576 = 1МБ)
Блок рег.



ШИ
IP, SP - переход,
смещение

Микропр. может раб. в 2х режимах, макс. MIN
Реж. раб. зависит от уровня сигн. на 33 ножке.
В мин. реж. микропр. раб. в притянутых системах и сам
вырабат. управл. сигн. (Вин 039 и устр. 016).
В макс. (33_н=0) реж., рассчитанн. на ~~сигн.~~ алогич.,
микропр. выкр. сигналы, только выг
контроль. шин КР1810 ВГ88, которая управляет
системой. В 1841 микропр. работает в макс. режиме

Режимы работы микропр.

Мат. устан. произв. по сигн. Reset (с)
котор. выж. блок активным в течение 55 мксек
(при выжот. питания). При темном запуске
(т.е. перезапуск по 3^{му} выводу) Задача кн. Reset - дать
тот же рез., что и выжот. питания (т.е. заведомый
запуск)
при Т.З. не менее 4 тактов CLK.
Рег. CS - установлен в 0, FFFF
т.е. FFFF0 + CS - баз. адрес
+ 0 - IP - смит.
FFFF0 - адрес ППЗУ

Под действием Reset сбрас. рег. флагов, регистр. отср.
ком., выходы МП переходят в следующее состояние.
Таблица состояний выводов МП после Reset

Выходной сигнал	состояние
A/015 - A/00 A/9/B6 - A16/B3 B H E/B7 S2, S4, S0 LOCK	3 переход через 4 в 3 состоян. "- "-

Вместо, найти и
зарисовать таблицу
ножки которые
задействов. в 1841

По оном з. Рейсов, Ретет МП в течение 1918 г.
3 такт. Вспомогательн. внутр. настр. и му. Т. е.
уст. некот. внутр. регистры в оном, состоящих:

Внутр. рег.	содержим. регистров
Регистр признаков	сброшен (FFFFH)
IP	0000H
CS	FFFFH
DS	0000H
SS	0000H
ES	0000H
рег. отсречки команд	пусто

Блок управления
Таблица значений сигналов

Сигналы составителя			Тип цикла	сигналы I/O - 6/6
S2	S1	S0	канала	управл.
0	0	0	Подтвержд. прер.	INTA
0	0	1	степ. портов I/O	I/O
0	1	0	Заяв. в порты I/O	IOW, AIOW
0	1	1	останов	—
1	0	0	Выб. ком. из памяти	MEMR
1	0	1	ст. данных памяти	MEMW
1	1	0	Заяв. в память	MEMR
1	1	1	Пассивность	—

Основа блока управления - КР1810 ВГ88, обеспечива-
ет формирование основных сиг-в управления на
основании каждой состояния блока микропроцессо-
ров (Тайм). С помощью контролера организации
обмен данными между внешней памятью процесс-
соров и системной шиной;

Состояния системы		Использование сегм. рег.	Вст. очереди		Операции над очередями
S4	S3		Q51	Q50	
0	0	ES	0	0	Очередь пуст, в очередь не добавляем
0	1	SS			из очереди не берем
1	0	CS или кассовой	0	1	из очереди выбираем первую
1	1	(при E/В или прерыв.)	1	0	Очередь пуста, не передаем
1	1	DS	1	1	из очереди выбираем следующий

Прерывания

Ма Боил
1. Зарис. структуру прериван
2. Табл. приоритетов
3. Опред. вектора прериван

При работе ЭВМ возм. впр. условия когда нужно
выполнить 1 из набора специальн. прогр.
действий возм. выполн. этой прогр. называется
прерыванием, а выполняемая прогр. - прерываемой
прерывающей

1. Внешние аппараты, прерыватели (швейк, и т.д. маск)
2. Внутр. аппар. прер.
3. Программные

Прер. орг. из. по прирост. принципу.
I Внешние маскируем. прер.

Этот прер. поступ. на вход контр. прер., который формирует тип кода прер. и общ. сигнал запроса прер. (сигнал $INTR$).
Прерыв. возникает при установлении признака разрешения ($PrzrF - IF, R \neq 0$).

Сигн. инт. восприн. ММ после восприн.
Тяжелей командон.

Продолжение извлечения из дела № 1. Извлечение из протокола заседания президиума Верховного Совета РСФСР от 14.02.1989 г. о рассмотрении дела № 1. Извлечение из протокола заседания президиума Верховного Совета РСФСР от 14.02.1989 г. о рассмотрении дела № 1. Извлечение из протокола заседания президиума Верховного Совета РСФСР от 14.02.1989 г. о рассмотрении дела № 1.

II Внешние немаскируемые прер (MMI)

Использ. для сообщ. МП о к-тастр. наруш. ист. ант. Ом. оп., Ом. сопрот.

1841 - использ. 2 последних шифров. Тип 2

III Внутренние немаскируемые прер

1. Внутр. апарат. прер.

Ом. вал. на Р, магнет. режим.

Данные прер имеют заранее опред. тип кода прерываний.

2. Программные прерыв.

Прер. по точном разрыве (тип 3)
Использ. при отладке программ.
(Прогр. прер. высветивают содерж. от-
счит. РОН)

3. Прер. по переполнению (тип 4)

Генерир. командой (INTO) и зависит от
признака переполн. (флаг OF)

4. Команда программного прерывания (INTn)

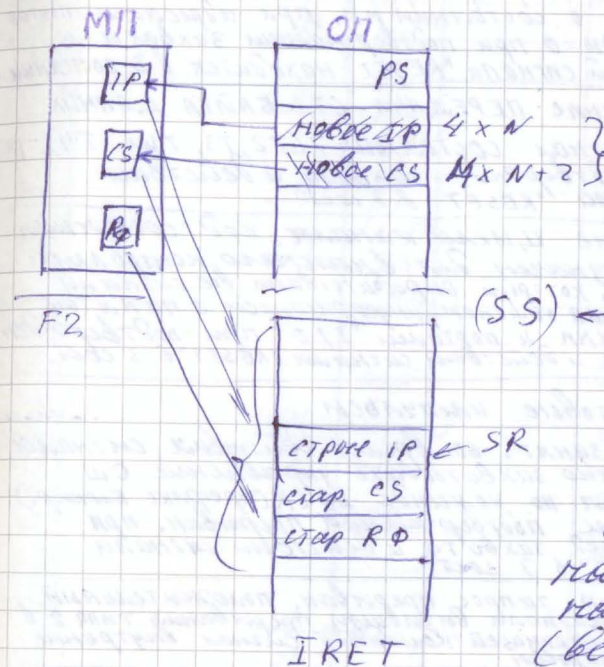
Формат ком. 2 байта. Старш. б. содержит
код прер., младш. - тип кода прерываний.
Независимо от типа прер. возм. командные
при этом действия одинаковы.
Некот. виды прер. управл. флажками.

OF, IF, TF
прер.

Вам уст. для прер. управл. и необход.
флаги устанав. МП после завершения
текущей ком. Послед. послед. прер.

которое зам. след.

Тен. знат. Р. флагов, IF, CS, IP -
замещаются в стек
в рег. IP, CS - помещаются новое содержимое
из двойного слова, адрес которого опред.
кодом типа прерывания.
флаги IF и TF - сбрасываются



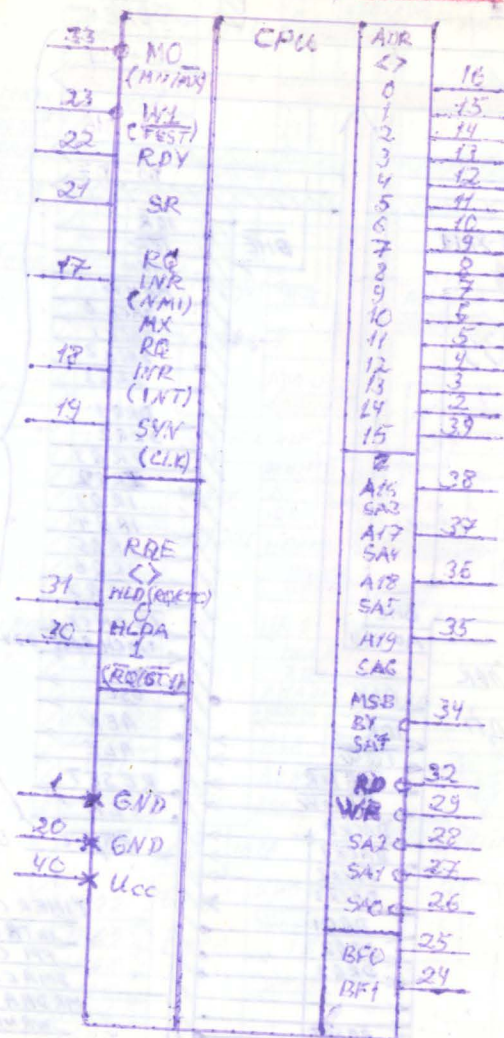
Новое содерж.
IP и CS опред.
начальн. адрес подпрог.
адр. прерываний.
После адр. прер. возвра-
т в предыдущую прог.
командой IRET, которая
извл. из стека
содерж. IP, CS, РФ, флагов.
Двойн. слово, в котор.
наход. содерж. рег. IP и CS
называется указателем
(вектором) прерывания.

Каждому типу прерыв. напр. число от 0 до 255
т.е. 256 прерыв.

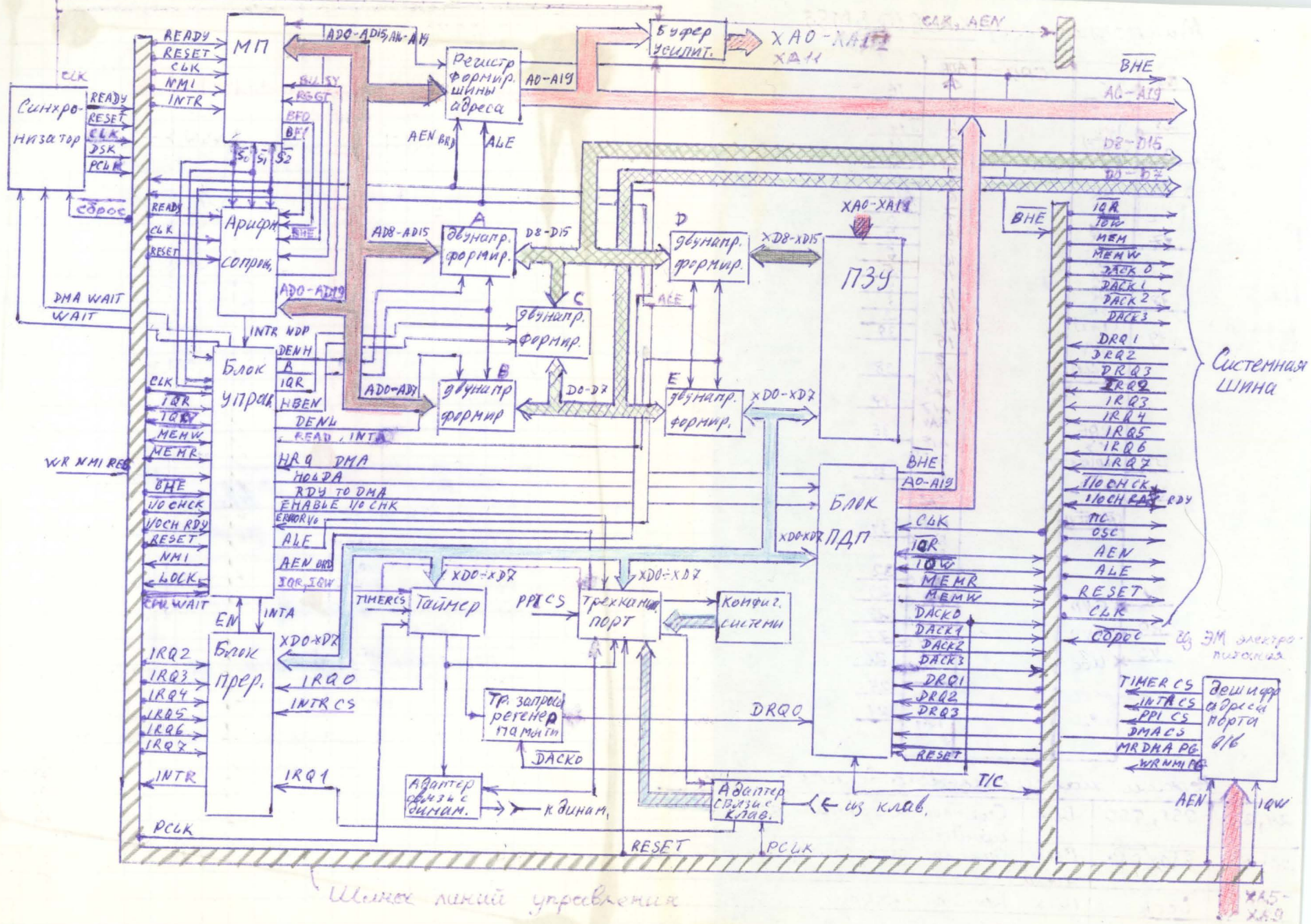
Адрес вектора прер. нах. в стеке. Тип прер.
на 4. (сдвигом в лев. на 2 разряда)
вектора прер. занимают 1 кб. от начала
с.В. адреса. Данные обл. П. нельзя
использовать для других целей.

№ вывода	Обознач. вывода	Назначение вывода	Назначение вывода
2-16	A/D14-A/D0	Вх/Вых С	К-Л Адрес/данные. Эти выводы образуют мультиплексорный К-Л адреса памяти или портов I/O (T1) и данных (T2, T3, T4, T5). Сигнал A/D служит для выбора МП. Байта данных при адресации памяти. При подтверждении прерывания, захвата и действия сигнала "RESET" находится в 3 состоянии.
30	AD15	3 сост.	
35-38	A19/S6-A16/S3	Вых С3 сост.	Ст. разряда адрес/сигналы состояний в T1 передаются ст. разр. адреса, а в T2, T3, T4 - информ. о состоянии МП. При адресации портов I/O A19-A16=0 при подтверждении захвата и действия сигнала "RESET" находится в 3 состоянии.
34	BHE/S7	Вых С3 сост.	Разрешение передачи ст. байта данных (T1)/сигнал состояний 7 (T2, T3, T4, T5) - резерв при подтвержд. захвата и действии сигнала "RESET" в 3 сост.
26	S0	-	состояние цикла канала, код состояний предназначен для внешнего контролера канала, который вырабатывает все сигналы управления обменом информацией с памятью и портами и портами I/O при подтверждении захвата и действии сигнала "RESET" в 3 сост.
27	S1		
28	S2		
19	CLK	Вх.	Тактовые импульсы
29	LOCK	Вых С3 сост.	Канал занят. во время действия сигнала запрещено захватывать управление СШ выдается по команде LOCK (предфикс блокир.) и в цикл подтверждения прерыван. при подтвержд. захвата и действии сигнала "RESET" в 3 сост.
17	NMI	Вх	Немаскир. запрос прерыван. положительный фронт сигнала вызывает прерывания типа 2 в конце текущей команды. Сигнал внутренне синхронизирован.
18	INTR	Вх	Маскируем. запрос прерывания. Потенциальный вход с записыванием запроса на внутреннем триггере, который определяется в следующем такте каждой команды. Прерыв. маскируется программно. Сигнал внутренне синхронизирован.
21	RESET	Вх	Установка. Служ. для установ. внутр. рез. МП в нач. состояние. Сигнал внутренне синхронизирован. Длительность 4 такта
22	RDY	Вх	Готовность. Сигнал служит для подтверждения конца передачи данных в текущем цикле адресуемым 32 или портам I/O. Вход не синхронизирован.
40	V		Напряжение источника питания
1, 20	GND		Корпус
33	TEST	Вх	Режим тестирования / максимальная частота
31	RDY	Вх	Сигнал "Проверка", используется с сигналом "LOCK" для подтверждения готовности к передаче данных. Выходит в 3 состояние при подтверждении захвата и действии сигнала "RESET" в 3 сост.

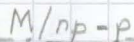
Микропроцессор КМ1810 ВМ85



№ вывода	Обознач. вывода	Назначение вывода	Назначение вывода
24, 25	QST, QSO	Вых	Сиг-лы состояния очереди команд.
26, 27	SA0-SA2	Вых	Сиг-лы состояний цикла команд.
29	Lock	Вых	Команда захвата
30, 31	RQ/ST, RQ/GO	Вх/Вых	Запрос / разрешение доступа к магистрали



Запросы внешних маскируемых прерываний



Запрос	Назначение
IRQ 0	Таймер
1	Клавиатура
2	
3	
4	С2(I)
5	НМО (С2Д)
6	НГМФ
7	Мышь (ИРПР)

ТИП ПРЕРЫВ ОПРЕДЕЛЕНИЕ ВЕКТОРА ПРЕРЫВАНИЙ (ВП)

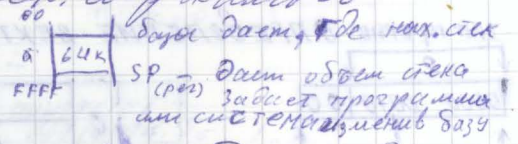


СТЕК (64кбайт) прерывающих. I/O, рег. флаг.

Для записи регистр при

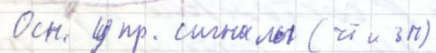
стек реализуется в ОП. Его место нахождения определяется содержимым рег. SS, SP. Макс. размер стека соответствует размеру сегмента = 64кбайт. Попытки расширить стек сверх 64кбайт, приводят к перезаписи стека в память адр. Команда обрабат. к стеку (увел. и уменьш.) оперирует словами, слово вычитается в стек путем вычитания (-) содерж. рег. SP на 2 байта. и записью слова в новую вершину стека. Слово извлекается из стека путем корректировки содержимого вершины стека и послед. инкремента(+). Содерж. SP на 2. Все стекослов. вывр. сокращ. : автоматически и модифицир. содержимого указателя стека (рег. SP).

Работа МП



МП - взаимодей. с внешней средой либо выводит дан. либо считывает данные и команды. Для передачи данных МП организует цикл шины. Типы цикла шин определ. сигналами состояний SO, SI, SS, S1, S2, S3, S4, S5, S6, S7, S8, S9, S10, S11, S12, S13, S14, S15, S16, S17, S18, S19, S20, S21, S22, S23, S24, S25, S26, S27, S28, S29, S30, S31, S32, S33, S34, S35, S36, S37, S38, S39, S40, S41, S42, S43, S44, S45, S46, S47, S48, S49, S50, S51, S52, S53, S54, S55, S56, S57, S58, S59, S60, S61, S62, S63, S64, S65, S66, S67, S68, S69, S70, S71, S72, S73, S74, S75, S76, S77, S78, S79, S80, S81, S82, S83, S84, S85, S86, S87, S88, S89, S90, S91, S92, S93, S94, S95, S96, S97, S98, S99, S100, S101, S102, S103, S104, S105, S106, S107, S108, S109, S110, S111, S112, S113, S114, S115, S116, S117, S118, S119, S120, S121, S122, S123, S124, S125, S126, S127, S128, S129, S130, S131, S132, S133, S134, S135, S136, S137, S138, S139, S140, S141, S142, S143, S144, S145, S146, S147, S148, S149, S150, S151, S152, S153, S154, S155, S156, S157, S158, S159, S160, S161, S162, S163, S164, S165, S166, S167, S168, S169, S170, S171, S172, S173, S174, S175, S176, S177, S178, S179, S180, S181, S182, S183, S184, S185, S186, S187, S188, S189, S190, S191, S192, S193, S194, S195, S196, S197, S198, S199, S200, S201, S202, S203, S204, S205, S206, S207, S208, S209, S210, S211, S212, S213, S214, S215, S216, S217, S218, S219, S220, S221, S222, S223, S224, S225, S226, S227, S228, S229, S230, S231, S232, S233, S234, S235, S236, S237, S238, S239, S240, S241, S242, S243, S244, S245, S246, S247, S248, S249, S250, S251, S252, S253, S254, S255, S256, S257, S258, S259, S260, S261, S262, S263, S264, S265, S266, S267, S268, S269, S270, S271, S272, S273, S274, S275, S276, S277, S278, S279, S280, S281, S282, S283, S284, S285, S286, S287, S288, S289, S290, S291, S292, S293, S294, S295, S296, S297, S298, S299, S300, S301, S302, S303, S304, S305, S306, S307, S308, S309, S310, S311, S312, S313, S314, S315, S316, S317, S318, S319, S320, S321, S322, S323, S324, S325, S326, S327, S328, S329, S330, S331, S332, S333, S334, S335, S336, S337, S338, S339, S340, S341, S342, S343, S344, S345, S346, S347, S348, S349, S350, S351, S352, S353, S354, S355, S356, S357, S358, S359, S360, S361, S362, S363, S364, S365, S366, S367, S368, S369, S370, S371, S372, S373, S374, S375, S376, S377, S378, S379, S380, S381, S382, S383, S384, S385, S386, S387, S388, S389, S390, S391, S392, S393, S394, S395, S396, S397, S398, S399, S400, S401, S402, S403, S404, S405, S406, S407, S408, S409, S410, S411, S412, S413, S414, S415, S416, S417, S418, S419, S420, S421, S422, S423, S424, S425, S426, S427, S428, S429, S430, S431, S432, S433, S434, S435, S436, S437, S438, S439, S440, S441, S442, S443, S444, S445, S446, S447, S448, S449, S450, S451, S452, S453, S454, S455, S456, S457, S458, S459, S460, S461, S462, S463, S464, S465, S466, S467, S468, S469, S470, S471, S472, S473, S474, S475, S476, S477, S478, S479, S480, S481, S482, S483, S484, S485, S486, S487, S488, S489, S490, S491, S492, S493, S494, S495, S496, S497, S498, S499, S500, S501, S502, S503, S504, S505, S506, S507, S508, S509, S510, S511, S512, S513, S514, S515, S516, S517, S518, S519, S520, S521, S522, S523, S524, S525, S526, S527, S528, S529, S530, S531, S532, S533, S534, S535, S536, S537, S538, S539, S540, S541, S542, S543, S544, S545, S546, S547, S548, S549, S550, S551, S552, S553, S554, S555, S556, S557, S558, S559, S560, S561, S562, S563, S564, S565, S566, S567, S568, S569, S570, S571, S572, S573, S574, S575, S576, S577, S578, S579, S580, S581, S582, S583, S584, S585, S586, S587, S588, S589, S590, S591, S592, S593, S594, S595, S596, S597, S598, S599, S600, S601, S602, S603, S604, S605, S606, S607, S608, S609, S610, S611, S612, S613, S614, S615, S616, S617, S618, S619, S620, S621, S622, S623, S624, S625, S626, S627, S628, S629, S630, S631, S632, S633, S634, S635, S636, S637, S638, S639, S640, S641, S642, S643, S644, S645, S646, S647, S648, S649, S650, S651, S652, S653, S654, S655, S656, S657, S658, S659, S660, S661, S662, S663, S664, S665, S666, S667, S668, S669, S670, S671, S672, S673, S674, S675, S676, S677, S678, S679, S680, S681, S682, S683, S684, S685, S686, S687, S688, S689, S690, S691, S692, S693, S694, S695, S696, S697, S698, S699, S700, S701, S702, S703, S704, S705, S706, S707, S708, S709, S710, S711, S712, S713, S714, S715, S716, S717, S718, S719, S720, S721, S722, S723, S724, S725, S726, S727, S728, S729, S730, S731, S732, S733, S734, S735, S736, S737, S738, S739, S740, S741, S742, S743, S744, S745, S746, S747, S748, S749, S750, S751, S752, S753, S754, S755, S756, S757, S758, S759, S760, S761, S762, S763, S764, S765, S766, S767, S768, S769, S770, S771, S772, S773, S774, S775, S776, S777, S778, S779, S780, S781, S782, S783, S784, S785, S786, S787, S788, S789, S790, S791, S792, S793, S794, S795, S796, S797, S798, S799, S800, S801, S802, S803, S804, S805, S806, S807, S808, S809, S810, S811, S812, S813, S814, S815, S816, S817, S818, S819, S820, S821, S822, S823, S824, S825, S826, S827, S828, S829, S830, S831, S832, S833, S834, S835, S836, S837, S838, S839, S840, S841, S842, S843, S844, S845, S846, S847, S848, S849, S850, S851, S852, S853, S854, S855, S856, S857, S858, S859, S860, S861, S862, S863, S864, S865, S866, S867, S868, S869, S870, S871, S872, S873, S874, S875, S876, S877, S878, S879, S880, S881, S882, S883, S884, S885, S886, S887, S888, S889, S890, S891, S892, S893, S894, S895, S896, S897, S898, S899, S900, S901, S902, S903, S904, S905, S906, S907, S908, S909, S910, S911, S912, S913, S914, S915, S916, S917, S918, S919, S920, S921, S922, S923, S924, S925, S926, S927, S928, S929, S930, S931, S932, S933, S934, S935, S936, S937, S938, S939, S940, S941, S942, S943, S944, S945, S946, S947, S948, S949, S950, S951, S952, S953, S954, S955, S956, S957, S958, S959, S960, S961, S962, S963, S964, S965, S966, S967, S968, S969, S970, S971, S972, S973, S974, S975, S976, S977, S978, S979, S980, S981, S982, S983, S984, S985, S986, S987, S988, S989, S990, S991, S992, S993, S994, S995, S996, S997, S998, S999, S1000, S1001, S1002, S1003, S1004, S1005, S1006, S1007, S1008, S1009, S1010, S1011, S1012, S1013, S1014, S1015, S1016, S1017, S1018, S1019, S1020, S1021, S1022, S1023, S1024, S1025, S1026, S1027, S1028, S1029, S1030, S1031, S1032, S1033, S1034, S1035, S1036, S1037, S1038, S1039, S1040, S1041, S1042, S1043, S1044, S1045, S1046, S1047, S1048, S1049, S1050, S1051, S1052, S1053, S1054, S1055, S1056, S1057, S1058, S1059, S1060, S1061, S1062, S1063, S1064, S1065, S1066, S1067, S1068, S1069, S1070, S1071, S1072, S1073, S1074, S1075, S1076, S1077, S1078, S1079, S1080, S1081, S1082, S1083, S1084, S1085, S1086, S1087, S1088, S1089, S1090, S1091, S1092, S1093, S1094, S1095, S1096, S1097, S1098, S1099, S1100, S1101, S1102, S1103, S1104, S1105, S1106, S1107, S1108, S1109, S1110, S1111, S1112, S1113, S1114, S1115, S1116, S1117, S1118, S1119, S1120, S1121, S1122, S1123, S1124, S1125, S1126, S1127, S1128, S1129, S1130, S1131, S1132, S1133, S1134, S1135, S1136, S1137, S1138, S1139, S1140, S1141, S1142, S1143, S1144, S1145, S1146, S1147, S1148, S1149, S1150, S1151, S1152, S1153, S1154, S1155, S1156, S1157, S1158, S1159, S1160, S1161, S1162, S1163, S1164, S1165, S1166, S1167, S1168, S1169, S1170, S1171, S1172, S1173, S1174, S1175, S1176, S1177, S1178, S1179, S1180, S1181, S1182, S1183, S1184, S1185, S1186, S1187, S1188, S1189, S1190, S1191, S1192, S1193, S1194, S1195, S1196, S1197, S1198, S1199, S1200, S1201, S1202, S1203, S1204, S1205, S1206, S1207, S1208, S1209, S1210, S1211, S1212, S1213, S1214, S1215, S1216, S1217, S1218, S1219, S1220, S1221, S1222, S1223, S1224, S1225, S1226, S1227, S1228, S1229, S1230, S1231, S1232, S1233, S1234, S1235, S1236, S1237, S1238, S1239, S1240, S1241, S1242, S1243, S1244, S1245, S1246, S1247, S1248, S1249, S1250, S1251, S1252, S1253, S1254, S1255, S1256, S1257, S1258, S1259, S1260, S1261, S1262, S1263, S1264, S1265, S1266, S1267, S1268, S1269, S1270, S1271, S1272, S1273, S1274, S1275, S1276, S1277, S1278, S1279, S1280, S1281, S1282, S1283, S1284, S1285, S1286, S1287, S1288, S1289, S1290, S1291, S1292, S1293, S1294, S1295, S1296, S1297, S1298, S1299, S1300, S1301, S1302, S1303, S1304, S1305, S1306, S1307, S1308, S1309, S1310, S1311, S1312, S1313, S1314, S1315, S1316, S1317, S1318, S1319, S1320, S1321, S1322, S1323, S1324, S1325, S1326, S1327, S1328, S1329, S1330, S1331, S1332, S1333, S1334, S1335, S1336, S1337, S1338, S1339, S1340, S1341, S1342, S1343, S1344, S1345, S1346, S1347, S1348, S1349, S1350, S1351, S1352, S1353, S1354, S1355, S1356, S1357, S1358, S1359, S1360, S1361, S1362, S1363, S1364, S1365, S1366, S1367, S1368, S1369, S1370, S1371, S1372, S1373, S1374, S1375, S1376, S1377, S1378, S1379, S1380, S1381, S1382, S1383, S1384, S1385, S1386, S1387, S1388, S1389, S1390, S1391, S1392, S1393, S1394, S1395, S1396, S1397, S1398, S1399, S1400, S1401, S1402, S1403, S1404, S1405, S1406, S1407, S1408, S1409, S1410, S1411, S1412, S1413, S1414, S1415, S1416, S1417, S1418, S1419, S1420, S1421, S1422, S1423, S1424, S1425, S1426, S1427, S1428, S1429, S1430, S1431, S1432, S1433, S1434, S1435, S1436, S1437, S1438, S1439, S1440, S1441, S1442, S1443, S1444, S1445, S1446, S1447, S1448, S1449, S1450, S1451, S1452, S1453, S1454, S1455, S1456, S1457, S1458, S1459, S1460, S1461, S1462, S1463, S1464, S1465, S1466, S1467, S1468, S1469, S1470, S1471, S1472, S1473, S1474, S1475, S1476, S1477, S1478, S1479, S1480, S1481, S1482, S1483, S1484, S1485, S1486, S1487, S1488, S1489, S1490, S1491, S1492, S1493, S1494, S1495, S1496, S1497, S1498, S1499, S1500, S1501, S1502, S1503, S1504, S1505, S1506, S1507, S1508, S1509, S1510, S1511, S1512, S1513, S1514, S1515, S1516, S1517, S1518, S1519, S1520, S1521, S1522, S1523, S1524, S1525, S1526, S1527, S1528, S1529, S1530, S1531, S1532, S1533, S1534, S1535, S1536, S1537, S1538, S1539, S1540, S1541, S1542, S1543, S1544, S1545, S1546, S1547, S1548, S1549, S1550, S1551, S1552, S1553, S1554, S1555, S1556, S1557, S1558, S1559, S1560, S1561, S1562, S1563, S1564, S1565, S1566, S1567, S1568, S1569, S1570, S1571, S1572, S1573, S1574, S1575, S1576, S1577, S1578, S1579, S1580, S1581, S1582, S1583, S1584, S1585, S1586, S1587, S1588, S1589, S1590, S1591, S1592, S1593, S1594, S1595, S1596, S1597, S1598, S1599, S1600, S1601, S1602, S1603, S1604, S1605, S1606, S1607, S1608, S1609, S1610, S1611, S1612, S1613, S1614, S1615, S1616, S1617, S1618, S1619, S1620, S1621, S1622, S1623, S1624, S1625, S1626, S1627, S1628, S1629, S1630, S1631, S1632, S1633, S1634, S1635, S1636, S1637, S1638, S1639, S1640, S1641, S1642, S1643, S1644, S1645, S1646, S1647, S1648, S1649, S1650, S1651, S1652, S1653, S1654, S1655, S1656, S1657, S1658, S1659, S1660, S1661, S1662, S1663, S1664, S1665, S1666, S1667, S1668, S1669, S1670, S1671, S1672, S1673, S1674, S1675, S1676, S1677, S1678, S1679, S1680, S1681, S1682, S1683, S1684, S1685, S1686, S1687, S1688, S1689, S1690, S1691, S1692, S1693, S1694, S1695, S1696, S1697, S1698, S1699, S1700, S1701, S1702, S1703, S1704, S1705, S1706, S1707, S1708, S1709, S1710, S1711, S1712, S1713, S1714, S1715, S1716, S1717, S1718, S1719, S1720, S1721, S1722, S1723, S1724, S1725, S1726, S1727, S1728, S1729, S1730, S1731, S1732, S1733, S1734, S1735, S1736, S1737, S1738, S1739, S1740, S1741, S1742, S1743, S1744, S1745, S1746, S1747, S1748, S1749, S1750, S1751, S1752, S1753, S1754, S1755, S1756, S1757, S1758, S1759, S1760, S1761, S1762, S1763, S1764, S1765, S1766, S1767, S1768, S1769, S1770, S1771, S1772, S1773, S1774, S1775, S1776, S1777, S1778, S1779, S1780, S1781, S1782, S1783, S1784, S1785, S1786, S1787, S1788, S1789, S1790, S1791, S1792, S1793, S1794, S1795, S1796, S1797, S1798, S1799, S1800, S1801, S1802, S1803, S1804, S1805, S1806, S1807, S1808, S1809, S1810, S1811, S1812, S1813, S1814, S1815, S1816, S1817, S1818, S1819, S1820, S1821, S1822, S1823, S1824, S1825, S1826, S1827, S1828, S1829, S1830, S1831, S1832, S1833, S1834, S1835, S1836, S1837, S1838, S1839, S1840, S1841, S1842, S1843, S1844, S1845, S1846, S1847, S1848, S1849, S1850, S1851, S1852, S1853, S1854, S1855, S1856, S1857, S1858, S1859, S1860, S1861, S1862, S1863, S1864, S1865, S1866, S1867, S1868, S1869, S1870, S1871, S1872, S1873, S1874, S1875, S1876, S1877, S1878, S1879, S1880, S1881, S1882, S1883, S1884, S1885, S1886, S1887, S1888, S1889, S1890, S1891, S1892, S1893, S1894, S1895, S1896, S1897, S1898, S1899, S1900, S1901, S1902, S1903, S1904, S1905, S1906, S1907, S1908, S1909, S1910, S1911, S1912, S1913, S1914, S1915, S1916, S1917, S1918, S1919, S1920, S1921, S1922, S1923, S1924, S1925, S1926, S1927, S1928, S1929, S1930, S1931, S1932, S1933, S1934, S1935, S1936, S1937, S1938, S1939, S1940, S1941, S1942, S1943, S1944, S1945, S1946, S1947, S1948, S1949, S1950, S1951, S1952, S1953, S1954, S1955, S1956, S1957, S1958, S1959, S1960, S1961, S1962, S1963, S1964, S1965, S1966, S1967, S1968, S1969, S1970, S1971, S1972, S1973, S1974, S1975, S1976, S1977, S1978, S1979, S1980, S1981, S1982, S1983, S1984, S1985, S1986, S1987, S1988, S1989, S1990, S1991, S1992, S1993, S1994, S1995, S1996, S1997, S1998, S1999, S2000, S2001, S2002, S2003, S2004, S2005, S2006, S2007, S2008, S2009, S2010, S2011, S2012, S2013, S2014, S2015, S2016, S2017, S2018, S2019, S2020, S2021, S2022, S2023, S2024, S2025, S2026, S2027, S2028, S2029, S2030, S2031, S2032, S2033, S2034, S2035, S2036, S2037, S2038, S2039, S2040, S2041, S2042, S2043, S2044, S2045, S2046, S2047, S2048, S2049, S2050, S2051, S2052, S2053, S2054, S2055, S2056, S2057, S2058, S2059, S2060, S2061, S2062, S2063, S2064, S2065, S2066, S2067, S2068, S2069, S2070, S2071, S2072, S2073, S2074, S2075, S2076, S2077, S2078, S2079, S2080, S2081, S2082, S2083, S2084, S2085, S2086, S2087, S2088, S2089, S2090, S2091, S2092, S2093, S2094, S2095, S2096, S2097, S2098, S2099, S2100, S2101, S2102, S2103, S2104, S2105, S2106, S2107, S2108, S2109, S2110, S2111, S2112, S2113, S2114, S2115, S2116, S2117, S2118, S2119, S2120, S2121, S2122, S2123, S2124, S2125, S2126, S2127, S2128, S2129, S2130, S2131, S2132, S2133, S2134, S2135, S2136, S2137, S2138, S2139, S2140, S2141, S2142, S2143, S2144, S2145, S2146, S2147, S2148, S2149, S2150, S2151, S2152, S2153, S2154, S2155, S2156, S2157, S2158, S2159, S2160, S2161, S2162

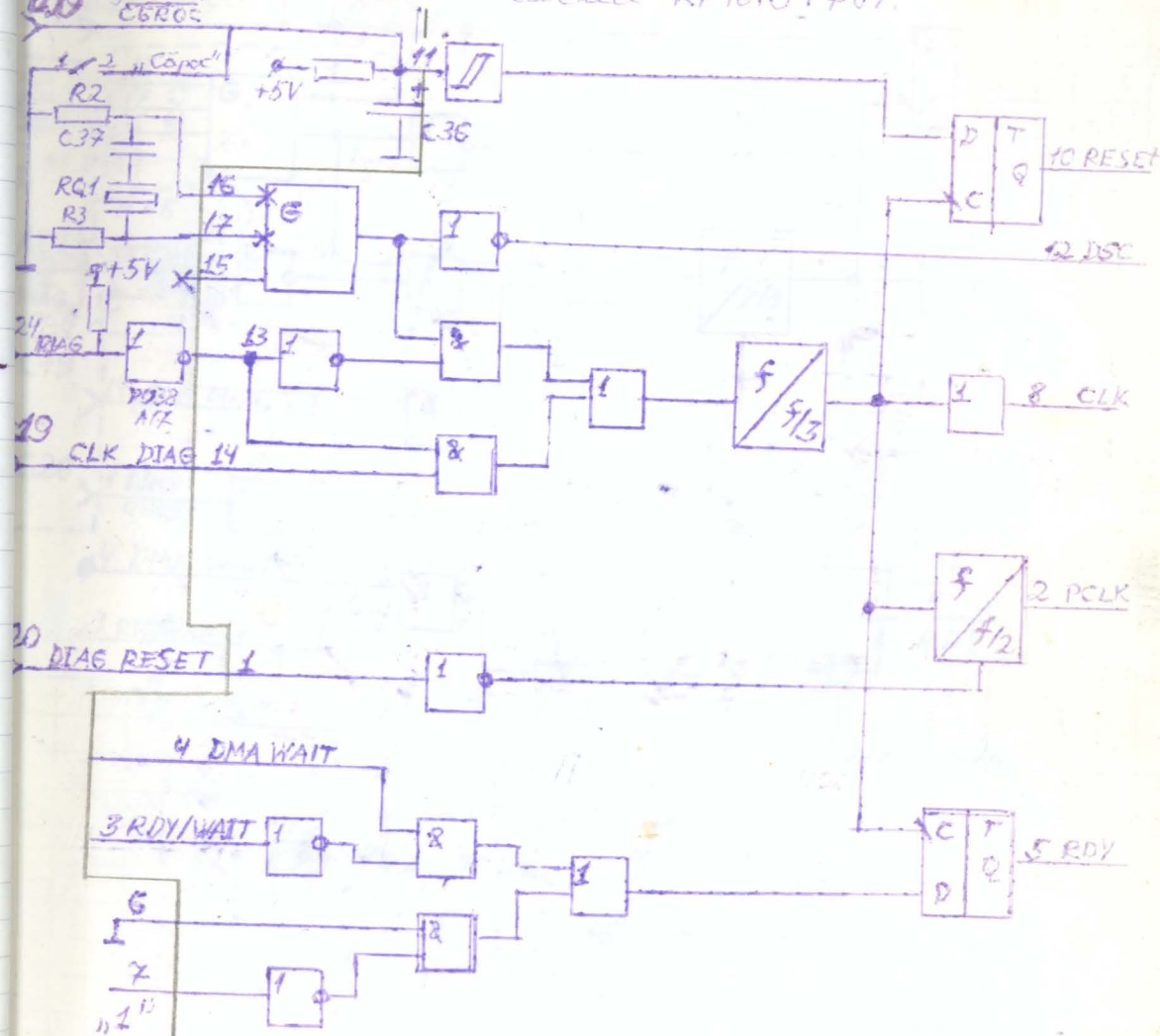
тактов. и импульсов. Вращательная диаграм. циклов ΣT и ΣT - $M \Pi$ к-т. ост. к-д



РДУ-сигнал готовности

Синхрон генератор

629 Функциональная схема КР 1810 ГФ84



Max. $f_{max} - 5 \text{ МГц}$
(для МП)
 $f_{min} - 2 \text{ МГц}$

Синхрон. 1841 выград. такт. мп, сигнала RDY
для бл. микропроцессоров, а так же формиру.
сигнал сброса Reset.

Рез 1841 $f_{такт} - 4 \text{ МГц}$
Частота задающ. генер. $3 \times 4 = 12 \text{ МГц}$

Представл. мексидр.
 $f_{сбк} - \frac{12}{3} \approx 4 \text{ МГц}$ (скважность=3)

$f_{рсбк} = \frac{f_{сбк}}{2} = 2 \text{ МГц}$

Микробр исполз. для переф. четной сф
с ТТВ уровнем.

Сх. выработки сигнала Reset.

1. По вкл. питан.

2. При наж. клавиши СВ 1

Для выгр. RZ по вкл. мп. и

11 н. дис. подключены миксидр. РС цепь.

Это сделано с учетом того, что для правильного
запуска микропроц. сигнал RZ должен
быть активн. 50 мксек после достижения
нужн. напряжения. Внутри синхрониз.

мех. триггер Шмитта с уровнем срабатыв. 1,2в.

При вкл. питан. задерживается код. "РС цепь"

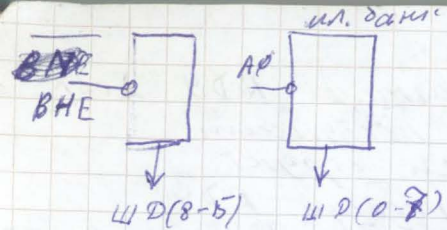
Парам. выработки такт. образцов. чтобы
зарядка емк. до 1,2в. продолж. не менее
50 мксек., после чего срабатыв. тр. Шмитта
и сигнал RZ снимается.

2. При наж. кл. сброса происх. разгр.
РС цепочки (СЗБ) и процесс выработки
сигнала Reset завершается

2) Схема выград. сигнала RDY
Схема осуществл. синхрон. сигналы RDY и CLK
таким обр., что на выход поступает
синхронизир. сигнал RDY ам. строк.
1841-исполз. 2-х выград. RDY
1. Сигнал DMA WAIT ожидании канала ПДП
2 Сигнал RDY/WAIT ожид. или готовности
канала в/в
Сигнал RDY активен (=1) если сигнал DMA WAIT=1
(канал ПДП готов или не ожидает)
и сигнал RDY=0 (канал в/в готов для обмена инф.)
Сигналы DIA6 CLK DIA6, DIA6 Reset исполз.
при подклют. внешнего оборуд. При работе 1841
в качестве исто исполз. соответствующий генерат.
При этом на 13н. должен быть сигнал низкого
уровня, что достигн. инверт. лог. 1 элементом
Ф038. Работа со станд. оборуд. выград. т.е.
сигналы DIA6 синверс. (=0), что приводит
к запрещению прохожд. частоты генератора
на делитель (2*) и подает сигнал CLK DIA6
на 14 ножку. Сигнал DIA6 Reset=0. Работа
выхода в CLK по CLK. Когда =1 вышест.
на 2 и 3 выключены выходы РС CLK и CLK=1.
На дом.

Принц. сх.

Нужно таблицу ножек
записывать
и табл. контрол. шин
1810 ВГ 88
Повтор. эл. баз.



ВНЕ	АП	
0	0	(слово)
0	1	(ст. байт)
1	0	(мл. байт)
1	1	(запрещ. вариант)

Регистр формирования шины и адресов

Предназначен для дешифрации локальных адресов блока микрогр.
Состоит из 3-х регистров: КР580 ИР82
Микр. сх. адр. В086 - А(0-7) мл. адр. байт
А(8-15) - В079
А(16-19) - В072. На вход разр. Эн. Е

подаются сигналы АЕН ВРД и АБЕ
Оба сигнала формируются в блоке управл.
АБЕ - рабочим уровнем записываемого адреса
с локальной шины адреса данн. бл. МП
В такте Т1 цикла шин
рег. формирователь использует только при
обмене данными инициализирует блок МП
В режиме ПДП рег. формирует отбитые
лок. шину адреса данн. бл. МП от
системной шины, это провозв. высокий
уровень. АЕН ВРД
(х) - значит сигнал исп. внутри модуля

Буфер усилитель (бл.)

Служит для увеличения нагрузки. с по адресности шин
адреса (А0-А11, АЕН ВРД и тактовая CLK
Буфер усил. состоит из двух приемов передатчиков

К555 АП5
Младш. байт адр. А(0-7) буферизует м.сх.
А166 и С166.

Ст. разр. адреса А(8-15), сигнал АЕН ВРД
CLK буферизуют м.сх. А171, С171. При
захвате шины адресов блоком ПДП микр. сх.
А166 и С166 переводят выходные в третье
состояние по сигналу АЕН ВРД
м.сх. А171 и С171 всегда находятся во включ.
сост. (н. 01 и 19 → 1) Однако дешифрация
адресов портов В/В не производится, т.к.
сигналом АЕН (с инверсией, значением 7177)
формируется в бл. чип; при захвате
сист. шины блоком ПДП буфер активен
и закрывает дешигр. портов В/В.
сигналом АЕН ВРД вырывает, когда работает ПДП

Деширатор адресов портов В/В. (бл.)

предназн. для дешигр. сигналов прогн. выбора
средств системного модуля, адресуемых
к портам В/В.

Для адрес. портов В/В (сист. модуль)
в 1841 исполн. 10-разрядов А0-А9,
притом все порты сиф. модуль имеют адрес
не более FF (разряды 8-9 равны 0)

Условие работы дешиграции 7177 (сост.)
Разряды XA0 - XA4 исполн. для выбора порта
в каждой из микр. сх. т.е. внутреннюю дешиграцию,
а разряды XA5 - XA9 для выбора конкретной
функции, именно эти разряды исполн.

Дешигр. портов В/В по строке микр.
К555 и А7. т.е. вх. данн. под-сх. XA5-XA9
с буфера усилителя и сигналом АЕН блока,
управляют при ПДП. Не действует сигнал АЕН разреш.

В рез. Дешифр. Выград. мед. сигналы
выбора мкр. схем.

- DMA CS - ПДП адреса (0000 ÷ 00FF) КР 1810 В 34 А
- INTR CS - контролл. прерываний
- TIMER CS - таймер (020 ÷ 021) КР 1810 В 59 А (040 ÷ 043) КР 5Р0В 53 А
- PPI CS - программир. контрол. (060 ÷ 063) паралл. интерф. КР 580 В 55 А
- WR DMA PG REG

Регистр страниц ПДП (080 ÷ 083) К 555 Р III
NMI REG* Триггер NMI REG
адрес (0A X) К 555 Т М 2

Сигналы со звезд. выград.-ст только при
активном сигнале записи портов в/в.
К 185

Ам. род. эл. микр. Т 185

На дан. ОАХ
проверить, что младшие 4
разряда могут быть
любые

П ПЗУ (9А) (12-13 выбирает кристалл)

Содерж. прог. нит. загл.: Программу тестир.
и инициал. выполнят, имея в прог. выд. плат;
драйверы внешн. устр.; сервисные прог.;
сист. кодовой табл. от 000127 микровол. нт. 2.
1841 ППЗУ имеет 16 к.байт. Построена на
8 лис. К 503 Р 45. Исполн. Р В 262, Ф 262
Е 269, F 269. (лист 9) Дешиф. Е 167, Т 156 (лист 6)
Сигн. эт. ППЗУ - пром. фиксир.-ст в рез. Дешифр.
4х старших разр. А 12, В 13, С 14, Д 15, Е 16

А 19 ÷ А 16 - мкр. сх. Е 167 и инверт сигналов
эт. 03У ХМЕМР на мкр. сх. G-167
Инф. из ППЗУ считывается из памяти словами
Разр. ХА 1-ХА 11 исполн.-ст для адресации
внутри мкр. сх.
Разр. А 12-А 13 поступ. на выд. (лист 7/66)
и исполн.-ст для выбора какой либо пары
кристаллов (4к, 8к, 12к, 16к).

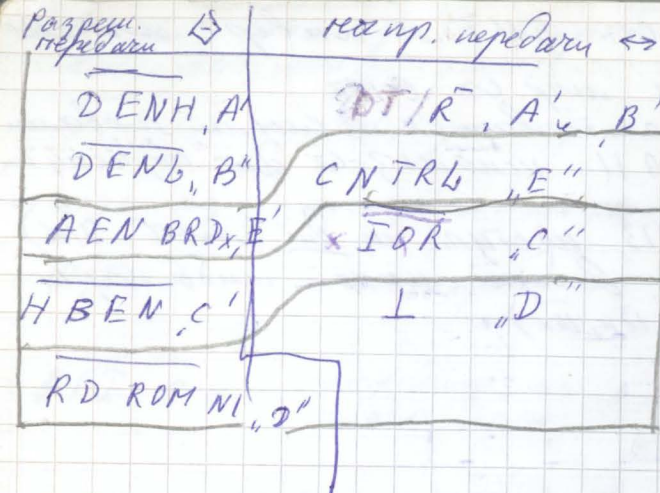
A13	A2	~
0	0	4к
0	1	8к
1	0	12к
1	1	16к

Блок фиксирования шин данных.

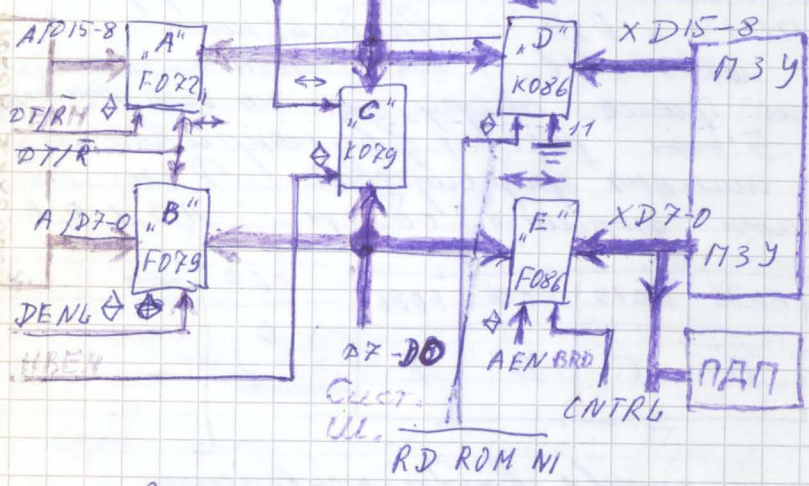
Предназн. для согласования 2х байтн. интерфейса
блока МП ППЗУ и 03У с одноканальным
интерфейсом портов в/в, а также
минимизации шума нагр. зорк на сист. шину данных.
Состоит из 5 байт регистр. двунаправл. 1-байтн.
шины данных фиксир. Р. для
удобства шимн. фиксир. обозн.: А, В, С, D, Е

мкр./сх	F072	F076	K079	K086	F086	COD	↔
Фиксир.	A	B	C	D	E	0	←
						1	→

Сигн. возд. на управл. входы приведен
в таблице



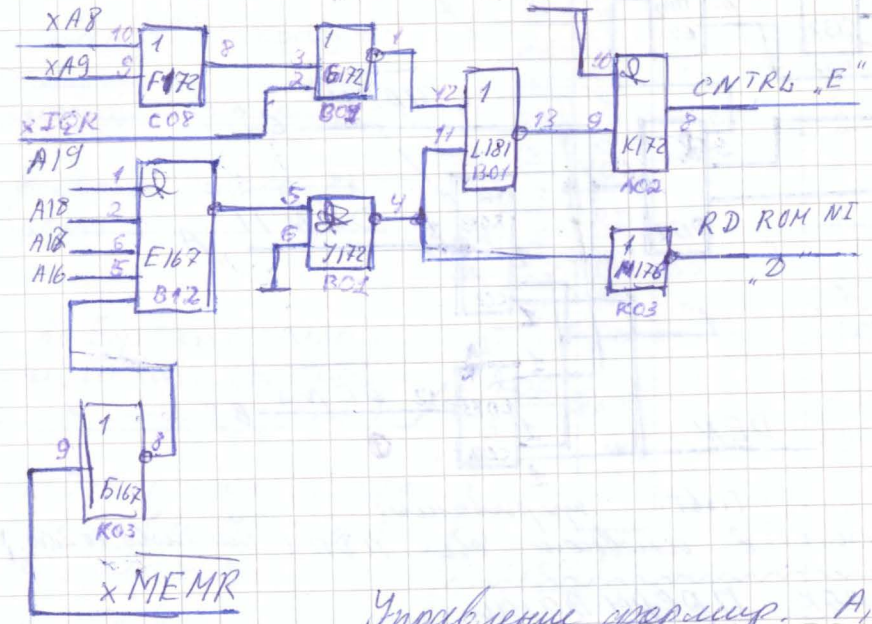
Эти сигн. формируются в бл. упр. на основ. упр. сигн. бл. МП, а также ПДП: сигналов тайм-портов 6/6, 7/3П. 8П сигналов $\overline{X}BHE$, $\overline{XA0}$, \overline{INTA} , \overline{DEN} , 50, 57 $\overline{X}IRQ$ $\overline{DIS-DB}$ $\overline{CUST. UL.}$



Сх. упр. формиров. $\overline{P_nE}$. Через форми. D возм. передача сигн. только в одном напр. из ММЗУ (11 ножка на L). При обратн. к портам 6/6 через форми. E $\overline{XA8}$, $\overline{XA9}$ \overline{AEN} \overline{BRDX} ставовит активн. при захвате систем. шин Сигн. $\overline{RD ROM NI}$ - разрешение чтения

ММЗУ. Сигнал \overline{CNTRL} - напрвл. передачи через форми. E (0 - в проц., 1 из проц.)

Схема выработки сигналов упр. форми. $\overline{P_nE}$ (8-е управл.) \overline{INTA}



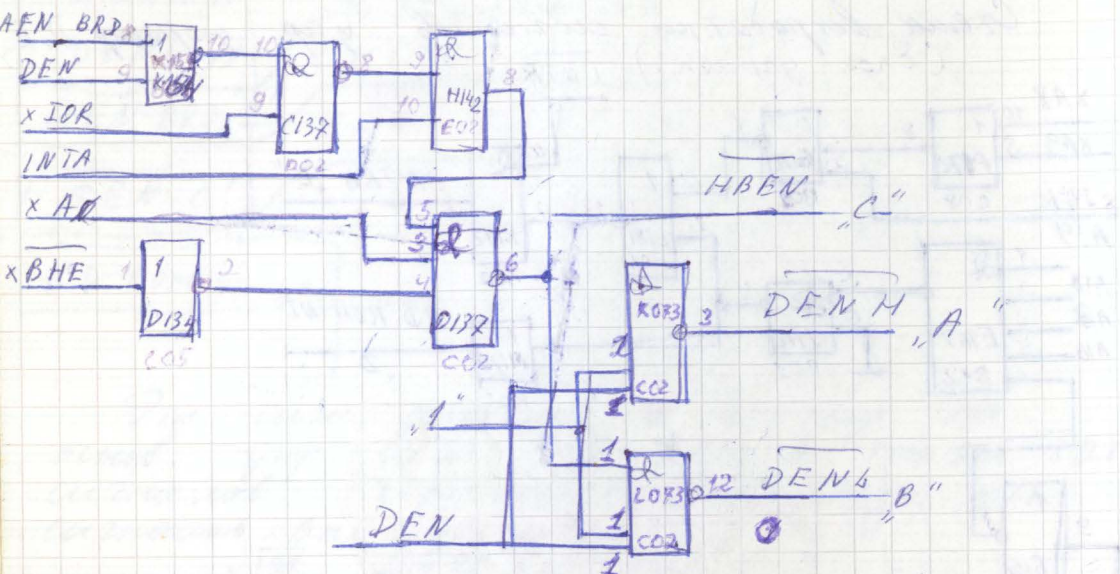
Управление форми. A, B, C.

Через форми. C можно прочитать старшие разряды мат. шины $D8 \div D15$ на выходи. разряды $D0 \div D7$ при т. портов 6/6, но нельзя старшие разр. прочитать на выходи. локальные шины бл. МП, т.к. форми. B и C не могут быть открыты одновременно (сигнал \overline{MBEN} - 21, 40, 73)

Таблица состояний форми. A B C

AD	\overline{BHE}	сост. форми. A B C
0	0	Слова с земн. гран. $A, B \oplus, C \ominus$
0	1	байт из мл. банки $A, B \oplus, C \ominus$
1	0	байт из ст. банки $A \oplus, B \ominus, C \oplus$
1	1	запрет на обмен

Сх. управл. формироват. А, В, С. (Блок управл-ния)



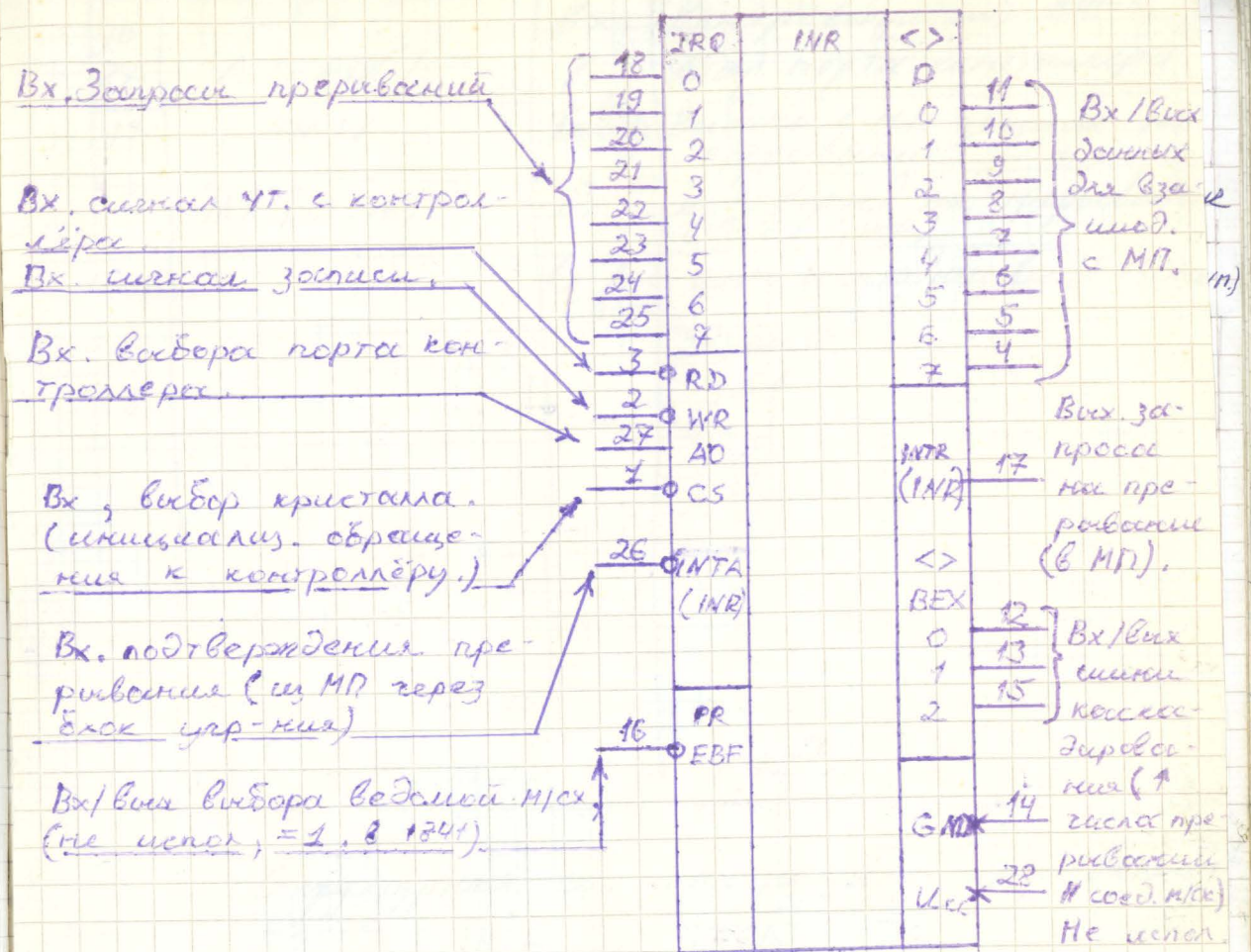
Повт. прерываний
Формир. Сигнал в основном вент. ПДП (если надо, то 2-м.)

Блок прерываний.

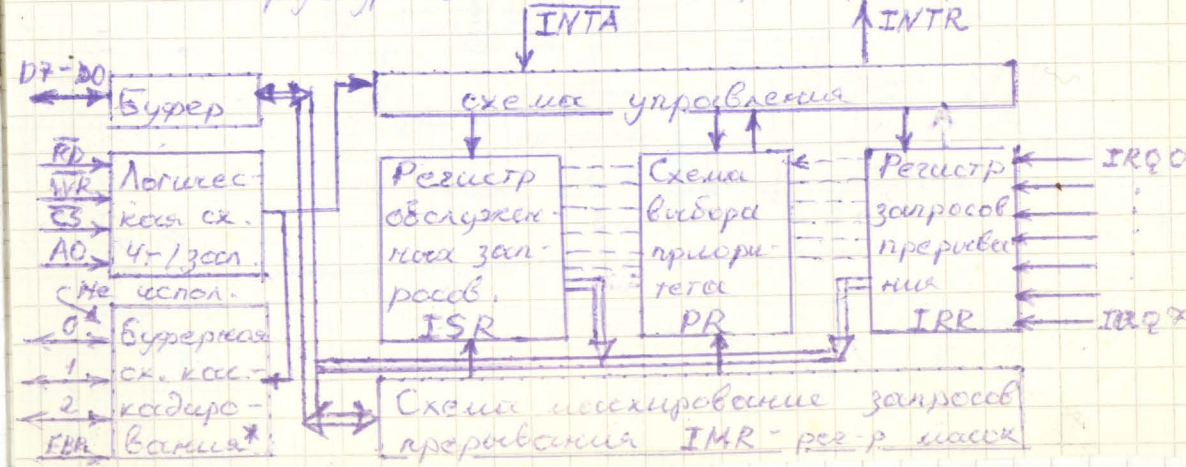
Сигнал для ср. приорит. выдвора запроса и формиров. типа кода прерывания. Прерыв. код. маскир., если его вычислил в м/сх зависит от составн. элемента IF в рег. фронт. МП. Научнот. выводов КР 1810 В1159А

На вход логической вставки ЧТ/ЗСП подается сигнал АО, ИР, РД. Состояние этих сигналов позволяет записать команду в разрядные регистры м/сх, а также считать из содержимого тех шинку данных

М/сх имеет регистр запросов, в котором хранятся запросы от ожидающего обслуживания периферийных устройств и регистр обслуживаемых запросов ISR



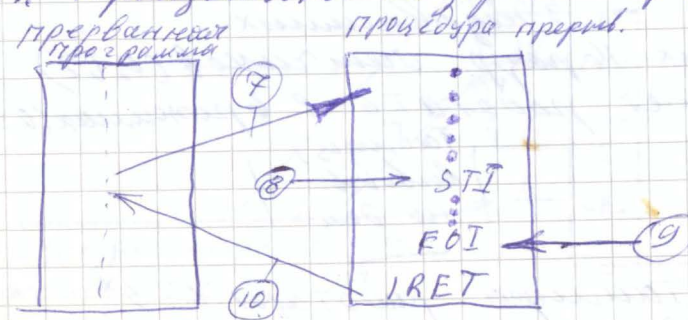
Структурная схема контроллера прерываний



После установ. какого-либо бита рег. IRR61 записывается, он сравнивается с соотв. битом из рег. IMR. Если бит = 1, то запрос блокируется, если = 0 (прер. не замаскировано) запрос передается в индикатор приоритетов, где проверяется его приоритет, и если в соответствии с текущим состоянием индикатора приоритетов мод. выдается прерыв. в МП, формируясь сигнал INTTR, или МП разр. прерыв. (флаж. IR = 1). Происх. изменение на линиях S0, S1, S2, на основ. чего блок упр. выраб. 2 сигнала: INTA, по перв. имп. INTA записывается запись в рег. IRR, т.е. блокируются запросы на линиях IRQ0 - IRQ4, это сост. сохран. до 2-го имп. INTA, после чего 2-го имп. INTA уст. в 1 блок. Издается запрос соотв. биту рег. ISR и сбрас. бит в рег. IRR. По 2-му имп. INTA на лок. шину данных D7-D0 выдвигается код прерывания в МП. Бит в рег. ISR сбрасывается по окончании 2-го имп. INTA. Если было запрог. автоматическое окончание прерыв. (в 1841 исп. неавто. окончание) сбрасывается, данной бит не сбрасывается. Для сброса в progr. обработки прерывания должна стоять progr., которая записывает в порт 20 const = 20, которая восприним. бл. прерыв. как команда окант. прер.

III. Линия IRQ0 имеет наивысший приоритет. Чтобы запрос обслуживался, он должен = 1 до поступления 2-го сигнала INTA, и тогда выдается вектор прерывания как для 7-го запроса, независимо от его назначения.

- Полный процесс обслуживания прерыв.
1. КР1810ВМ59А выраб. сигнал прер. INTTR
 2. МП - обнаруж. запрос (IRн = 1), вырабатывает флаг IF, если он = 1, то изменяется сост. на линиях S0, S1, S2, на основ. чего бл. упр. выраб. 2 имп. INTA
 3. КР1810ВМ59А - стробиру. 2-им имп. INTA, подает на лок. шину данных D0-D7 МП тип кода прерыв.
 4. МП текущее содерж. рег. флагов, IP, CS вставляет в стек
 5. Флаги IF и TF (то мал. р.) сбрасываются
 6. Рег. IP закр. содержимым $4 \times N$, а рег. CS $4 \times N + 2$ где N - тип кода прерыв.
 7. Начинается процесс прерывания
 8. Маскир. прерыв. разнотипных (флаг IF = 1)
 9. Команда и ее значение записыв. в порт 20 const. = 20 (окончание прерывания) сбрас. бита рег. ISR.
 10. Ком. IRET очищ. извлечение из стека содержимое рег. IP, CS и рег. флагов (STF)
 11. Производит возврат в прерыв. программу.



Записать диаграмму подвешд. прер.

Записов. напут. NMI с немаск. тайм. прерыв.

Немаскир. аппаратные прерывания.

Используй для сообщ. МП по вх. NMI об обнаружении ошибки. 1 см, оп, 2 сопр. Прерыв. NMI имеет фиксир. подпрерыв. (тип 2) сообщений, не требующих подтверждения, сигналом INTA.

Бразр. порта DB PPI с адресом 061 разреш. адрес дозв. на контрол/в. (пог. 1 блок, ан. р. элемента M 247 8л.) Выш из мод. Рам. акт. сигнал I/O чек, +0 в [6] раз. порта DC PPI (062) запись.

1 - (использ. при нап. тестировании) Формир. сигн. NMI разрешается триггером (NMI 8л. 6040 лт.), импр. на который запис. 7 разр. локальной шити данных. На вх.д сигнал, подаётся сигнал WRT NMI P6 REG, сформир. в ДЦ портов, сброс триггера произв. сигн. RESET.

ТАЙМЕР. стр. f ськ таймер TIMER

КР580 ВИ⁵³ (мис-4) - 3 независимых программируемых 16 разр. счётчиков (0, 1, 2) Каждый может работать в 6 режимах (0-5)

Таблицу выводов на дем

1841 счётчики таймера работают в 3х режимах (0, 2, 3)

Счётчик 0 работ. в режиме 0 и используется как сист. таймер, его выход предст. собой запрос внешнего немаск. прерывания IRQ 0

и немаск. соединим с счётв. Выходим контрол.

Трёхканальный таймер КР 580 ВИ53

Вх/Вых - канал данных

Вх, сигналы выбора каналов:

A0 A1 = 00 - 0
= 01 - 1
= 10 - 2
= 11 - загрузка УС

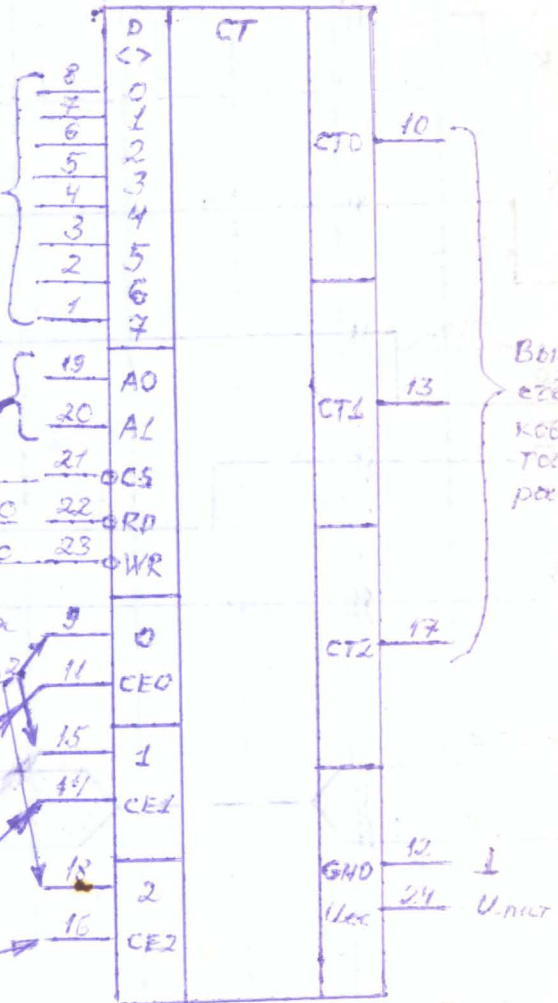
Вх, выбор кристалла

Вх, чтение данных при = С

Вх, запись данных при = С

Вх тактовых сиг-в для упр-ния счётчиками 0, 1, 2

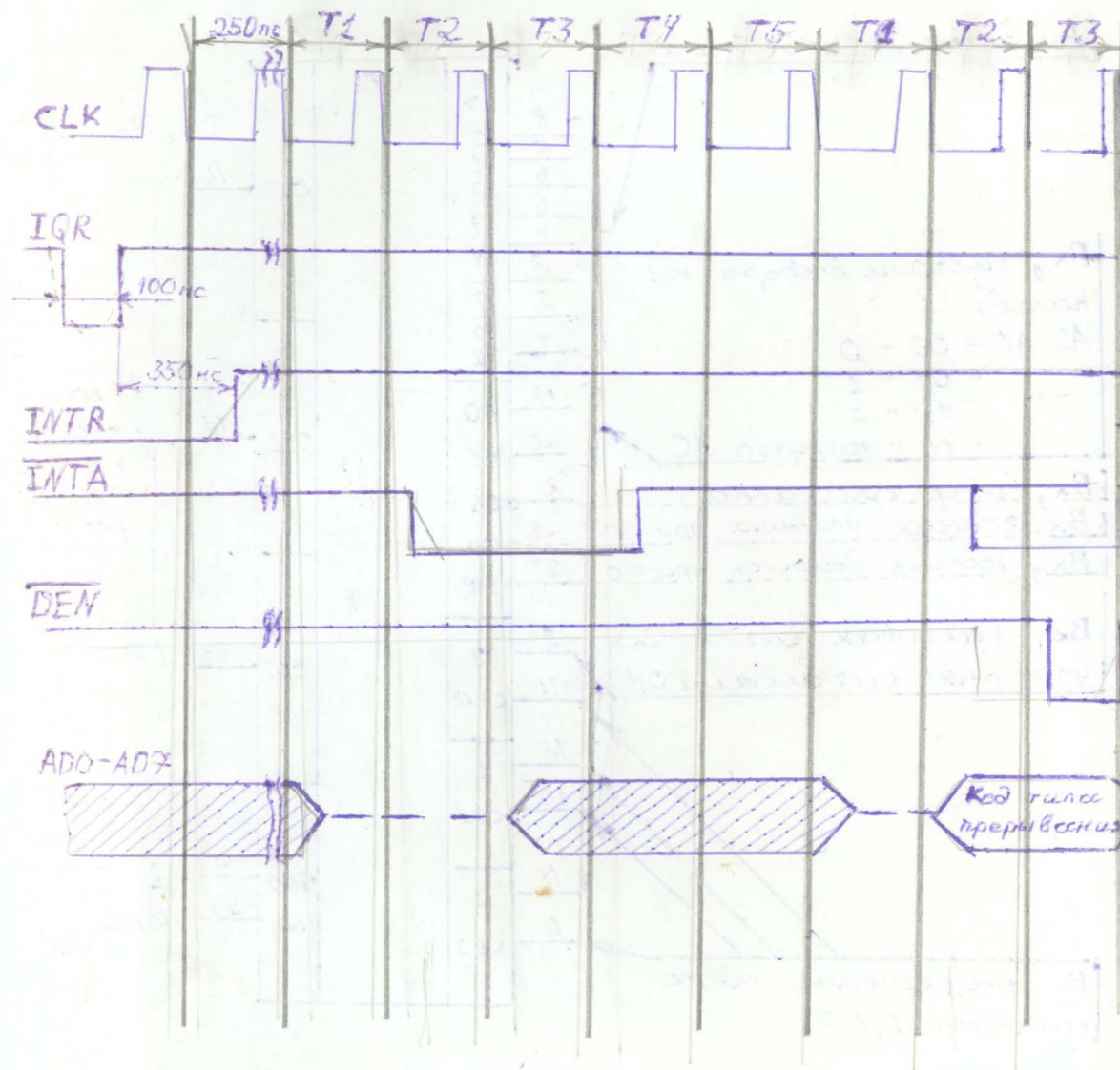
Вх разрешения счётч. каналов 0, 1, 2



Вых счётч. кодов таймера

Внешнее расклевывание

KP 520 BB 55A



Формат управляющего слова

D7	D6	D5	D4	D3	D2	D1	D0
----	----	----	----	----	----	----	----

Код: 0 - двоичный
1 - двоично-десятичный

Режим работы

000 - 0 прерывание терминального сета

001 - 1 ждущий мультивибратор

X10 - 2 импульсный генератор

X11 - 3 генератор меандра

100 - 4 одноканальный программно

формированный стробирующий сигнал

101 - 5 одноканальный обратный стробирующий сигнал (одновибратор)

Чтение (запись)

00 - "защелка" - чтение состояния сета без его останова

01 - 4м/зап младшего байта

10 - 4м/зап старшего байта

11 - 4м/зап младшего, затем старшего байта

Выбор регистра режима (для записи/чт) УС:

00 - канал 0

01 - канал 1

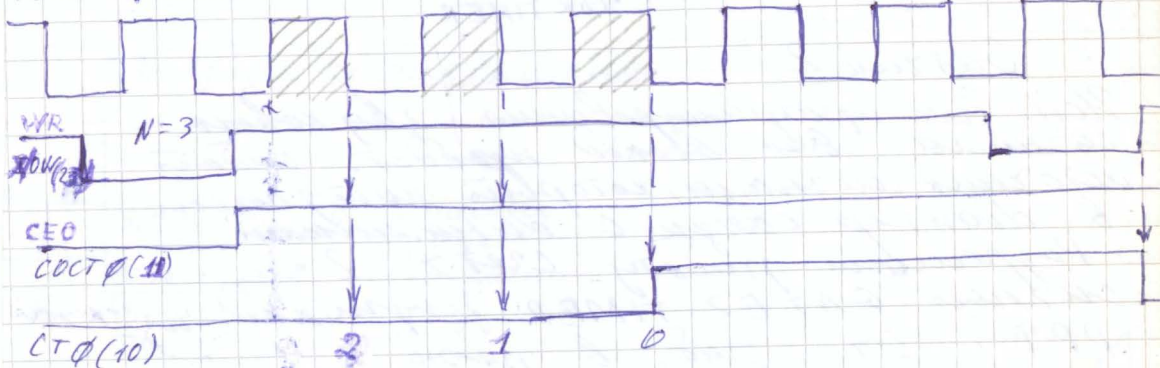
10 - канал 2

11 - контроль

и контрол. соединен с соотв. входом контролл. прерывания. В реж. 0 при записи управл. слова на вых. СТО - лог. "0".
При загрузке сета его состав не изменяется. После загрузки. Сет (1841 - сёт разрешен всегда, но 11 может "1")
Начинается работа сета в режиме возбуждения, когда сетах объединены на вых. лог. лог. 1 и сохраняются в мед. импульс. сетах.

Режим 0 сета. 0

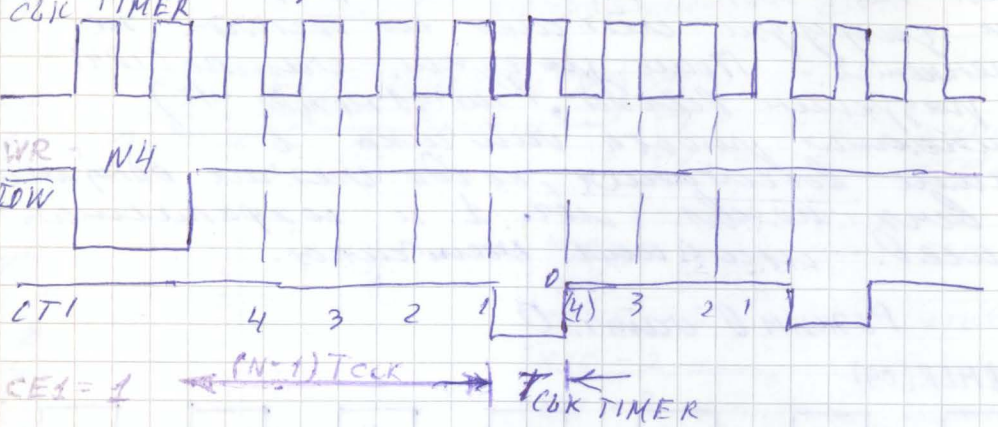
СБЖ ТИМЕР(09)



Сетчик 1

Для задания времени интервала регистр. Пам. 32. Выход устан. в 1 (триггер регистр. Пам.).
В результате формирования записи канала 0 дл. ПДП (сигнал ФРКО) Тригг. регистр. сбрасывает сигнал под. верн. 2. Запра. канала 0 дл. ПДП. (Сиг. ФАВКО ВРД)
Сетт. рад. в режиме 2. В этом режиме сетах рад. как делитель частоты на N. Част. Выхода из СТ 1 = $\frac{f_{CLK}}{N}$
На вых. СТ 1 частот. f1 устанавл. лог. 0 на время 1 периода частоты СБЖ ТИМЕР

При перезагруз счетчика он продолж. работать до окончания перезаг., затем период меняется.

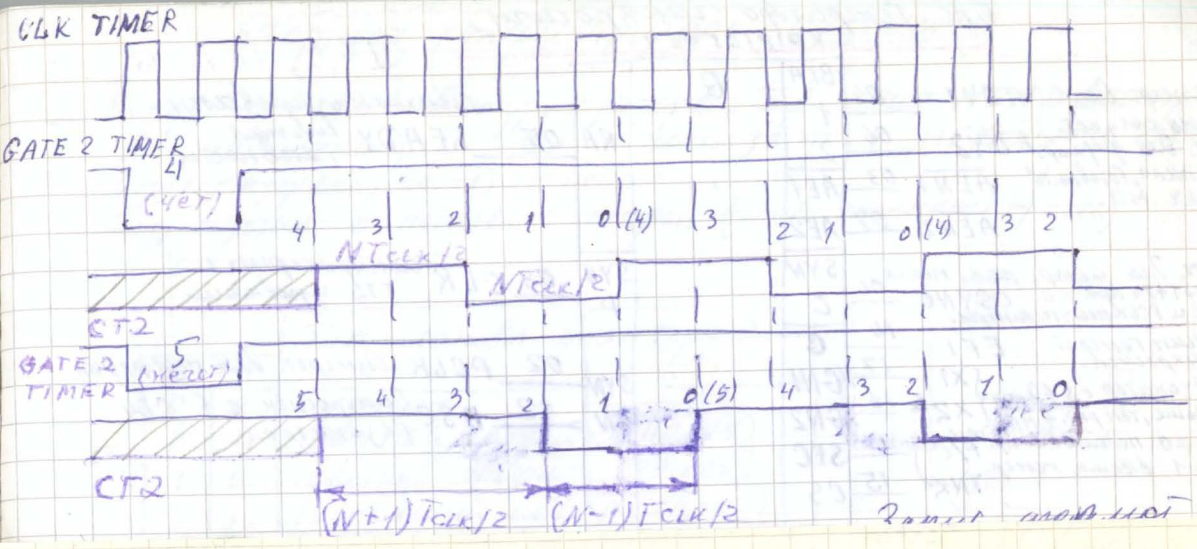


Счетчик 2

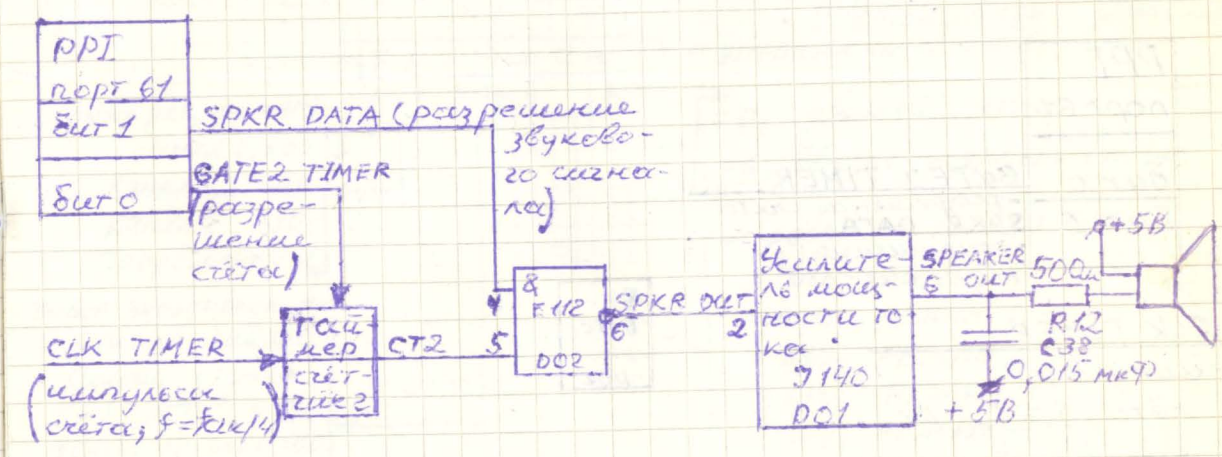
Исп. для программирования звукового сигнала. Его выход предст. собой источник сигнала, который подается в адаптер связи с динамиком.

Разрешаем работу счет. 2 сигналом GATE2 TIMER, ут.ход. из 3-х вых. порт. DFI. Ут. раб. в реж. 3.

В этом реж генер. метод для четных чисел N, при четных числах N ур. лог. 1 на вых. CT2 на 1 такт CLK таймер больше чем уровень лог. сигнала нуля. Перезагрузка счет. во время счета на вых. конт. на текущий период влияет. на оконч. по истечении периода изменится.



Адаптер связи с динамиком.



БИС Гекратора синхросигн.

КР1810ГФ84

1-9, +5V-13

Асинхр. вх. сигналы, кот. ист. для фронт. сигнала, готовность для МП.	RDY1 04	BRA 1	G	1	05	RA	05	READY	синхронизирован. сигнал готовности
	RDY2 06	2							
	AEN1 03	AE1							
	AEN2 07	AE2							
ист. для синхр. нск. мкр. сх. 1810 ГФ84 микр. = 0	CSYNC 01	SYN			08	CLK	08	CLK	Синхросигнал с ТТХ управления
СЛК и РСЛК поступ. асинхр.	EF1 14	G			02	PCLK	02	PCLK	Синхрос. для периферии
Внешн. генерат. синхросигн.	FX1 17	GN1			12	DSC	12	DSC	Синхросигн. с ф. СВ4 резонатора
Резонатор с ф. 63 рез. 100 кГц, тем. рад. ф. МП	FX2 16	GN2							
FX=0 подклот. внутр. F/C	FX3 13	SEC							
FX=1 внешн. генер.	TNK 15	CS							
Сброс, Асинхр. сигн. ист. для генер. синхр. сброс	RES 11	SP			10	RESET	10	RESET	сист. сброс

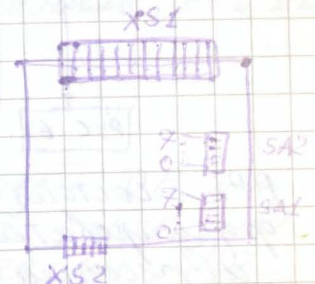
Контроллер шины КР1810ВГ88

Код состояния	50	19	SAD	C588	COE	>IO	12	AIOWC	Расширен. сигнал записи ЧВВ
	51	03	SA1			WR0	8	AMWC	Расшир. сигнал записи ОЗУ
	52	18	SA2			WR0	11	IDWC	Сигнал записи ЧВВ
Разреш. выдачи сигналов управл. при AEN=0 в записи, от S2S1S0.	AEN	06	AE			RD	13	IDRC	Сигнал чт. ЧВВ
	при 1 то вх. сигнал, управ. в составные.					WRM	09	MWTC	Сигн. записи ОЗУ
	10		GND			RDM	07	MRDC	Сигн. чт. Памяти
	20		UCC						
Ист. синхронизации	СЛК	02	SYN			E	14	INTA	подтвержд. прерыв. посл. инт. для выдачи. типа прерыв. из контролл. прерыв.
при 1 уровне сигнал разр. обмен данными между МП и ЧВВ.			MO			INR			
		01	BID			TCD	04	DT/R	напр. передачи данных, при 1 от МП в шину данных, ват=0 то наоборот
						AC	05	ALE	Сред адреса для фиксации адреса во внешн. регистры
						RDA			
						INR			MCE - разреш. данных ПЗ. ФМЛ. чт. рег. запрет. прерыв. при 100=0 при управл.
Разреш. выдачи команд. при 0, DEN, PDEN перекод. в регистр. состав. SEN 15						CIO	17	MCE/PDEN/PDEN	одна данн. между ЧВВ и МП при 100=1
						ED	16	DEN	Расшир. данных. Разреш. обмен данн. между МП и ЧВВ или памятью. обмен идет при DEN=1

Формат конфигурирования системы

I Конф. SA1 (НЧ) Вразр. - резерв, Эр. - тип НГМД (80 дорожек).
D - 40 дорожек). Эр. - код. заур. с НГМД (код. Взажмен быть разорван, т.е. =1) с НМД - замкнут
Эр - устан. в тегате с сопрас. (код. разорван) есть

Тип установл. адаптера ЭМ		
5	4	
0	0	резерв
0	1	Цветной граф. (40x25)
1	0	Цветной граф. (80x25)
1	1	Черно белый монохр. (80x25)



		Количество
5	6	НГМД
0	0	1
0	1	2 *
1	0	3
1	1	4

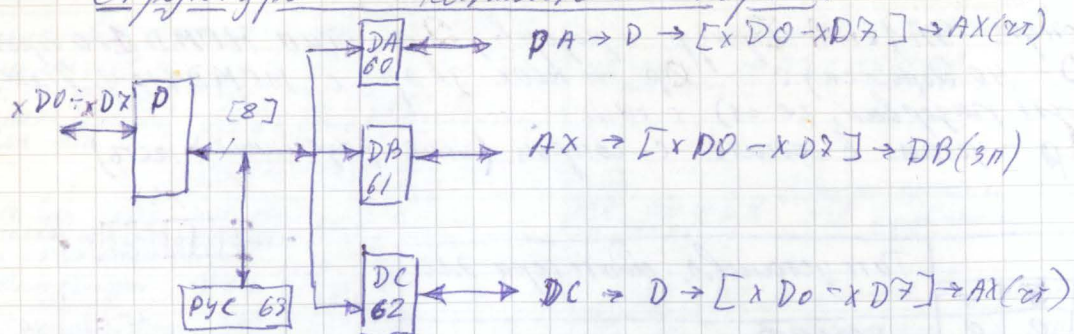
Эр - 1 то адаптер НМД есть
0 то нет
Количество (1841 бит * код) НГМД (раснов 2)

II Формат конфигурирования SA2 (04).

1 - разр. замкнут если к кан. 2 бл. ПД, П подкл. устр. установл. в модуле расширения
2 - " - " - но отключ. 3-й канал бл. ПД, П
3 - разорвн. если исполн. модуль инт. адаптера
4 - то же что и 3, только бл. 1 кан. бл. ПД, П
0, 5, 2, 3 - резерв. (не используется)
3 * кан. порт.

Предназн. для прогр. растущих конф. сист. адаптера клавиат. и от внешних сигналами системы, а также для программ. фронтингов некоторых управляющих сигналов. Реализован на БИС программируемых логич. интерф. (PPI) КР580ВВ55А стр. 60 т. 51. Назнач. вывода

Структура 3х канального порта.



PPI - состоит из 3х регистров и двунаправлени. формирователей портов DA, DB, DC с адресами 60, 61, 62.

Рег. управляющего слова PUC с адресом 63, двунаправл. формиров. канала D и схем управлен. этими ресурсами.

Канал D имеет только шину формирователя. Предназнач. для внутр.-х ~~сигналов~~ магистралей данных PPI к 8 разр.

двунаправл. локальной шине данных xDO-xD7. Функц. назнач. кабел.

канала оперед. прогр. способом, ~~возможна~~ ~~функционирование~~ ~~структур~~

Рег. упр. слова управл. слова, поступившего по каналу D. Содерж. управл. слова опред. функцию и на управл. работы каждого из портов DA, DB, DC. (Разр. рег. управл. слова)

Все каналы работают в реж. 0.

Режим работы каждого канала можно изменить ~~также~~ в процессе работы.

При измен. реж. работы одного из каналов все внутр. реж. PPI сбрас. в 0. Напр. перед. данн. по внутр. маг. PPI опред. сигналом PPI CS,

XAI 7 адрес
XAP
XIOB 27 порт I/O
XIOK 31 - - RD

В 1841 - в рег. упр. сл. заносится const? т.е. каналы DA и DC осуществл. ввод данных, а канал DB вывод. Все каналы рад. в режиме 0 (синхронная микроуправляемая передача данных через 2 независ. 8 разрядных канала DA и DB и два 4х разр. канала DC.)

назнач. портов DA, DB, DC

назнач.

I DA - зависит от 7го разряда порта DB, если $DB[7] = 0$ то в порт DA разряды 0-7 занос. код сканирования клавиатуры, кот. затем идет на лок. шину данных xDO-xD7 если $DB[7] = 1$ то в порт DA заносится содержимое комп. SA1 7разр. формат. $\rightarrow GATE KBD = 0$

Разряды порта DB являются разл.ного рода управляющими сигналами

II DB[0] - разряд. сигнала счетчика 2 таймера называемый сигналом (GATE2 TIMER)

DB[1] - разряд. звукового сигнала (SPKR DATA)

DB[3,4] - не используют

DB[2] - разрешение ~~состояние~~ SA2[0+3] если = 1

DB[5] - разреш. фиксации ОШ В/В (ОШ I/O) участвует в выработке сигнала ENABLE I/O (0 - разрешает, 1 - блокирует)

DB[6] = 1 разрешает синхрониз. клавиатуры (CLK KBD)

DB[7] - разреш. чт. кода сканир. клавиш. (7=0) или конфигурир. SA1=1 (7=1), при этом происх. сброс адаттера клавиш.

[0:3] разр. - счит. битов конфигур. SA2, 8х.

[4] - резерв

[5] - выход счетчика 2 таймера (DC2)

[6] - ~~выход~~ сигнал ош. I/O [ERROR I/O] ~~вывод~~ / ~~вывод~~

[7] - резерв.

Клавишное устр-во. Амб. 6.7.2 от 2089

Обеспечив. сканирование клавишного полн. генер. и выдачу в адаптер клавишного устр-ва кодов сканиров. (как при нажатии, так и при отжатии клавиш) может хранить до 20 кодов сканирования.

Автомат. выполнение внутр. микропрогр. теста при вкл. питания, и по сигналам адаптера клавиат.

Обработка ~~сигналов~~ клавиш.

Выполн. этих функций реализовано на микро ЭВМ КМ1816 ВЕ48 на которой и собрана клавиат.

Основн. техн. данные

- 1) 92 клавиш. Скор. работы оператора не более 15 знаков в сек.
- 2) Обработка ~~сигналов~~ нажатия ^{на клавиши} неск. клавиш.
- 3) Выдача интр. асинхр. в посыл. коды, уровни ^{сигналов} - TTL.
- 4) При нажатии клавиши ^{на клавиши} ~~автомат.~~ ^{автомат.} посыл. ^{сигналы} ~~этой клавиши~~.
- 5) Питан. 5в. Ток потр. 0,3а
- 6) Внутр. Память 037 - 64 байт ^{для} процессор ППЗУ - 1 килобайт.

Подключ. к систем. модулю через разъем.

Подкл. к адаптеру клавиат.

Контакты

B1	⊥
B3	-5v
B4,5	⊥
A2	KBD CLK (синхро имп.)
A4	KBD DATA (данные)
A1	KBD RESET (сброс МП клави.)

Уровни обработки сигналов с клавиатуры.

Физ. ур-в. : опред. способ кодиров. сигналов, поступающих с клавиш. в системный модуль.

При нажатии любой клавиши в счет. мод. посылается посыл. код, соответств. порядковому номеру нажатой клавиши (код сканирования), при отжатии клавиши так же формируется код отжатия. Физич. уровень реализ. аппаратными и программ. средствами клавишного ур-ва.

Лог. уровень реализован средст. BIOS (БСЗ ВВ) или русифицированной базой сист. в/в через прерыв. IRQ1 (маскар прер. тип 9)

При этом происх. трансляция сканирующего кода, поступающего с клавишного устр-ва, в специальн. двушлов. код ASCII. 1 байт содержит ^{ASCII} код нажатой клавиш. 2-ой байт - код сканирования. Распол. в буфере клавиат. нахв. в 037

Функцион. уровень.

К.лавшин КМ-5
BT4.255.003 TY

Прогр. путем сопоставления прогр. путем тестов
клавишами некот. функций

Состав.

1. Микропр. микр. Д6 (f=5,46 МГц, БЧ1 на 2,3 н.)
2. Клавишное поле (кл.п.)
3. Схема выбора нажатой клавиши D1, D2, D5 (Микропр. Д6)
4. Приемопередатчик D4 - подкл. Д6 к шине и синхронизм. кл.
5. Блок индикации (ЗИМ) D3 и светодиоды, РСБ, ААТ, ЦАП

Алгоритм работы КМ1816 ВЕ48 (МПР РППЗУ 000)

МП работает согласно прогр. ~~наж.~~ наж. в ППЗУ. Наг. установка
и авто тест производится по сигн. на 4 н.
по включению питания или по сигн. из сист. модуля н. 3.
Если на линии КВД СБК держится
низкий уровень больше 20 мкс (конд. сн) то:

Авто тест. 1. Тест ОЗУ

(запись и считыв. кодами АА 55)

2. Тест ППЗУ - контр. Σ значений Битов = 0,
при норм. завершении теста выполняются
подпрограммы ввода кода АА (шестик. р. н. н.)
в память, и МП переходит к
на тестир. клавишного поля. При
каждом нажатии клавиши код
обнаружи. зажатых клавиш. При
первой из них \rightarrow в адаптер, остальные
заполн. в ОЗУ МП (первые 16 бит ОЗУ)
при дальнейшей работе клавиш. зажатые
клавиши игнор. их коды в адаптер не
передаются. В раб. режиме передача
выводит кода сканированных \rightarrow D4x D1 code \leftarrow Bx D0, \leftarrow Bx D1, \leftarrow Bx D2, \leftarrow Bx D3, \leftarrow Bx D4, \leftarrow Bx D5. Разрешение ввода КЛ.П. - Бит D1 D6 = 0.
При нажатой клавише микропр. организует
пере передачу (D4) на Б.

линии КВД DATA (28) и КВД СБК (24) на
отсутствие низкого сигнала.
(если на 28 н. МП лог 0 больше 20 мкс.
то идет микропрогр. сброс МП.) 0 на 28 - прешло 9 н.
При наж. лог. 1 работ. подпрограммы
адреса 39 н. МП и формирование (12-124)
сканирующего кода при нажатой клавише. При
наж. на 39 н. лог. 1 т. е. клавиш. не нажата,
то проверяется, ~~есть ли~~ отпущена ли клавиша,
и если да, то код сканир.
добавляется 16 раз (конст. - 80) формируя код
отжатия, а затем передается в адаптер (23 н.)
Выв. синхронизм. МП - 22 н.

Адаптер клавишн. устр-ва (лист 8)

Для приема и преобр. пошед. кода поступающего
из клавишного устр-ва в паралл. состоит из
1) Рег. сдвига 7л. В250, D250, 2) триггера записи
на прерыв. 7л. В250. 3) Элементы управл. клавиш.

Б 239 / К 241, + РСЛК (Синхронизатор)

М 246 / КВД СБК - схема синхронизации для рег. и тр.

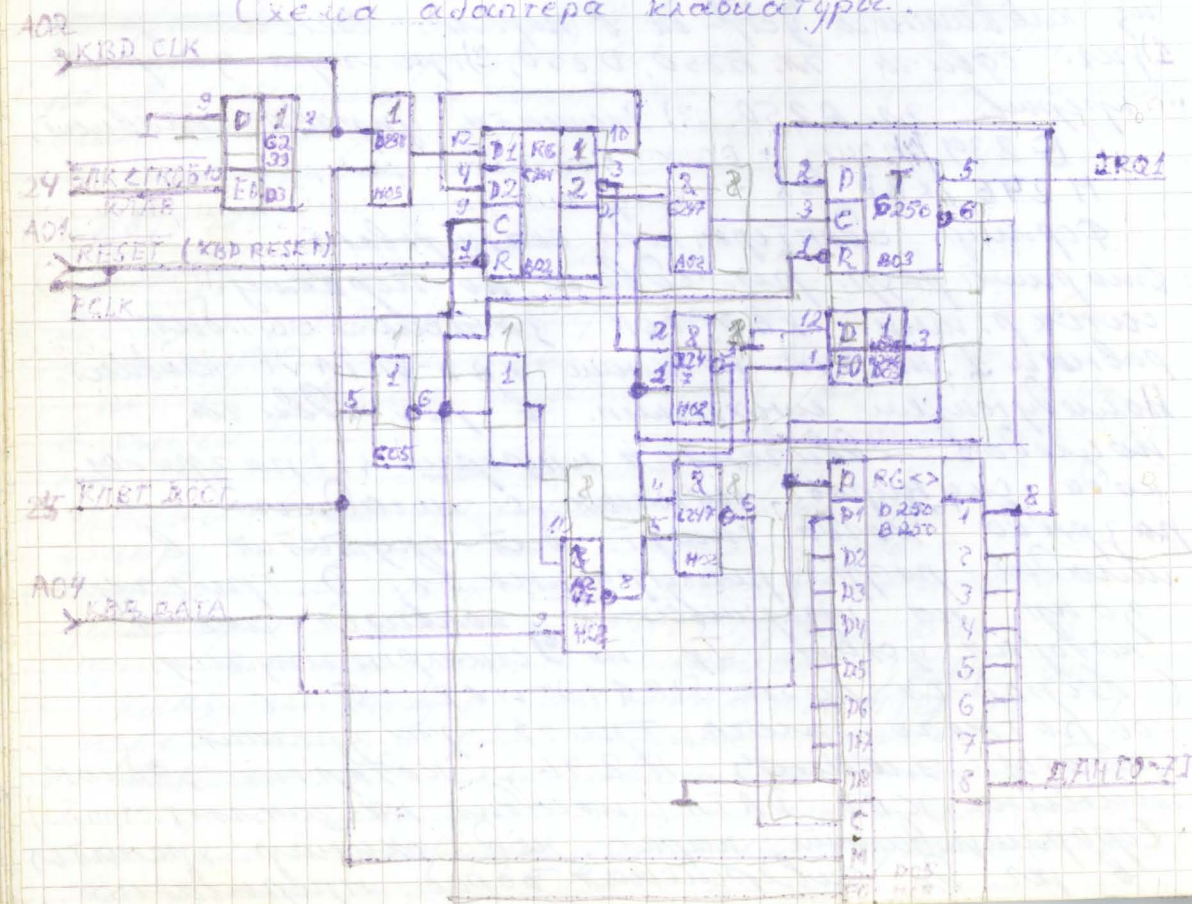
Формир. адаптера кода сканирования

На старшем разр. рег. сдвига по первому (D-послед. 3 н.)
синхр. имп. КВД СБК записывается стар. бит
равный 1, поступ. по линии КВД DATA в клавиш.
Последующим синхроним. в рег. сдвига
по мере сдвигаются информация. разряды
кода сканиров., начиная с младшего
разряда. Когда стар. бит опустится в
младш. разр. регистра, на вх. D триггера
запр. на прерывание появится лог 1
который устан. тр. на синхронизм.
(выраб. ст. сигн. 1RQ1) - лог. 0 с
обратного фронта тригг. разрешит
работу элемента М 246, который заблок.
линию КВД DATA (последи. на зажат. стар. бит)
сформированный паралл. код сканир. хранится
в рег. до завершения обраб. прерывания

При работе прогн. прерыв., код
сканир. записыв. в буфер команд на ходящийся
в памяти. Затем 7 разряд порта DV (кажд. дог.)
становится = 1 тем самым идет
сигнал запр. прерыв. и очистки рег.
дважды после чего 7-й порт DV
стан. = 0 тем самым разрешают
работу адаптера.

В розряд порта DV (Блк Строби Кварт) используется для установки администратором низкого уровня или шина KVD CLK, что является усл. сбросом клавиатуры.

Схема адаптера клавиатуры.



программируемый параллельного интерфейса KP580BV55A

0/вых с 3-ми составн.		8 разр. канал 0/6		для обмена инфор.		между ППП		и процессором	
D0	34	0							
D1	33	1							
D2	32	2							
D3	31	3							
D4	30	4							
D5	29	5							
D6	28	6							
D7	27	7							

Вход. Адрес используем.
Для выбора одного
из портов RA, RB, RC
или рег. управл.
слова (PUC) { AD —
AI —

Вх. Запись байта $\bar{W} R$ 360 WR
байтов в ппи через канал DO-DZ

Вх. ст. Ван. изппив \overline{RD}
Кокан $PO \div DZ$

Вх. Выбор жкр.с. пп и \overline{CS}

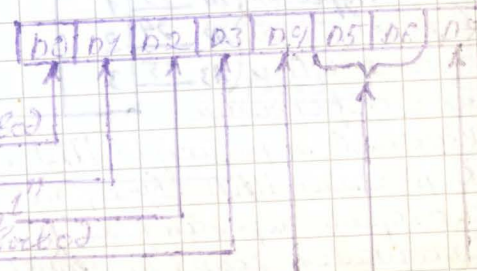
Сброс. при этом RESET 35 SR
во портах, РЧС устан. в
нулевое сост.

07 - 3 см. вт
И
26 - +56

№	Вход	Выход
0	18	PВ0
1	19	PВ1
2	20	PВ2
3	21	PВ3
4	22	PВ4
5	23	PВ5
6	24	PВ6
7	25	PВ7

8-разрядн. парт. в/в
PВ для обмена инфор.
между ЦВВ и ППИ
по каналу В

№	Код	Наименование
0	PC0	В/В с 3мя составляющими
1	PC1	8разр. порт в/в РС для обмена информацией между УВВ и ППИ по каналу С
2	PC2	
3	PC3	
4	PC4	
5	PC5	
6	PC6	
7	PC7	



3* канальный порт

Разряды 0-3 канала DC: 1-ввод, 0-вывод

Каналы DC: 1-ввод, 0-вывод

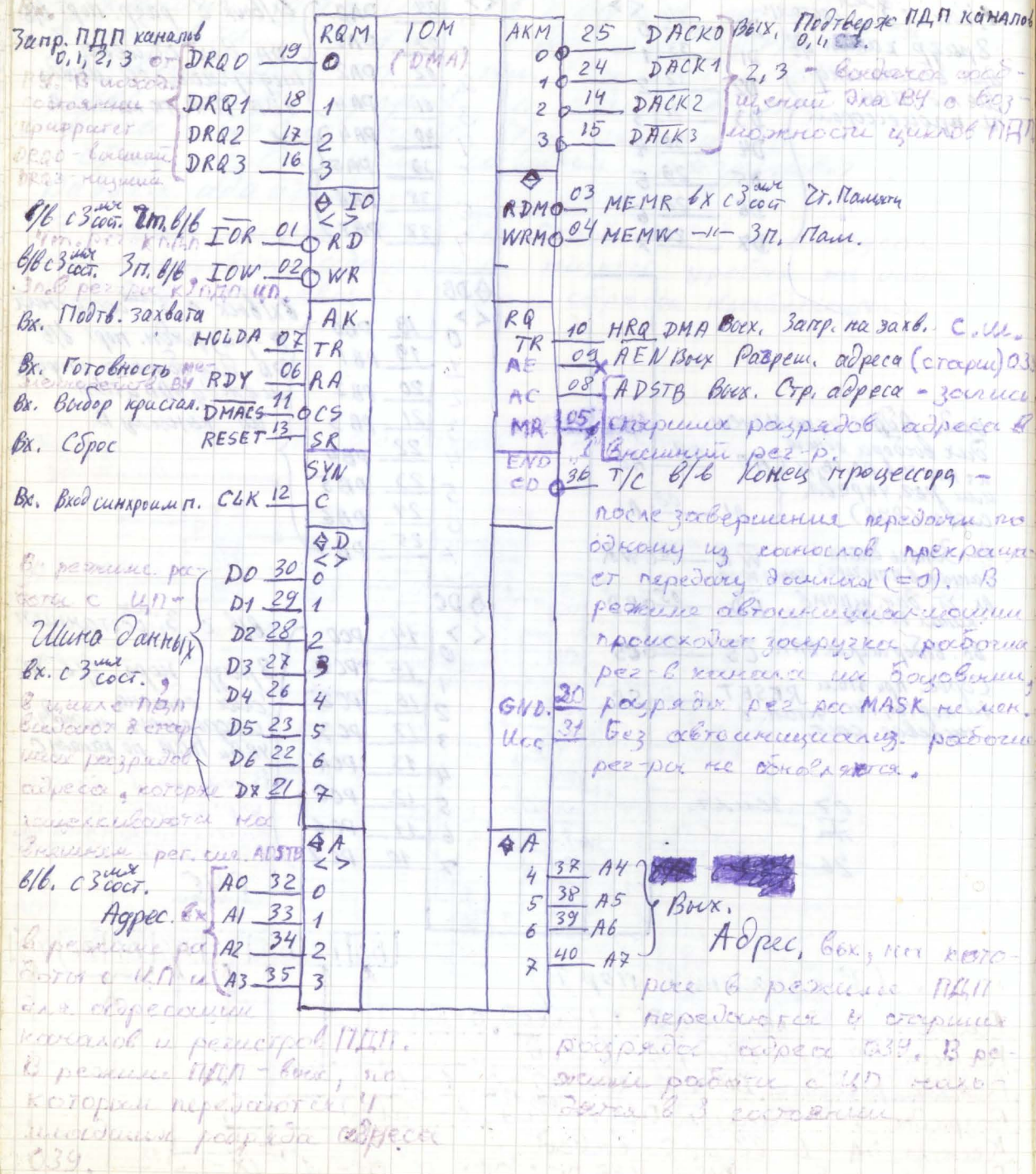
Режим работы DC и 0-3 DC: 0-0, 1-1

Разряды 4-7 канала DC: 1-ввод, 0-вывод

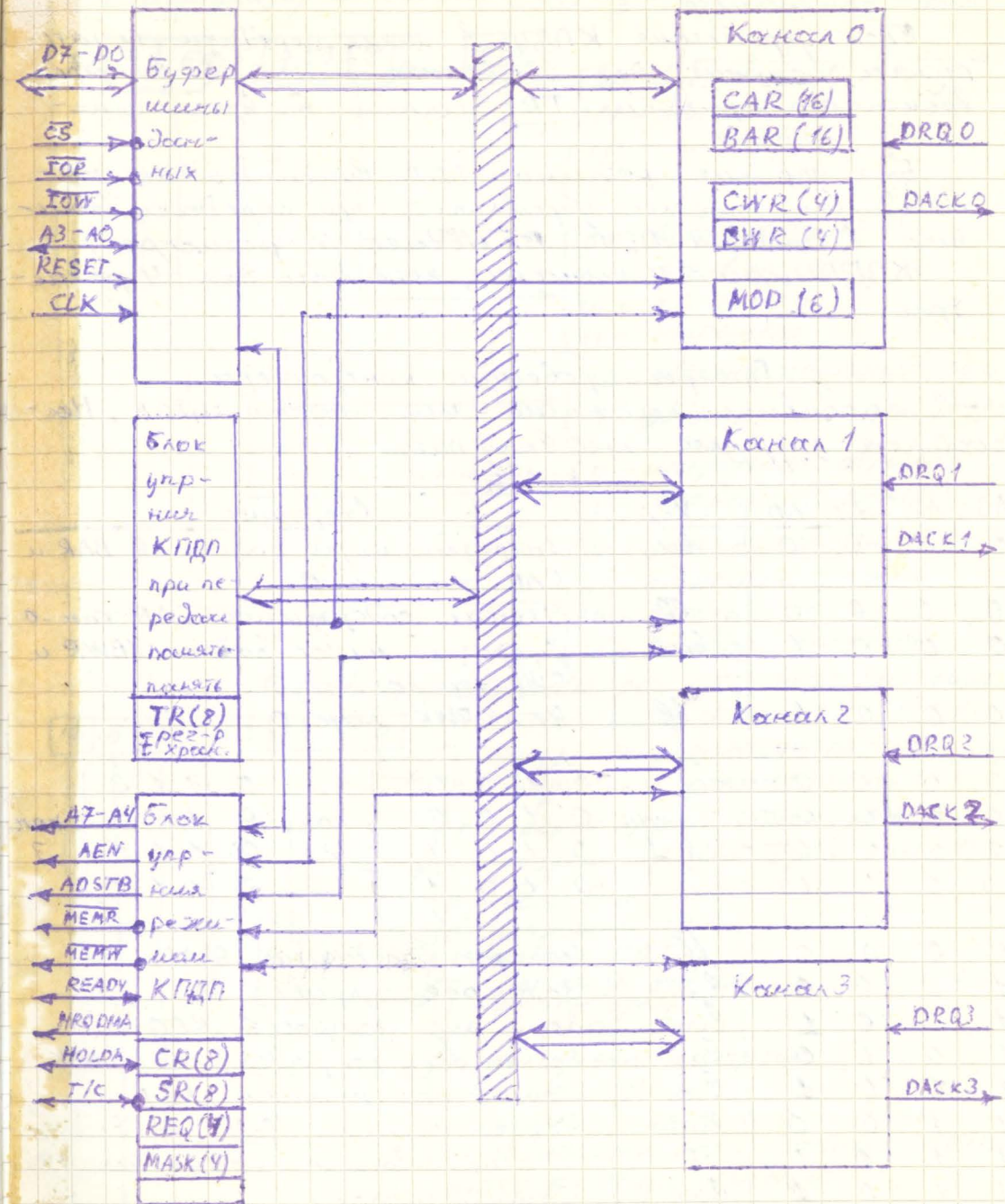
Каналы DA: 1-ввод, 0-вывод

Режим работы DA и 4-7 DC: 00-00, 01-01

БИС прямого доступа к памяти (ПДП) 8237А



Структурная схема КПДП



буфер шинной логики служит для согласования контроллера с ЦП.

Блок управления КДП в целях передачи по шине данных служит для хранения байтов в регистре временного хранения (TR) данных во время изменения адреса.

Блок управл. режимов ПДП вырабатывает необходимые сигналы управления при передаче данных в циклах ПДП. Включает 4 регистра.

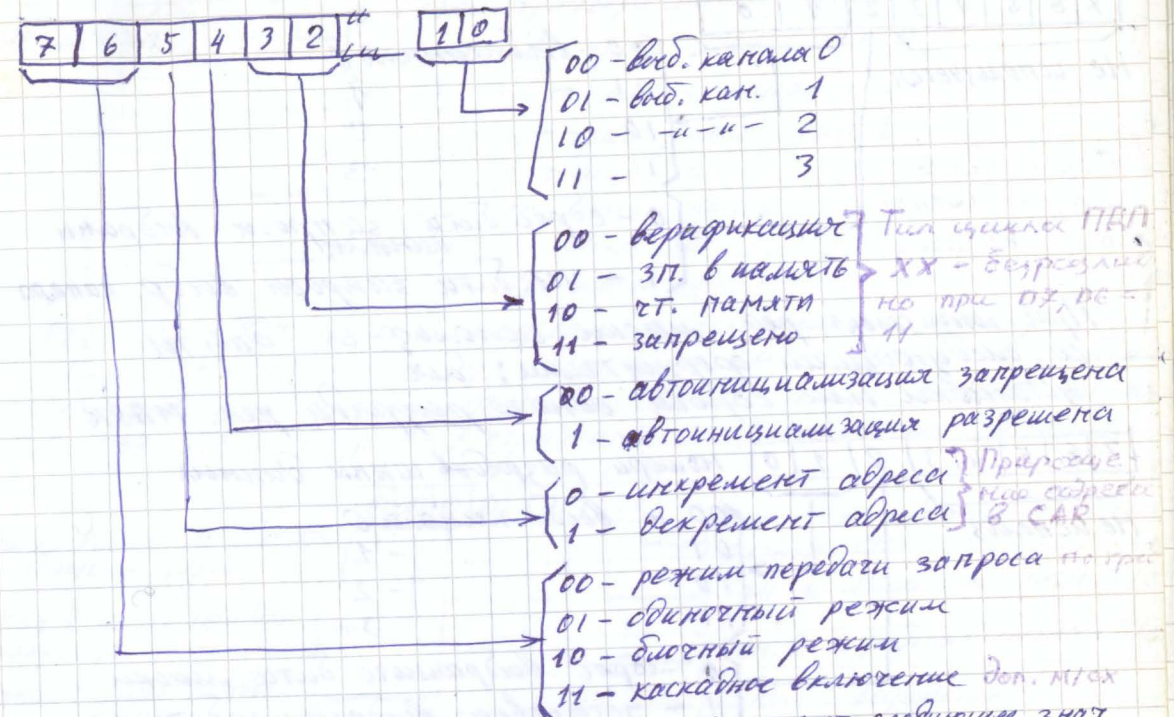
КДП имеет 4 каскада, каждый вкл 4 регистра.

Программирование контроллера.

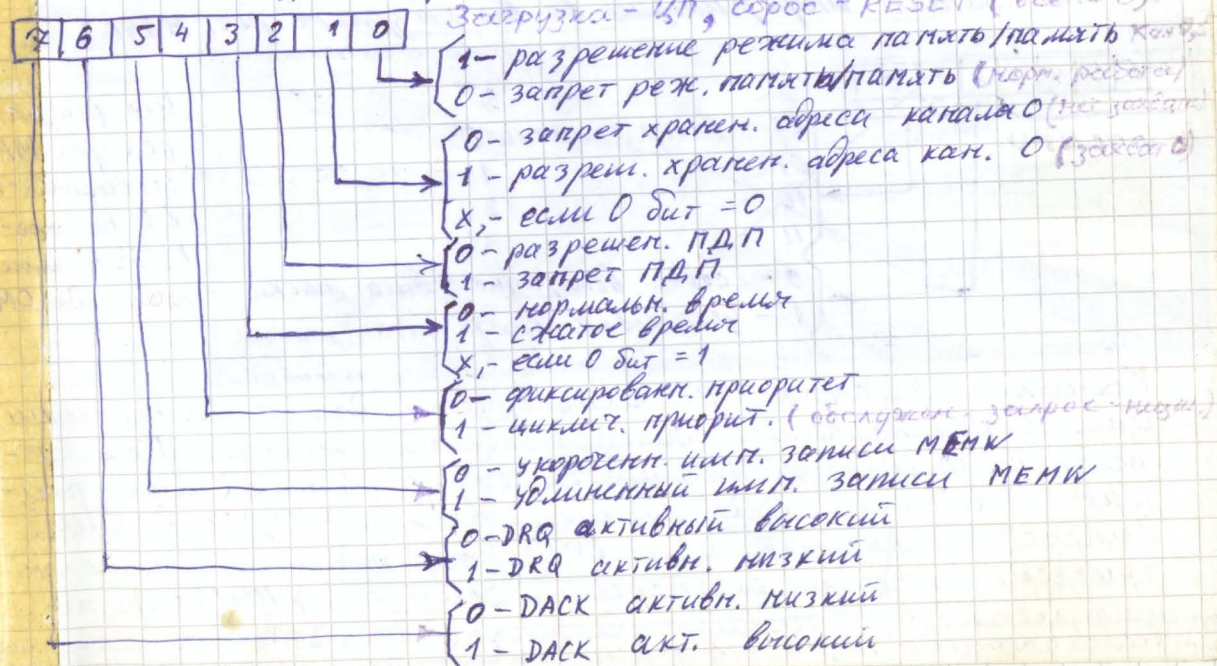
- в пассивном состоянии или низком НВРА. После каждой загрузки - при вкл. пит.

A3	A2	A1	A0	Ком.	Операция
0	0	0	0	выв.	Загрузка м/ст байта в BAR и CAR канала 0
0	0	0	0	вв.	Чтение содержимого CAR как 0
0	0	0	1	выв.	Загрузка м/ст байта в BWR и CWR как 0
0	0	0	1	вв.	Чт. CWR как 0
0	0	1	0	кан. 1	0 1 0 0
0	0	1	0		0 1 0 0
0	0	1	1		0 1 0 1
0	0	1	1		0 1 0 1
1	0	0	0	вв.	Чт рег. состояния STAT
1	0	0	0	выв.	Зап рег. управл. CR
1	0	0	1	выв.	Зап рег. запросов REQ
1	0	1	0	выв.	Уст-ки всех разрядов рег. MASK
1	0	1	1	выв.	Зап в рег. режимов MOD
1	1	0	0	выв.	Уст-ки режима ввода м/ст байтов
1	1	0	1	вв.	Чт рег. времен. хранения TR
1	1	0	1	выв.	Общий сброс
1	1	1	0	выв.	Сброс всех разрядов MASK
1	1	1	1	выв.	Уст-ки разрядов MASK

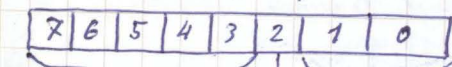
Кажд. канал имеет 6-разр. рег. режимов MOD, которые инициализируются байтом со следующим форматом (рис 4.3)



Разряды управляющего рег. CR имеют следующие знач.

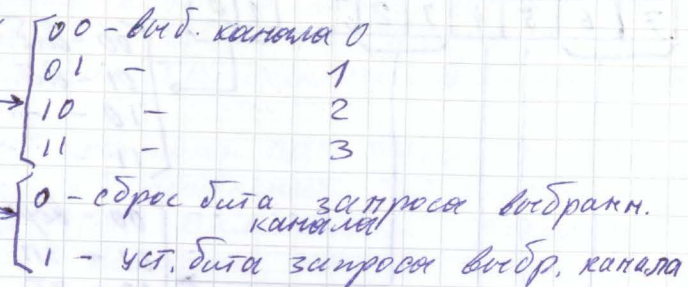


Регистр запросов имеет след. формат.

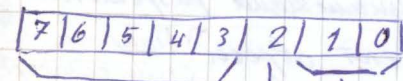


Не используется

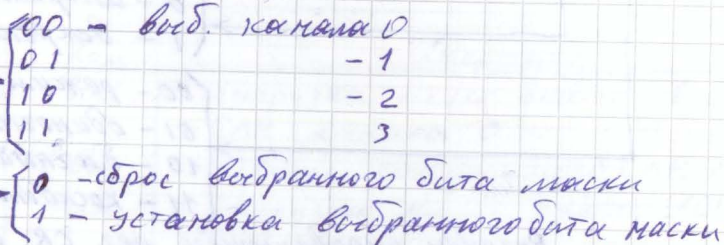
Сброс всех разрядов сигнала RESET.



При инициал. рег. маски использ-ся биты со следующими форматами: для установки или сброса одного разряда рег. MASK



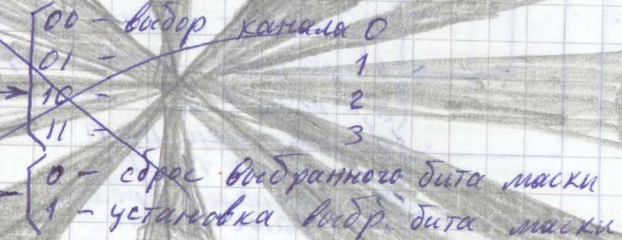
Не использ.



и для записи информации во все разряды рег. MASK:

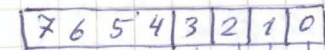


Не использ-ся

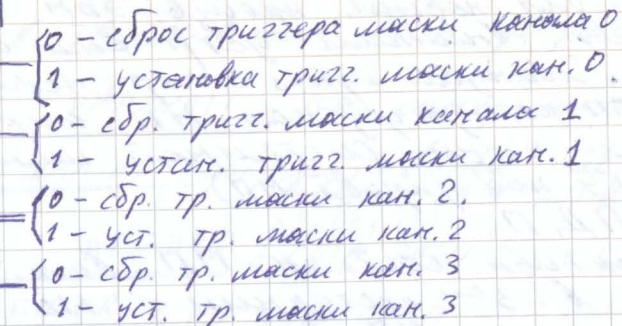


Канал 0 в блоке ПДП используется для организации циклов регенерации динамической памяти. При отработке циклов используются только 8 младших разрядов адреса, выдаваемых блоком ПДП в ОИ. Запрос на регенерацию DRAM формируется с помощью триггера запроса регенерации памяти K109(B03) по импульсам из терминала сигнала BASCO триггер сбрасывается каналом 0 ПДП. Формируются импульсы сигнала от канала

номер разряда шины данных



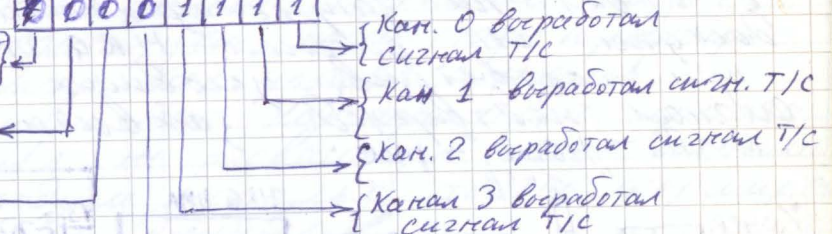
Не использ.



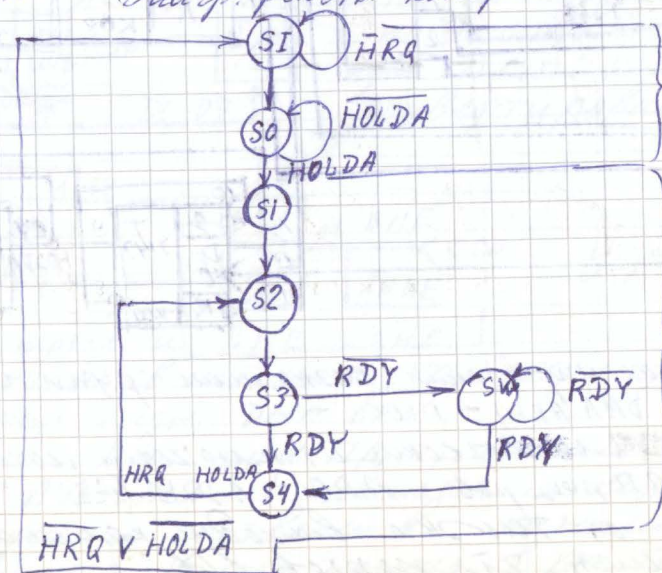
Рег. сост. STAT содержит информ. о состоянии контроллера. Разр. 0-3 рег. устан. при генерации сигн. T/C соотв. каналам и сбросы при выкл. функции RESET и при выкл. операци. ст. рег. STAT. Разр. 4-7 отражают текущее состояние каналов



Канал 3 имеет не удовлетв. ритмичный запрос
 Кан. 2 имеет неудовл. запрос
 Кан. 1 имеет неудовл. запрос
 Канал 0 имеет не-удовлетв. запрос



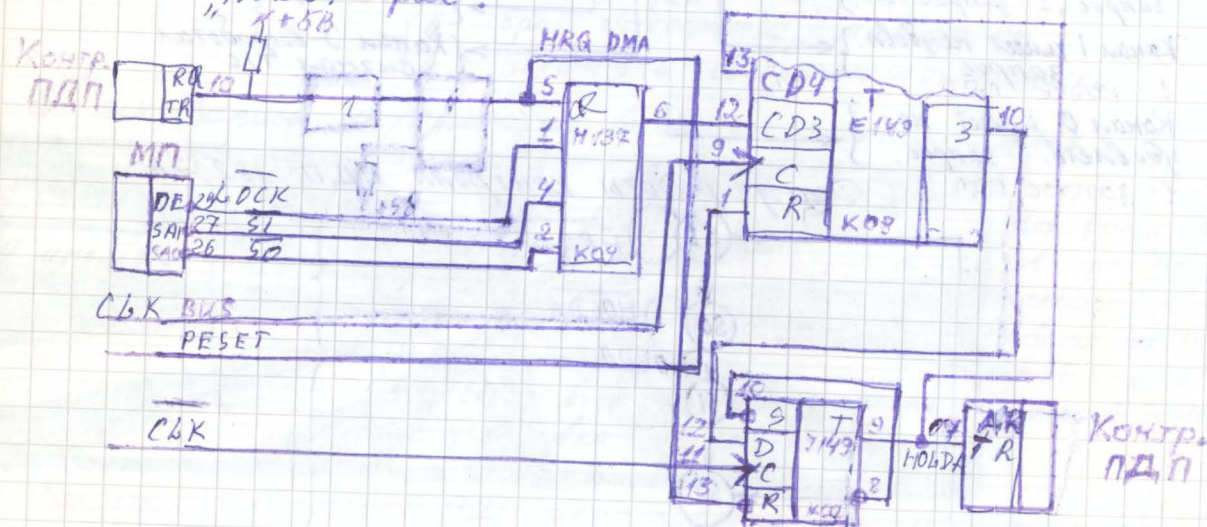
Диагр. работы контролл. ПДП 18237A-5



Блок ПД П.
предназн. для повшит. произв. ЭВМ. путем
предоставл. внешним устр-вам возможности
прямо, минуя процессор, перед. инфор
в (из) ОП ке загрузкам МП операциями в/в.
в 1841 - 2 хоз.янон. системной шинной.
1 - МП (БЧ) инфор.

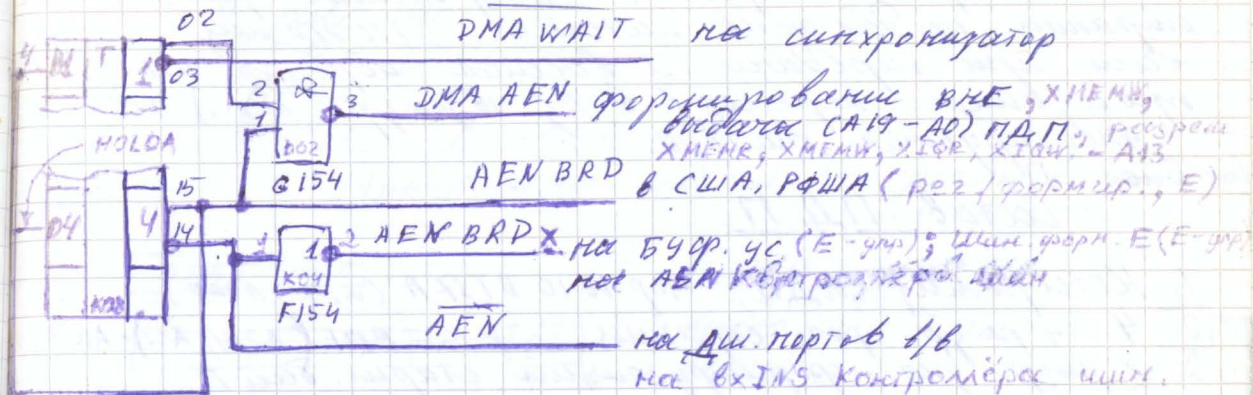
предназн. для повшит. произв. эвм. путем
предоставл. внешним устр-вам возможности
прямо, минуя процессор, перед. инф
в (из) оп-ке загрузки МП операциями в/в.
в 1841 - 2 хозяйств. системной инт.
1 - МП БУ инт.

При активн. состоян. МП вых. блока
ПАП в зем. состоянии. Но в том
случае если МП в пассивн. состоян.
или состоянии ост. и при отсущ.
сигн. блошир. каковы (сигнал ЛОСК)
Сист. шины может быть захвач. блоком
П.Д.М. В этом случае блок управл.
в ответ на запрос захвата прямого
доступа оп. сигнал HREQ DMA и
при соответств. условиях формирует
сигнал подтвержд. захвата сист. шины
сигн. - HOLD. - рис:

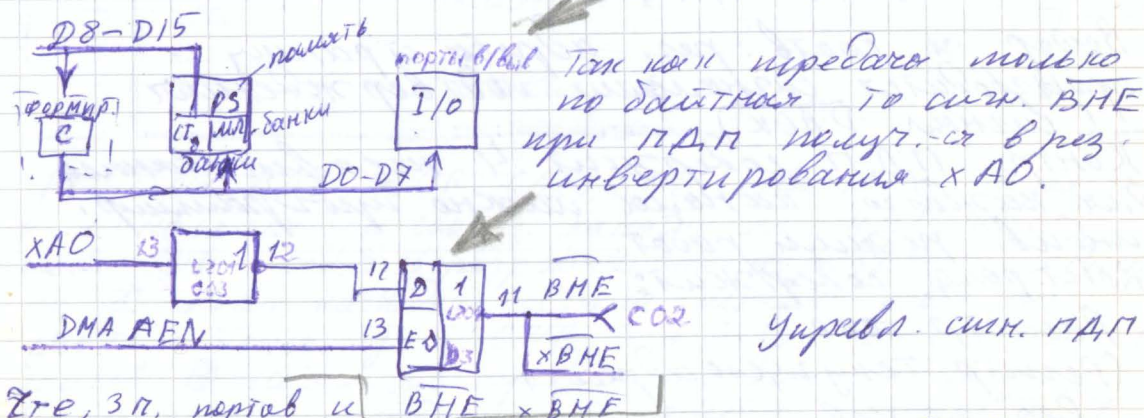


При этом блок управления (сигнализатор группы
AEN (BRD, BRPX) DMA AEN) - рис. -
~~Сигнализатор~~ логически отключает показыв.
инструмент. МП по рег. ADA ÷ AD15 (AEN/BPR) и
инстр. BME, а также выходные команд
ист. инструм., сигн. ZI. портов В/В.

сигн. эт. оп. от системной шины.
(Переводят в 3^е состояние всех адресироват)



После подтвержд. захватит системной шины блок ПДП организует побитную передачу и обеспеч. выдачу всех управл. сигналов системной шины. Так как при ПДП передается инф. оцуществл. не словами, а только битами, то в сист. модуле использ. только форматиз. из бл. форм. шины данных.



Зге, 3п. партов и ВНЕ x ВНЕ
039 подается в сист. шину тер. формиров. Эл. 6118 (чл.)
управлений сист. DMA AEN (A3)
Формир. Адр. шит ПАП, вычисл. 20 разр.
адрес. А16 - А19 - отсекать и подмещать в
рег. строки соответств. каталога ПАП.
Оставшиеся 16 разр. назнач. в рег. текущего адреса

соответств. каналу (CAR). Эти 16 разрядов
выдаются по байтам размыкшим средствами.
За один процесс передачи совершаемое рег.
страниц не должно меняться. Поэтому
если при передаче и выгнал адр. рег. от
произвели перенос (в из 16 разр. адр.) то
фиксируется ошибка.

Блок П

Состав ПДП

1. Контроллер ПДП КР 1810 ВТЗГА (Л. 7 А200)
2. 4 4-разр. рег. страниц К 155 РП1 (А214) А12 - А16 + 19
3. 8 разр. рег. формирующий старш. байт
адреса А8 - А15 КР 530 ИР82 (А214) А13
4. 8 разр. формирователь, формирующий младший
байт адреса А0 - А7 КР 580 ВА86
Эл. А214. А10

Б. Формирователь сигнала ВНЕ
Рег. адр. страниц и памяти

адресуются как порты 080, 81, 82, 83 для
канала? соотв. 0, 1, 2, 3

Выбор соотв. рег. адреса страниц
производится сигналами подтверждения
(сигналом ДАСК)

Контр. ПДП содержит 4 независ. канала
для каждого канала можно программир.
индив. режимы работ.
Контроллер содержит:

Регистр CAR

(Регистр текущего адреса)

Рег. CWR

(Рег. текущего счета)

Рег. BAR

(Рег. базового адр.)

Рег. BWR

(Рег. базового счета)

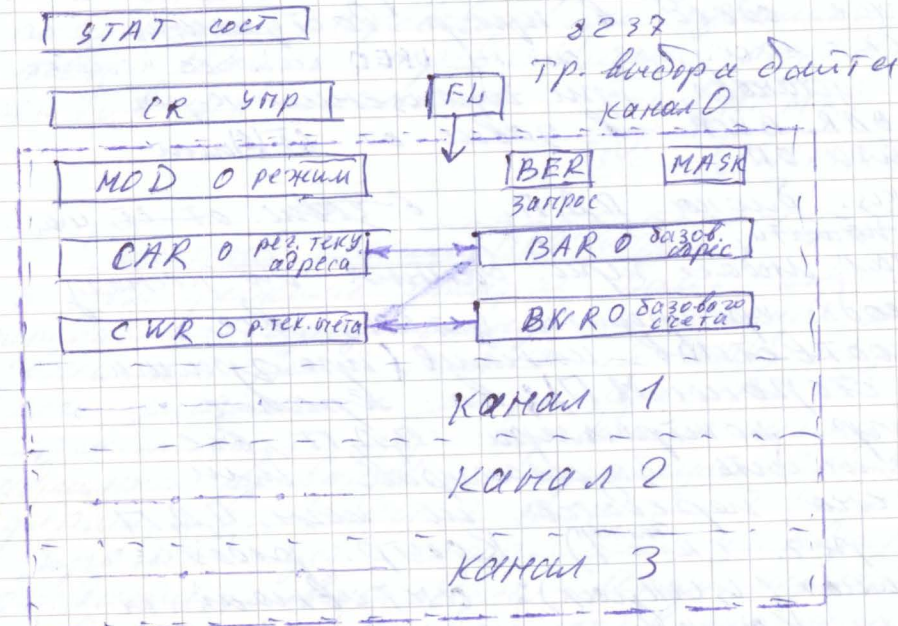
Р. мод
Р. режимов
Р. CR

(управл. рег.)
Р. REQ - запрос

Р. MASK - р. масок

Р. STAT - р. состояния

Программная модель (те рег. куда можно
обратиться)



Регистры BAR, BWR, CAR, CWR являются 16 разр.
и относятся к соотв. каналу Эл. ПДП. Текущ. адрес
CAR и модиф.
на 1 после каждого цикла передачи байта по
соотв. каналу. CWR - 16 разр. счетчик количества
байтов, подтверждающих передачи по данн. каналу.
После кажд. передачи содержит значение на 1
сигнал окончат. передачи (тк) воспринимается
при переходе содержимого рег-ра CWR из 0
в 1. Рег. BAR, BWR хранит начальные
значения соотв. рег. CAR, CWR эти рег.
загр. МП при инициал. и доступны только по
записи

Каждый канал ПДП имеет триггер запросов, эти 4 тригг. определ. в рег. запросов REQ, кажд. разгр. ит. REQ можем прогн. устан. или сброс. С помощью данного рег. кантр. ПДП можем начать перед. по треб. прогн. или по запросу DRQ

Кажд. канал ПДП имеет тригг. маски кот. также обв. в прогн. доступный рег. MASK - маскирует сиг. по DREQ каждого канала. Тр. FB устанавл. при обращении к рег. CAR, SWR, VAR, BWR в завис. от ст. или байта ОП

Функции блока ПДП, в завис. от ст. или байта памяти.
Перед. начал. мод. перед. данных по каналу ПДП необх. прогн. устан. все средства соответств. каналов (прогн. осущ. со стороны МП); во время кот. прогн. контроллера ПДП, все кан. должны быть замаскиров. или запрещена передача по кан. ПДП (разгр. рег. СК = 1). Кантр. работает в 2х режимах (изм. нах): активном и ожидании. Каждый из циклов состоит из состоят. соответств. периодов сбк. Программ. контролл. управл. битом в цикле ожидания.

Сост. DTI, DTO - неактивн. сост. (ожидание)
DTI и DTG передачи данных
DTW - сост. ожидания

Поме. программированный блок ПДП обеспечивает перед. данных по запр. внешн. устр. (DRQ) или по прогн. запросу устанавл. битов рег. DRQ. При появл. запр. (DRQ) контролл. в такте DTO вырад. сигнал HRQ DMA

и ожидает подтвержд. от дл. управ. (HOLD.)

Блок управл. откл. рег. форми. шин адресер устл. нектор. форматиров. шинных данных (группа сигн. AEN DRQ) и перев. в неактивное сост. введом. сигналов упр. сист. шиной.

Из дл. упр. в сист. шину поступают сигнал AEN DMA, после этого упр. сист. шиной осущ. ест. кантр. ПДП

Сигналы DACK говорят упр. - вам 1/6 о разрешении передавать или принимать данные. Кантр. кантр. перед. данн. опер. парой активн. сигналов

IOR (MEMR) - 47-51 (на порт)
616016 (на порт)
816016 (на порт)
IOW (MEMW) - 47-51 (на порт)
616016 (на порт)
816016 (на порт)

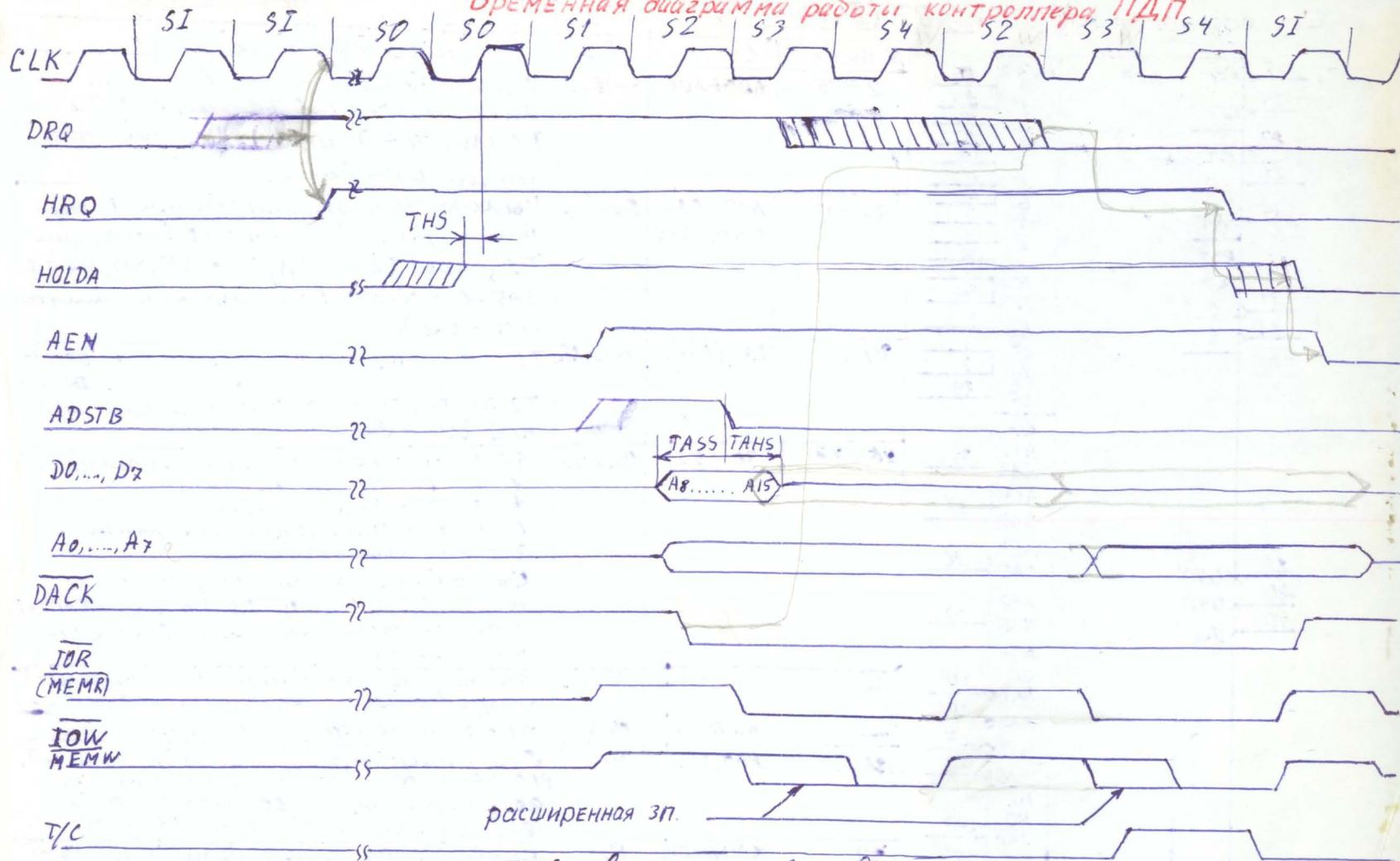
Байтовый режим передачи.

В этом режиме старш. байт адреса A8-A15 передается через шину контроллера DO-D7 во внешний рег. (лит 7 эл. D214) и записывается в него сигналом с контроллера AD STB. младш. байт адр. передается непосредств. с адресных вводов контроллера A0-A7 через форматиров. (лит 7 B214). Т.е. в один. реж. происк. уст. стар. байта адреса, а затем выдается весь адрес. После передачи кажд. б. содер. рег. SWR - соотв. каналу устл. на 1. После перех. знат. SWR из "0" в "1" вырад. сигнал T/C. Сигнал DRQ подержив. активным до того, как станет активным сигнал DACK.

Блочный реж. передачи

В этом реж. также осущ. передача по байтно, но в отличие от один. реж. старш. байт адр ОП в A8-A15 фиксиру. во внешнем рег. и остается неизменным. Т.е. не перезаписыв. через передачу 1 байта. Т.е. сокращается время выполн. передачи за счет того

Временная диаграмма работы контроллера ПДП



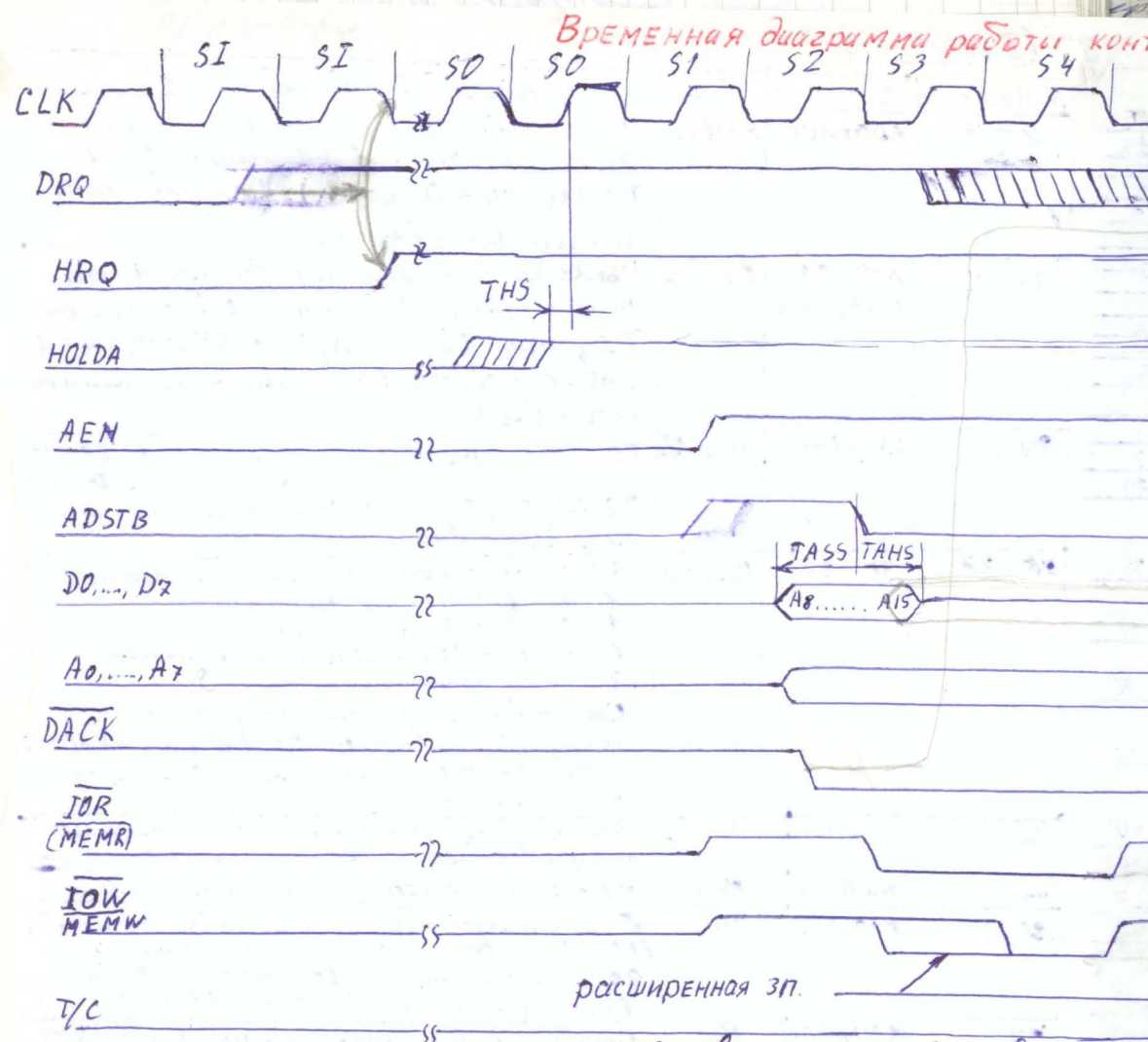
THS - время установки достоверного HOLDA (THS = 75 ÷ 100 нс)
 TASS - вр. уст. старшего байта адреса (TASS = 100 нс)
 TAHS - вр. удержания ст. байта адреса (TAHS = 50 нс)

чтобы необход. выст. в каждом цикле ст. байт адреса.)
 При пров. переноса или записи бита во внешний рег. должно быть записано новое знан. ст. байта адр. В блоке рег. DRQ подерж. все время передачи данных (время всего обмена данн.)

Зарис. временн.
 диагр. бл. ПДП

Врем. диагр. бл. ПДП

В такте DT1 устр. в/в выст. запрос на ПДП (DRQ) по этому сигн. сист. шина (HRQ DMA). Этот запрос удовлетв. когда мп переходит в сост. останова или пасс. состоян. SO, SI = 1, и отст. ствует сигнал БОСК - бл. сист. шинн. В этот момент по отриц. фронту CLK в такт-е блок упр. выроб. сигнал подтвержд. захвата шинн (HOLDA) по передн. фронту CLK DT1 блок упр. выроб. группу сигн. AEN BRD, которые отключают выходы сигналов отключ. сист. шинн от блока БЗМП, обеспечив тем самым реж. ПДП.
 В такте DT2 (виз. однократн. реж.) сигналом ADSTB стробир. байт адр. A8-A15
 В такте DT3 стан. активн. 1 гр. сигналов или др. гр. гр. сигн. управления.
 Если внешние устр. при ПДП не успевают выст. данн. DT3, то между DT3 и DT4 могут быть вставлены такты ожид. DT3 и до прихода сигнала RDY то DMA = 1



Временная диаграмма работы конт.

TMS - время установки достоверно
 TASS - вр. уст. старшего байта
 TAMS - вр. удержания ст. байта

21	22	23	24	25	26	27	28	29	30	31	32	33	34	35	36	37	38	39	40	41	42	43	44	45	46	47	48	49	50	51	52	53	54	55	56	57	58	59	60	61	62	63	64	65	66	67	68	69	70	71	72	73	74	75	76	77	78	79	80	81	82	83	84	85	86	87	88	89	90	91	92	93	94	95	96	97	98	99	100
----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	-----

Сопроцессор. (1287)

Система команд МП недостат. для реал. нек-х функций. (т.е. ком. с точ. точкой)
 Использ. сопр. разраб. для эквивал. выполн. арифм. операций с целыми, десятичными и вещественными числами длиной от 2х до 10 байт (+, -, x, /, извл. из F, возв. в степень, три гон. функции, и т.д. (68000))
 Выполн. арифм. операций на сопр. повышается в 100-1000 раз.

Как и в любой микропроц. системе необход. реализ. след. 2 процесса:
 1. Составление заголовка к сист. шине
 2. Протокол взаимодействия.

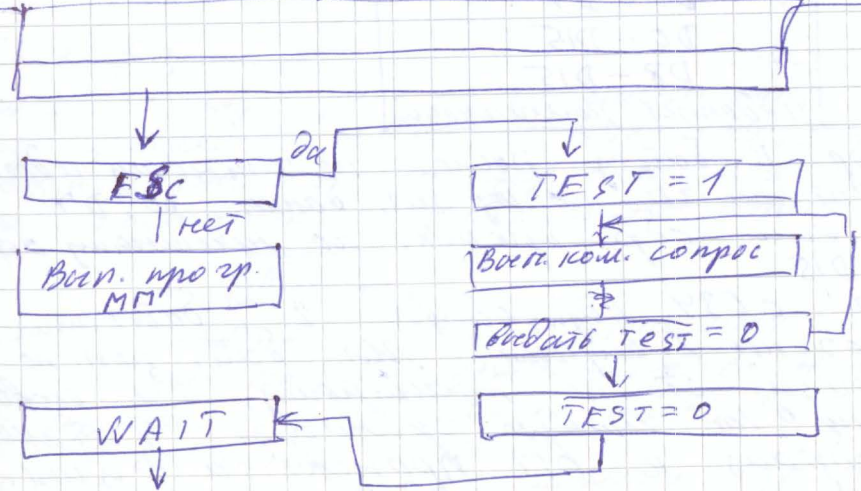
Сопроц. не может выбир. сам свои команды, поэтому он дол. работ. с МП как действ. ком. ведущий в мультипроц. конкурент. Оба МП выполняют свои команды из одной и той же очереди. Прогресс команд операций сопроцессора одновременно дешифруется МП и со МП контролир. очередь команд МП по вых. BFO и BF1 в каждом такте синхрониз. сопроцессор узнает какая команда должна выполняться

BFO	BF1	означают
0	0	из очереди ком-д не выбирались
0	1	из очер. выбран перв. байт ком.
1	0	очер. сброс из-за передачи управл.
0	0	из очер. выбран байт(ы) первич.

Перед. каждой ком. предл. для сопроц. в progr. блок есть команда ESC

опред. код сопроц. а так же место нах. команды (в рег. или опер.)
 Если опер. в рег. ОП. То МП считывает слово из этой рег. для сопроц. и может передать ему адрес для запоминания результ. Если опер. в рег. сопроц. то МП не выполняет никаких действий. Сопр. выполняет свои операц. выдает сигнал заголовка на вход TEST МП в это время МП выполняет след. операцию (или операции) до тех пор пока ему не понадобится сопроц. для выполн. следующей опер. или для получ. результ. текущей опер. При этом МП должен отработ. ком. ожидает WAIT, пока сопроц. не выдаст актив. сигнал на вход TEST. Команда ожидает периодич. проверяет сигнал TEST и когда он станет активным предает управление следующей команде.

Блок сх. взаимодействие между МП и сопроц.



Составление заголовка по шине осуществляется. Значит по шине RQ/GT (GT0 - сопроц, GT1 - МП) = 1

Начинают цикл шинах контрол. выработ
инпульса на шине RQ/GT обнаружив
запрос МП не нуждается в шине
по той же шине выдает шип.
разрешения. Получив шип. разр.
контроль начинают управл. шиной.
Заключив вып. своих функций, информиру.
МП об этом вторичн шип. по
шине RQ/GT.

039

Логическое построение 039. - массив 9 разр.
байтов. Каждый модуль ОП разд. на 2 банка
ст. и мп. Старший банк 32-бит памяти байт,
мл. банк 32-бит шип. байт данных
по шинам DO-D7.
Управл. колл. данных
сигн. VNE и AO

VNE	AO	Передаваемые данные
0	0	DO ÷ D7
0	1	DO - D15
1	0	D8 - D15
1	1	необуст. комбинации

При обр. к байту распол. по шип. адресу
байт шип. или 32-бит из мл. банка, DO ÷ D7
соотв. если обр. произл. по нечетному адресу
D8 ÷ D15

Если опер. с 039 осуществл. 2-м байтами
то возможен 2 случая. Мл. байт зап. по
четн. адресу ст. по нечетному, т.е. слово
выровнено на четную границу. В таком
случае обращение к ОП произл. за 1 цикл.
и слово счит-ся по шине DO ÷ D15
2-м случ: когда мл. байт ячеек расположен
по нечетн. адресу а ст. по четному
т.е. слово не выровнено по четн. границе

В этом случае следует 2 похода
обращения к ОП. Т.е. 2 цикла обр. к 039.
1-м, переключая шип. байта из старшего банка
D8 ÷ D15 AO=1
2-м. - перес. ст. байта из младшего байта по
DO ÷ D7.
AO=0 и выдвигается след. шип. по отношению
к 1 циклу ОП.
И мл. и ст. банки разбиты на 4 блока
RASO CT

Структурная сх. модуля 030.

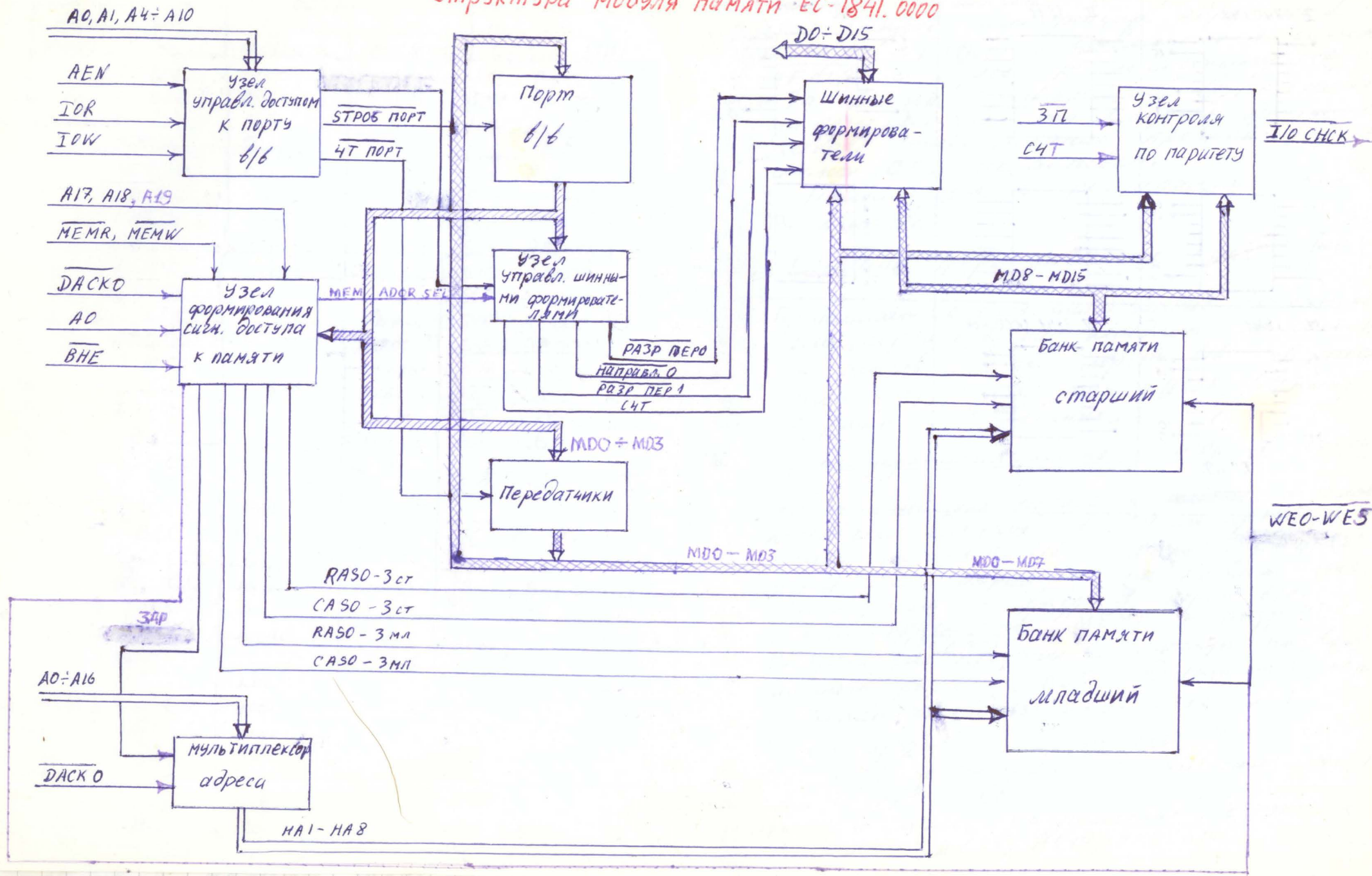
Формат адреса памяти.



Младшие и старшие банки данных

1846-1853 принц. сх.
В реж. 32-бит шип. к внутр. шине данных MDO-MD7
с контр. разрывом MDPO и MD8-MD15, а контр.р. MDP1
информ. заносится на шип. вход микр/сх. 'D'
Адрес поступает с внутр. шины адреса MA1-MA8
и MA9
RASO МП
N Блоки
при указном знат. упр. сигн. WE0 ÷ WE5
при зап. инф. выход микр/сх - 14 находится
в составе 3-х...
В течение цикла чт. сигналом зап. WE0 ÷ WE5
поддерживается в лост. выходного уровня.
MD8-M11 M11 M12 M13-M20
мл. б. MDPO MDPI ст. б.

Структура модуля памяти ЕС-1841.0000



Структура модуля ОП.

Коды адресов

Наим. адрес	Функция	Наим. адрес	Функция
00000	428-	512	80000
04000	858K	528	84000
08000		544	88000
0B000	Опер.	560	8B000
0C000	рес.	576	90000
10000	матр.	592	94000
14000	на	608	98000
18000	сист.	624	9B000
1C000	плоск.	640	A0000
20000		656	A4000
24000		672	A8000
28000	Опер.	688	AB000
2B000	на	704	80000
30000	матр.	720	84000
34000	на	736	88000
38000	сист.	752	8C000
3C000	плоск.	768	8B000
40000	те	784	86000
44000		800	8A000
48000	324K	816	8B000
4A000	Расс.	832	8C000
50000	шире-	848	8D000
54000	ние	864	8E000
58000	рас-	880	8F000
5B000	шири-	896	90000
60000	е	912	94000
64000	кас-	928	98000
68000	кас-	944	9B000
6B000	кас-	960	A0000
70000	кас-	976	A4000
74000	кас-	992	A8000
78000	кас-	1008	AB000
7B000	кас-	1024	80000

Регистры ОП выполняются по запросу регистр, таймер, сист. модуль, адрес на 15 микросек. Контр. ПДП подтверждает этот запрос, модифицир. адрес на 15 микросек. ДАККО и совместно с сигналом MEMR и адреса со поступают к регистру. За 1 цикл регистрации вычитаются регистры на 1 строке всех микросек. следов. стробирование приводит к рег. сигнал RAS сигнал CAS не активен. Полный цикл регистрации 15 микр x 128 (строки) x 2 мик.сек.

Шинные формирователи. (1843) (A040) (B049) м. 5

Принимает с сист. шин данные для банков 034 или порта в/в или передает на сист. шину из банков 034 или портов в/в. Включает шин. фрор. исп. КР580 ВА86. 2 микр. 8 разр. фрормир. 3 мик. состоящий из.

Узел управления шинными формирователями.

предназначен для выработки ~~сигналов~~ сигналов, управляющих передател. данных в ОП или из ОП, в порт в/в или из порта в/в. F046 и F041 (B17, B18) Сигнал т.с.н. фрормир-ся на 2х 1843 (1843); сигнал фрормир. с разр. 3 порта в/в. Если присутствует MEMR и разр. 4т. + сигнал Разрешение передачи 1, поступ. на вход F шинного фрормир [(B049) A16]. Разр. на 1 образ. на элементах (мст13) (D392) (C392) или A17 и A5 Разр. пер52 - (1.2) (G046) (G040) (B19, B18) 2 Сигн. разр. 3т. разр. 3т. (и 9 микросек) поступают с порта в/в. Сигнал разрешения доступа к модулю ОП MEM ADDR SEL 1. 2 (A053) (M049) (M044) (L041)

- Направл. О уходит на вх шинн. форм.
на ш. байт с записи, (F086, F091, E091)
формир. ст. порт и ст. л. A19, A20
ст. порт - схема управл. доступом к порту в/в.

Разр. пер. 0 - Разреш. передачи О порт. на вх Ф шинн. фр. работ. на ш. байт (A091)
A1, A0 - определяют № модуля. (C072) (B06)
A9, A8, A7, A6, A5, A4, A3, A2, A1, A0 - адрес порта
на (C072) (A06, A05, B04, B03, B06)
A072, A075, A081, B072
B081, B081, B072, C081, A088, A091
Работают при обращении к порту в/в.
B081 - выр. раз. пер. 0, когда идет абр. к ОП
к ст. банку данных.

Порт. в/в.

изменить основн. м. окна деп.
0 2b1 f8
M 0000:0 4ffff 0000:0
M 0000:0 4ffff 1000:0
0 2b1 fc
0 2b0 f0

л. 3. (H071) K555TH9. Предназначен для приема и выдачи
1. кода реконфигурации ОП.
2. кода доступа к ОП
Лх - разр. рег. данн. порт. по MDO - M03
модит. к ш. тетраде шина данных через A40
л. 2 (шинн. фрм.)
Записи в порт под управл. строб порт
Порт привод. в мулев. сост. программой
инициализации при включении питания.
Назначат. разрядов рег-ра. порта
0, 1 бит - код реконфигурации ОП
2 бит - разрешение осит. из ОП
3 - разр. 3П. в ОП.
0, 1 - представляют собой инверсный код номера отказавшего блока ОП.

3210

Этот код закр. программным путем и
используется для динамической реконфигурации
ОП.
код - 01 (т.е. отказал блок 2). Анализ кода
реконфигур. производится на элементах (H083)
(J083) л. 3 A06

Вместо отказавшего блока берётся блок 3
(A17, A18 преобразованы в 1), а отказавший блок
из работы исключается. Всё это делается
при начальном тестировании. Если код
реконфигур. = "11" т.е. отказал блок 1.
Динамич. реконф. не производится, а бл. 1
исключается из работы.

При абр. к модулю для ст. или 3П.
анализ-ся 2 разр. порта в/в.
Т.к. в отр. моменты времени может быть активен, только 1
мод.оп, то и разр. 2-ой или 3-ей могут быть уставов.
только в одном модуле.

Узел управления доступа к порту в/в.

Предназначен для дешифрации порта в/в.
Выдача сигналов абр. к порту.
SELO, BEN стимулирует с 2-х ширин л. 1854 (H406)
Переключ. в ручную задаётся № модуля

Номер модуля	адрес порта	Переключенные переключат.	
		03-04	05-06
0	2B0	Разомкн.	Раз.
1	2B1	Разомкн.	Замк.
2	2B2	Замкн.	Раз.
3	2B3	Замкн.	Замкн.

Строб

Строб порта образ-ся на элемент л. 3 (B091)
с 2 4тен. порта
Dx - зап. порта

Ст. порта образ-и из сигн. ст. порта "02" и
Вешнор. адресат (A008 + Л.3 F072, C091).

Передачики.

Порт 6/6 на Л.3 ~~и~~ ^{НО76, 7076, КО96}
Гривн. для передачи из порта 6/6 при
операс. ст. порта 6/6 IOR на внутрени.
шины данных MD0 + MD3.

Узел формирования сигналов доступа к ОП.
анализирует адресн. разр. A17, A18 преобразован.
Сигнал DACKO - разр. обр. к ОП ^{Л.4.}
Вам отсутств. запис на реген. DACKO = 1
присутств. разр. дост. к ОП MEMR ASP SEL
и сформирован сигн. RA9.

Дан. на Л.4 E104 формиру. выбор № строки
RASA мнр. сх. в нужном блоке ст. инт.
инт. Банков. - A09

В форми. адр. строки участвует ДШ1-(E104)
и Эл. с A115 и H115.

При форми. CASO с 0 по 3 инт. ст. участв.
Дан. A104 (Л.4) и A110: H-110.
RAS (лист 13) образ-и при любом обрац. к ОП
B400, A400, A396, B396, B392.

Сигн. ЗП (Л.4) ~~и~~ M2(4) M120 H115 M105.

Сигнал CAS образует:
из сигн. RAS Л(13) с участием интн. зад. 1
A403, A406

При регенерации. Пост. сигнал DACKO на блок, Дан.
на верхн. Дан. → 0.

Если есть запис DACKO = 0, работ. Эл. с
H120 H120. с H105-де ~~и~~ ^{анализ.}
RAS MEMR ~~и~~ DACKO

Мультиплексор адреса. (Л.14) F424

интн. адрес выдает на внутр. МА1-МА8
адрес строки, а затем столбцы МА9-МА16
Интервал между ст. интн. половиной адреса
M1-M8 и M9-M16 формиру-ся интн.
задержки 2. Л.13 B406
На выходах интн. ^{Л.14}
стоят 4 сформированных интн. Дан. B431 + B438
F437, F438
KР580BA87

На вх. 11 интн. A04 поступ. А7 интн. А0
в режим реген. адрес от интн. модуля подается
по шинам А0 + А6. В режим регенерации
на входе вместо А0 будет А7 чтобы
не было анализа на ст. интн. Дант, Банк.
т.к. ре- (Эл. K110 (Л.4) L110, K115.) ~~генерировать~~ ^{одновременно}

Узел контроля по четности.
преобраз. для формиру. контр. разряда на
каждый байт интн. при опер. записи в ОП.
и выявлению ОШ при счит. интн.
Если происх. счит. ЛД. то происх. и контр.
1 байта Л.13. Контр. по четн. происх. на
на 2х сх. сравнения Л.13 E392, H392. На
вх. схем формиру. контр. р.
Верхн. Эл. на
нижн. Эл. на
через F395 интн. J395. пост. в ОЗУ при записи
в режим ст. контр. раз. пост. из ОЗУ и
через F400, J400 поступают на интн. сравнен.
Если в рез. сравн. тригг. H406 сработает, и
на вх. H409 появится низкий ур. сигн. ОШ
ПОСЧЕК и идет на сист. шину.

Методика поиска неисправности. 034.

При нач. тестир. то тестируется только 1 модуль 034. И на экран отраж. кол. проверен. килобайт.
Если тестом обнаруж. ошибку, то поиск. бинар. реконструкция. ОП. т.е. кешир. блок памяти. в старш. Диагнозом адресов и объема раб. ОП. уменьши-ся на 128к. При этом в зм. ОП 4013 и 4014 запис. инкр. об объеме используем. памяти.

Но блок Б105 - не всегда содержит прогр. бинарные коды. ОП. и при этом ОП. максимум выскит.

В этом случае надо лог. поменять мн. и ст. модули памяти (переманить перемычки) адреса на обоих тезах

При тестир. выдается адрес кешир. микросхем. Если этих адресов > 2 то бинар. уже управл. ОП.

В этом случае входим в программу отладчик и воспольз. реж. осциллографировать или записывать. Кроме того можно сост. прогр. записки по опред. адресу 034.

Записать в память 555 и пройти по схеме, а потом считать

DS, DD } двойная з.п.
QD } две стороны
хорошего качества для надежности головки

Форматирование дискет. произв. по ком-де "format". Размечаем дорожки и ставим ^{метки} (заборозжам) HFM - форматиз. и индексация одним то же в отличие от жестких дисков.

Индикатор отверстие - начало дорожки. Модифицированный частотный метод (двойная плотность) - МЧМ

Метод записи информации.

стр. 16-19

в ЕС 1841 расположен ТЭЗ его инкр. ЕВН/0003, Е13 ЕС-1841.0003, Е13,088,603

В данном ТЭЗе реализован адаптер микропроцессора графич. инкр. (мн.) и адаптер НГМД. В книге 2128 на стр. 16-17 показано структ. сх. адаптера НГМД. Зарисовать

Приним. сх. ^{адапт.} на стр. 1915 0003-1

Адаптер НГМД

адапт. нужен для связи и управл. внешн. устр-в. с центр. проц., через интерфейс к шину. Данный адаптер должен реализовать след.: По 15 командам поступившим из центр. проц. адаптер должен:

1. Поддерживать формат данн. на диске совместимой со стандартом для IBM SYSTEM 34
2. Копировать данные способом модифицирован. частотной модуляцией. НФМ (4М) простейшей.

3. Програм. Пинку записи 128, 256, 512
1024 байт на сектор
4. Программ. скорость перехода с дорожки на дорожку, (см. фр. арх. 462 ар. см 80 ар.)
время загрузки и разгрузки головок
(время когда головка не соприкасается с диском)
например на бенгальских рынках
5. Обеспеч. муляжи ~~серверной~~ и муляжи дорожные операции.
6. Обеспечить управление для 4х НГМД (наибол. соедин. НГМД) у нас 2 НГМД - параллельно.
7. Обеспечить сканирование данных - сканир. найт данных одного сектора или всех секторов или сектора, подается управление данными из ОЗУ с байтами данных
8. Передавать индорм. данные в режиме ПДП или в режиме прерывания - который у нас не используем
! минимальн. объем счит. индорм. равен 1 сектору.

Структурная сх. адаптера НГМД.

- Состоит из следующих узлов:
1. Дешифр. базового адреса стр. 917
A074 где дешифр. адреса с A4 по A9. B077 - " - A3 с сигналом AEN
м/сх. E074 - второй разряд (A2) (4 порт)
Адреса A2-A9 указывают на базовый адрес рег.
Адр. A0-A1 на выбор порта контроллера 3F4-3F5
Порт 3F2 указывает на рег. управления
данн. адреса приходят с сист. шина
от штемплер. лист 6

2. Узел сопряжения с системной шиной.
Предназнач. для управл. обменом информ. между ЦП и адаптером по требованиям системного интерфейса. Лист 3. Сигнал
показ. шинная - м/сх. K081 вых. II
Сигнал IOR - эт. порта м/сх. 6074 и 6077, (E08) (B13)
IOW E074 и F077 (A02) (B10)
DACK 2 порт. ПДП 6081 (C04)
Согласование сигналов между ЦП и адаптером
3. Двух направл. формат. данных
м/сх. 7074 управл. эт. с IOR
4. Регистр управления.
Порт или Адрес 1/4 3F2 л. 3 м/сх. A081
отвечает за младшую тетра. D081 за ст. тетра.
(C12, E12)
Назначение выходящих разрядов:
Ор. и пр. - выбор НГМД.
$$\begin{matrix} 00 & = & 1 \\ 01 & = & 2 \\ 10 & = & 3 \\ 11 & = & 4 \end{matrix}$$

2 разр. - сброс контр. НГМД нулевым змост разряда, идет пар. рег. LDC на 1 ножку. факт. это сигнал [Reset]
3. разр. - разреш. прерывания и ПДП. Сигнал факт. эт. это запрос на ПДП.
идет на 4 м/сх. C115.
4, 5, 6, 7 разр. - включение мотора НГМД, 1, 2, 3, 4
$$\begin{matrix} 4 \rightarrow 1, 5 \rightarrow 2, 6 \rightarrow 3, 7 \rightarrow 4. \end{matrix}$$
5. Деш. сигналов выбора НГМД
Лист 3. м/сх. A087 ÷ 6084 далее в интерфейс.
л. 4.
6. Формироват. сигналов НГМД.
л. 4 м/сх. A105 ÷ 6105 служат для согласования сигналов с НГМД, контроллера и интерфейса

Узел записи / чтения, п. 5. 7 ÷ 9

7. Генератор импульсов

л. 5 м/сек В139, В143 с 06 н. - 8 мГц.
448112 - В14 В13

8. Формиров. синхросерий.

K3551E5 м/сек. В146 (K09) с 12 н. - 4 мГц
пост на А150 (K0) 1 мГц с 5 н. - 500 кГц.

с 12 н. 4 мГц поступ. в 19 н. контролера НГМД
А150 с 05 н. пост. на FDC на 21 н. 500 кГц.
(KPS31TB9)

9. Узел формат. записи с предкомпенсацией.

Данный узел необходим для выработки сигналов шест. данных и тактов (помеховат. и т.д.) из контролера с помощью предкомпенсации их (сбавл) под управлен. контролера. НГМД FDC (32 и 31 ножки)

Автоматическая предкомпенсация уменьшает возмущающие моменты гистерезиса при считывании информации.

Контр. анализирует парам. байт итер. дорожку на которую запис. Эта итер. и выдает код предкомпенс. на л. 5 м/сек Е151 где анализ. на адресных входах н. 14, 02

Контроллер 31, 32

Сх. предкомпенсации задерживает или опережает выработку сигнала на такт м/сек. В146 (H10) сигнала записи шест. мГц и тактов. 30 н. контролера.

Сигнал 25 н. VRE - должен быть (разр. зп.)

Код предкомп. 00 - обьеза нет. номинал
01 - задержка на такт
10 - опереж. на такт от номинала
11 - задержка

С этого узла на шину буса. НГМД всех сигналов WD (зач. дат.) и сигналом VR - зап. разр.
VR - должен быть (запр. зп.)

10. Сх. форматирования записи на ПДП

л. 4 м/сек. В110 (H10), В115 (H10)

1 н. - DACK 2 на 9 н. - 2 мГц.

с 3 н. - выд. DRA 2

с 4 н. IRQ 6 - м/сек В115 - запись на шир.

FDC - 18 н.

11. Сепаратор данных с фазовой автоподстройкой.

л. 2. Для отбегания данных, несущих пазовую индиром, от тактовых импульсов.

при чтении данных с дискеты.

Сх. фаз. автоподстр. мод. для совмещен. работы дискет в разл. НГМД.

Сх. ФАПЧ компенсирует небольшие отклонения скорости вращения магн.

Дискеты при чт. данных (стр. 18 удобн. посыл)

Это реализовано так: 11 ÷ 14

11. Узел фазового детектора:

на л. 4 с интерфейса НГМД приходит сигнал чтения данных на м/сек H117 или K117 (H17), с 4 н. всех. RD - шест. тактов и данных считанных H113 и далее на одновибр. 7112

Данный однов. работает только при 47, 6111 нулевой для формат. формата,

с одновибр. на каждой импульс (16 проб.) 6 2-2 идет на 2ой шит.

Данный сигнал RD идет на м/сек. 7039 (K14) 2020 мГц

Далее рассоглас. фаз. процесс. на м/сек. H044 (K13) вех. H.06 и м/сек. K043 (K13) вех. H.09, 7048 (K13) вех. H.09. По каждой сигналу (в от. реж.)



Фаз. детектор вычисл. преобраз. рассогласованных фаз сигналов на входах (RD и синхр. 500 кГц) в имп. зарядного или разрядного тока,

поступ. в фронт. миз. част. (ФНЧ)

Данные подстр. осущ. каждый раз
за ранее переданной. Данные
по коду синхрон.
(12 байт с пар. 00 записи на диске)

12. ФНЧ - обеспечивает модуляцию частоты
генер. управляемого напр. ГУМ в
соотв. с кодом. скор. вращения диска.
Подавляет модуляцию вызванного
мгновенн. образованием искажений или
сигналов воспроизведения. (Сигн. RD)

ФНЧ - выработ. напряжение тр-ры BT1, BT2,
BT3, BT4

которые зар. или разр.
BT1, BT3 - КТ 3102D (НРН) **C28**  к  - сверху

BT2, BT4 - КТ 3102D (РНР) **C**

K13.1	K13.2	BT1	BT2	BT3	BT4	C28
Н044 (обн.)	К043 (очн.)					
0	0	-(зар) + (зар)	+	+	+	разр. C28 через BT3
0	1	-	-	+	+	заряд частоты через BT4
1	0	+	+	-	-	хранит заряд
1	1	+	-	-	+	заряд через R14, BT4

13. Генератор управляемых напряж (ГУН)

К054 - К0531 РГ1 (01) Осущ. подстройку частоты от
расположения диска воспроизведения.
С 25 подстр. коэфф. усиления
с н. 7 ~ 8 мГц

Данный част. поступает на счетчик В039, К055 и К056
нм с 4 вх ~ 500 кГц. (H15)

14. Узел синхронизации данных воспроизведения.

Предн. для формиров. сигналов окна данных
и временного, стробирования данных
воспроизведения. Это реализ. на м/сх.

A044 (л. 2) A054 (K14, K12)

A054 с 6 н - сигнал окна данных. Поступ.
в комп. FDC н. 22. м/сх. E040, E044, E048,
E052 служат для стробир. сигнала WRD.
м/сх E048 05 н. → FD - код и пол. в комп.
FDC на 23 н. (H14, K08, H08)

15. Контроллер НГМД (FDC) (л. 5)

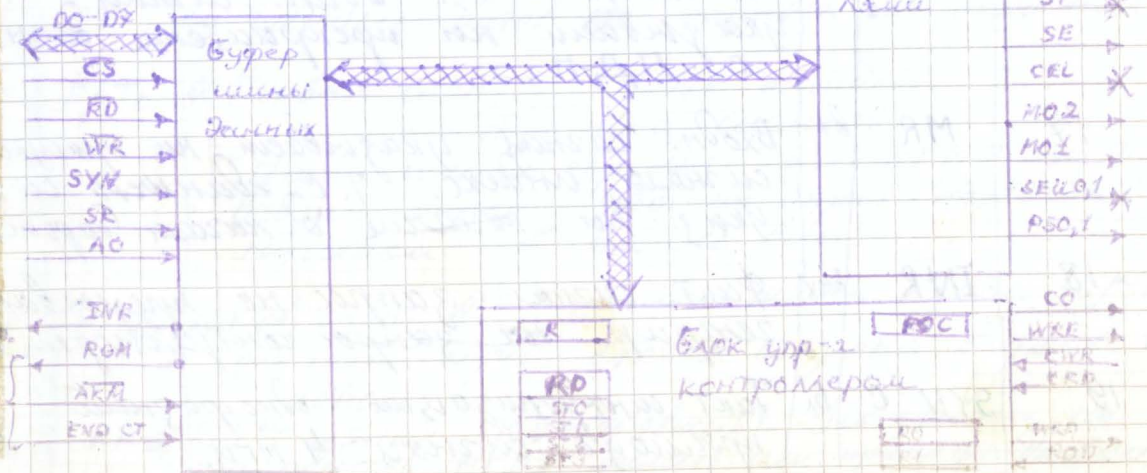
м/сх D138 (61700) стр. 33 - стр. контро.

Мкр/сх. CM609 - аналог INT 8272A

Описание контроллера.

КН 1700 стр. 24-27 (15 команд)

NEC μ PD 72065 (μ PD7050) FDC 765A SMC
+ K580 BF 72 R6765 Rockwell
Zilog Z0765A 08 FDC
LMC LM 8272A



N вывода	Обозн. снм.	Функции сигнала		Контроллер
		SR	Вх	
1				Сигнал сброса. Очищает все рег. контр. Терез 25 мкс. ^{отключает} должно быть поступить сигнал прер. Все выходы в "0"
2		RD ₁	Вх	Сигн. чтение. Сигн. упр. IOR. Опред. что должно происх. т. порта. Действ. мульт.
3		WR ₁	Вх	Сигнал ЗП. Сигн. упр. IOW. Должно происх. перед. Данных в контроллер
4		CS	Вх	Сигн. выдбора кристалла. Но сигн. IOR, IOW позволяют разгр. Сигн. 2 ^{ой} RD или 3 ^{ий} WR Действие по 0
5		AO ₁	Вх	Эти адреса выдбир. внутр. рег. Данных при $\rightarrow 1$ или рег. состоит из при $\rightarrow 0$ Содержим. рег-ра поступает в Шину Данных.
6-13				
14		RQ (RGM)	Вх/Вых	Двухнаправл. В разгр. шина Данных. Вых. сигнал выград. практически PRA2 запрос ПДП Данных на ПДМ = 1 контрм. выдб. запрос
15		AKM	Вх	Факт. это сигнал дает подтвержд. ПДП. $\rightarrow 0$ и контр. должен начать перед. Данных с ПДП. (целый сектор)
16		END ST ₂	Вх	Факт. сигнал тс = 1. Вых. сигнал указывает на прекращение Данных с ПДП
17		MR	Вх	Входн. сигнал указывает на присутств. сигнала индекс. Т.е. единичный сигн. указ. на наличие в начале дорожки
18		INR	Вых	Факт. сигнал запрос на прерыван. генерир. на запрос контроллера IOR
19		SYN C	Вх	Такт синхронизации однофазный прямоугол. сигнал 4 мГц.

20				
21		CWR	Вх	Сигнал такт записи. Он определяет темп записи в МГМД. НГМД записи 500 кГц.
22		CRD	Вх	Сигналы окна данных. Использ. для выдбора Данных из сигналов т. НГМД.
23		RD	Вх	Данные чтения из НГМД. Сигн. Данных и тактов.
24		WCO	Вых	Синхронизация ГУН. Сигн. управл. оцифрователем. При $\rightarrow 0$ - ЗП. при 1 - чтение
25		WRE	Вых	Сигн. разреш. ЗП. записи. 1 указываем, что запись разрешена на НГМД.
26		CFL	Вых	Сигн. кодирования Данных. 1 - МЧМ, 0 - ЧМ
27		SE(HD)	Вых	Выдбор головки. 1 - выдб. первую магн. головку т.е. верхнюю. 0 - ниж. головку т.е. нижнюю
28		SEY	Вых	Два сигнала которые выдбирают на НГМД. Но они не задействованы. так как у нас есть другой регистр выдбора НГМД
29				
30		WRD	Вых	Выдб. сигнал данные записи в НГМД номер. адрес Данных и тактов записи.
31		PSD	Вых	Код компенсации управл. режимом
32		PSI	Вых	Записи битов Данных на дорожке
33		F/TO ₃	Вх	Первый сигн. это дорожка. Это дорожка сигналы. Перв. сигнал определ. см. НГМД при ЗП и ЧТ. Второй определ. что на дорожке нулевой в поиске огня.
34		P/SSA	Вх	1 ^{ый} сигн. управ. WR - защита записи в реж. ЗП/ЧТ. 2 ^{ой} сигн. управ. Вторая сторона в реж. ЧТ
35		RA	Вх	1 ^{ый} сигн. управ. RDY (готовность). Указывает на готовность НГМД принять или передать данные

36 ST Вых. сигн. управл. загрузку головки.
в Венгерск. присутств. В. японских мет.

37 MO₁ (3) Перв. сигн. FR - сброс см. в реж. зп/чт
Втор. сигн. STR - инт. шаров. магн.
головки в реж. поиска (перех. с дорожки
на дорожку).

38 MO₂ (3) Также в зп/реж. 1 - GST - низкий ток
вкл. питаем ток записи на внутр. магн.
дорожках. 2-й направление - DIR.
Указыв. направление движения
м.г. в режиме поиска г.д. сигн. SD → 0

39 MO₃ (3) Вых 0 - то выдир-ся режим зт/зп.
Вых 1 - выдир-ся реж. поиска.

40 A + 56.

Примеч. 1. Сигналы запрещены при 4
= 1

Прим. 2. Сигн. конец цикла Т/С-дм
прекращения сразу выполняются
при подаче команды.

Прим. 3. Сигналы действуют на основании
выбранного режима зт. или поиска
по первому биту кода операции.

Контроллер имеет регистр R - вх/вых данных, адресует
при АОЭ/1.

Вх. регистр R1 и вых. регистр R0 - регистры приема/пере-
дачи данных в последовательном коде. Программ. доступные.

При приеме данных от накопителя данные откладываются
от инверсий синхронизации с помощью сигнала данных
CRD; формируемого схемой фазовой автоподстройки и син-
хронизации СО.

При передаче данных в НГМД используется сигнал WRE и MO₂

Контроллер НГМД.
K 570 BГ 72

1	SR	RGM	19
2	INS	INR	18
3	RD	CO	24
4	WR	WRE	25
5	CS	WRD	30
6	AD	ST	36
7	IO<>	SEL	26
8	0	SE	27
9	1	MO	37
10	2	1	38
11	3	2	39
12	4	3	
13	5		
14	6		
15	AKM	SEL	29
16	MR	0	X
22	CRD (ADW) RDD	1	X
23			
33	FTC	PS	32
34	SA	0	31
35	RA	1	
16	END ST		
19	SH C		
21	CWR		

Код прерывания:

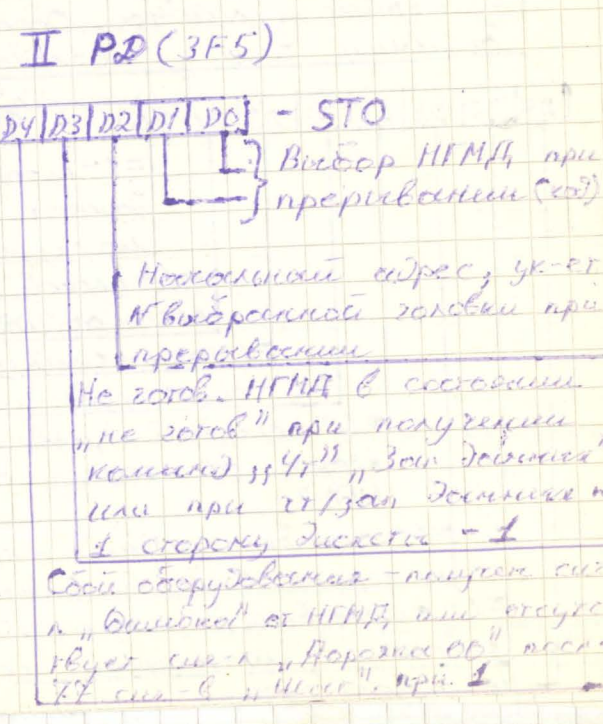
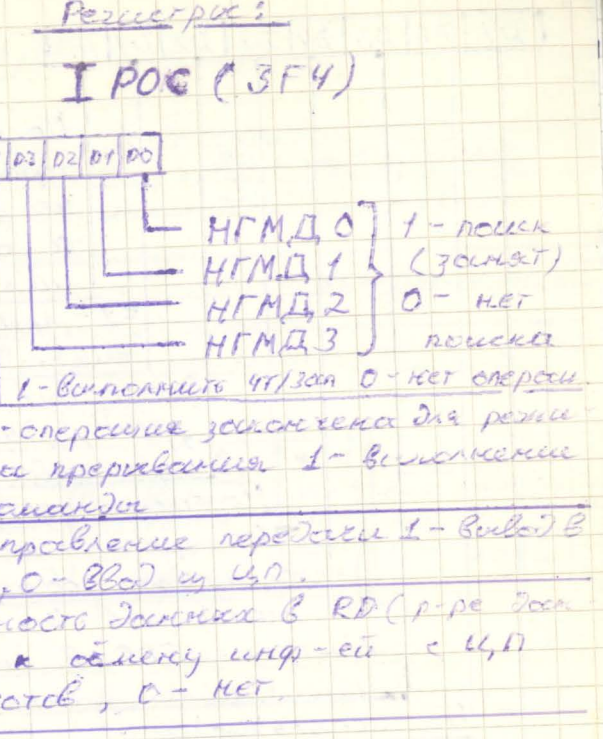
CO - команда завершена
и правильно выполнена

CR - выполнение команды,
но завершено аварийно

IO - выполнение не завер-
шено

И - при выполнении ли-
ния готовности НГМД
изменила состояние

Окончание поиска, Успешно
вливается в 1, если завер-
шено командой "Поиск"



D7 D6 D5 D4 D3 D2 D1 D0 - ST1

Не обнаружен маркер идентификации сектора. (=1) Если контроллер не может найти адресный маркер, а сиг-п с индексного дамника при- иел дважды.

=1 - при выполнении записи получен сиг-п "Записи записи".

Отсутствие дамника (=1). При выполнении "4т", "Зап", "Сканиров" не обнаружен нужный сектор.

Не используется.

=1 - переполнение. Контроллер не успевает ре- ашиковать обмен с Ц.Д. в заданное т.

=1 - ошибка в дамнике. Ошибка циклического контроля CRC в поле идентификатора сектора или в поле дамника.

Не используется.

=1 - конец цилиндра. Обращение к сектору с адресом, большим чем у последнего.

D7 D6 D5 D4 D3 D2 D1 D0 - ST2

=1 - пропущен адресный маркер в поле дамника. Контроллер не находит адресного маркера дамника или стёртого дамника.

=1 - плохой цилиндр. Содержимое отличается от IDR и = FF.

=1 - при сканировании сектор не найден.

=1 - сканирование выполнено, удовл. усл. "Равн".

=1 - сбавный цилиндр, его N-в идентификаторе сектора отличается от N цилиндра, переданного в НГМД.

=1 - ошибки дамника - при сшибке кода циклического контроля в поле дамника.

=1 - служебный маркер. При 4т/Скан. не обнаружен сектор с маркером стёртых дамника.

Не используется.

D7 D6 D5 D4 D3 D2 D1 D0 - ST3

Код НГМД.

Адрес головки, ук-ет выбранную сторону дамника.

Две стороны - получен сиг-п "Двустер" из НГМД.

Дорожка 00 - "Дорожка 00", установка головки на дорожку 00.

Готовность - "Готовность", ук-ет состояние НГМД.

Записи записи - "Записи записи".

Ошибка - "Ошибка", ук-ет на неисправ-ть НГМД.

Формат дорожки

Ид-де-кс	За-зер-ин-декс	Идентифи-катор сектора	Идентифи-катор сектора	За-зер-ин-декс	Первый блок дам-ка	Пол-код-класс-коде-ком-троля	За-зер-ин-декс	Послед-ний блок дам-ка	За-зер-ин-декс	Послед-ний блок дам-ка	За-зер-ин-декс	Послед-ний блок дам-ка
		Маркер идентифи-катора сектора	Идентифи-катор сектора		Мар-кер дам-ных	Пол-код-класс-коде-ком-троля		Блок дам-ных		Блок дам-ных		Блок дам-ных

Начало и конец записи дорожки опр. индексом. Первое поле - зазор индекса (32 байта 4E). На 1 дорожке - 9 секторов по 574 байта.

Маркер идентификатора сектора вкл: 12 байт 00, 3 байта A1, 1 байт FE.

Идентификатор сектора содержит:

1 байт - адрес дорожки

— — — сторона дорожки

— — — N сектора

— — — Элима сектора

2 байта - код циклического контроля.

Зазор идентификатора содержит 22 байта 4E.

Маркер дамника вкл: 12 байт 00.

3 байта A1

1 байт FB или F8. FB - дамник верны, поле дамника чистое. F8 - маркер стёртых дамника.

Поле дамника содержит:

- 512 байт дамник

- 2 байта - код циклического контроля

Зазор блока дамника содержит 80 байт 4E, зазор дорожки - после последнего блока дамника.

Расшифровка байтов команд на стр-це 1634

В первом байте кажд. команды с $0 \div 4$ р. - есть код команды. ~~Поме первого~~

x - неиспольз. разряды

28. - указывает НГМД

Каждая команда может иметь 3 фазы выполнения. 1. Фаза ~~команды~~ команды. 2. Фаза выполн. 3. Фаза результата.

Каждая команда исполняемая мультитейтовой передачей из микропроцессора в контроллер. После фазы выполнения результат команды должен быть передан в мультитейтовую передачу обратно в ЦП

1. Фаза команды. - контроллер получает информацию из МП и передает для выполнения отдельной операции. Т.е. программиру. ст-ть

2. Фаза выполн.

Контр. НГМД вып. операц. для которой он был запрограмм. Т.е. выдается управл. с-гн. на НГМД.

Ждет время выполнения операций НГМД и получает сигналы от НГМД

3. Фаза результата. После выполнения операции информация о ней доступна центральному проц. Цифр. зап-е. в оар. обл. ОЗУ и формирует МП байт состояний.

Вып. фазы команды и результ.

РОС (рег. основн. сост) ^{данных} должен счит. из. пр. перед каждым байтом, который записывается или ст. в рег. данных.

Командный набор требует передачи определенного количества байтов. см. ком. при этом рег. РОС 6, 7 р. должен быть 0 и 1 (01) Во время фазы рег. РОС 6, 7 р. 0, 1 (01)

1. Во время фазы выполн. РОС не считывает. Т.е. режим прерыв. нет.

В реж. ПДП (это ком. ст. данных) перед ком. должна быть ком., которая указывает, что это работа в реж. ПДП.

Контр. в этом случае генер. с-гн. DRQ2 перед передачей каждого байта данных. ПДП отвечает сигналами DACK2 IOR, IOW. Когда завершена фаза выполн. пришел сигнал T/C - конец цикла. или был записан или считан последний сектор. имеет место прерывание IRQ6, что означает начало фазы результата. Прерывание сбрасывается сигналами IOR и IOW.

Каждая команда имеет опред. кол-во байтов, которые расположены в строго фиксированном порядке.

Адаптер НГМД генер. запрос на прерыв. в указанных случаях:

1. При возн. фазы результата команды: всех ком. ст., всех ком. ЗП, ком. форматизовать дорожку, всех команд сканирования
2. При измен. сост. сигнала гот. НГМД
3. При оконч. ком. поиск или ренширование

(уст. в "Дорожку")

4. Прерывание буфер. притягивания 243
должны быть отпр. командой снять
состояние прерывания
Тред-и Трайт командного набора.
После выдачи команды, т.е. сразу
командой завершения. контролер загружает
головку, ожидая кикот. Времени и
т.д. ст. сектора идентич. сектора,
когда N текущего сектора, сравнивается
N считанного сектора, запомненного в
рег. данных. контролер выбирает
данные из полн. данных и байт 3 и
байт 4 и передает их в шину данных.
Команда ст. может быть оставлена
сигналом Т/С из П.Д.П. По этому
сигналу контролер оставив в шине
передачу данных, но продолжая их
считывать и контролировать по
коду из шифрованного контролера. В конце
сектора прекратится команда чтения.

Ваш контрол. определ. дважды индекс
без какого-либо указания сектора, он даст байт
байт RD, то в СТ1 (стек. рег.)
установится 2-й разряд в 1. т.е. нет данных.
и команда прекратится. в это установится
код прерывания 6, 7 разр (1,0) т.е. недейств.
команда.

После ст. индикатор. сектора и полн. данных
контролирует код шифрованного контролера.
При обнаруж. ошиб. СТ1 рег. соот.
устан. 5 разр. в 1 (т.е. отн. данных)
Если контр. байт. адр. маркера сектора считан
данных, т.е. 5 разр. в первом байте
ком. наб. байт. 8K=1, то контролер

пропускает такой сектор и считывает
следующий сектор.
Во время общения байтными между
процессором и контрол. контрол. должен
обслуживать процесс. на время 13 мксек. Если
это условие не выполняется, то устанавли-
вается ST1 4 разр. в 1, т.е. переполнение.

Блок НГМД.

В ЕС-1841 в бл. НГМД располагаются шим. и ст.
итания для шим. +5V, +12V двух НГМД и
вентиллятора СТ 225

НГМД - временный носитель экв. гибкий
Диск 5,25 дюйма. НГМД - в 1841 может
быть 2х типов: 2 венгерских MF 54D
MF 58D - ^{обычно} 3-ти
Раньше дисковод став. фирм TIK FD-55FD-03
японского лицензия америк.

Конструкция дисковода. стр. 20 (маленькая книга)
K5601 - работоспособный аналог TIK (все детали
импортные).
Состоит из 3х основных частей:
1. плата управления
2. механизм привода дисков.
3. Скорость оборотов двигателя 300 об/мин $\pm 1\%$
Плата датчиков.

Платы - светодиод т.е. сигнал выработки. Если
горит, то есть обращение
2 дат. светодиод и фототранзистор, отв. защиты
записи.
3. фотодиод и фототранз. для индексного отверстия
они инфракрасные.
4. Располож. рядом с короткой шиной на плате управления
индексной датчик, т.е. от датчика для нулевой
дорожки.

HMD ST 225 (20 мб/байт) (США)

Большой объем, большое время доступа. Не шустриность

Диаметр диска 133 мм, 5,25 дюйма (как у дискет)

Толщина дисков 2

М. Г. 4

Толщина цилиндров 615.

внутр. диаметр

Емкость 25 мб. не форматированный

20 мб. форматированный.

Структура диска 17 секторов на дорожку.

512 байт на сектор

Скор. вращения 3600 об. мин

Скор. перем. данных 5 мб/с в сек. (250 кбайт на цилиндр)

Способ записи ~~MFM~~ MFM

Средний срок службы 5 лет

Настоящий цилиндр предкоммутации 300-315

Уменьш. тока зап. нет.

Тип интерфейса ST412

Допускается не более 8 дефектов на поверхности.

Нулевая дорожка должна быть идеальной.

Н. головки цилиндра

HEAD	Cylinder	Byte
2	314	3815
1	317	---

этикетка на диске

Сбойная дорожка

выбрасывается независимо от числа сбойных байт

Подготовка к работе HMD (вингистер)

- [С]. 1. Инициализация HMD (форматирование первого порядка; разбиение диска на сектора)
2. Удаление дефектных дорожек.

DISK MANAGER - пакет для форматизации.

- 3.20
1. **F DISK** - разбиение HMD на порции (раздел) т.е. логические секторы до 4 порции и назначение одной из них активной. С активной порт. производится загрузка системы.

При инст. MS DOS 3.20 - позволяют создать только 1 порцию, для MS DOS 1. Грозит уже не будут ему приходить

При MS DOS 3.30 все 4 могут работать, MS DOS

2. Форматирование HMD 2-го порядка. проводится обычной программой формат. формат C:\S

3. Перенос всех файлов и команд опер. системы на диск C. и диск S становится системным.

Перед переименованием HMD с одного на другое место необходимо проводить маркировку головки. Это осуществляется программой HMD которая записана на диске TPC-NMD.COM т.е. увид головку за 314 цилиндр и лежат на диске.

Устройство HMD.

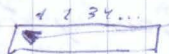
Состоит из:

1. Герметизированного корпуса. Принадлежит для защиты диска и головки
2. Воздушного фильтра
3. Двигатель вращения. Тонка для вращ. диска
4. Каретка с головками.
5. Шаговый двигатель. Для привода головок
6. Плата управл. HMD

Интерфейс HMD (ST 412)

1. Разъем питания +5в, +12в J1/P1
2. Разъем для передачи сигналов управления с составной J1/P1 - 34 контактный

при этом разъем (т.е. контакты закреплены на разъемной плате) Разъем имеет маркировку



2,54 мм

Сигналы в раземе

№	Вх/Вых	Наименование сигнала	Назначение сигнала
2	Вх	Выбор головки 2 ³	Неиспользуется
4	Вх	Выбор голов. 2 ²	"
6	Вх	разрешение головки	опред. напр-е, передачи данных 0 зп 1 зп HMD
8	Вых	WRITE GATE	Заверш. опер. позиционир.
10	"	Писк завершен SEEK COMPLETE	
12	"	Дорожка 0 TRACK	Гол. устан. на 0 вер.
14	"	Ошибка записи WRITE FAULT	Сбойное состоян. ведущее к разрыву данных на диске
16	Вх	Выбор головки 2 ¹	Обеспеч. выбор одной из 4х головок при опер. 4ти зп
18	Вх	Режим восстановления	Микропозиционирование головок при ошибке чт. (не использ.)
20	"	Выбор головки 2 ¹	ан. хонт. 14
22	Вых	индекс INDEX	опред. начало дорожки, формируется при каждом обороте диска
24	"	Готовность READY	форм. при достиж. HMD скорости вращ. при гот = 1 все сигналы сброс. к HMD недейств.
26	Вх	Шаг STEP	перемещ. бл. головок
28	"	Выбор накопителя DRIVE SELECT	Обесп. выбо. накоп. из конформ.
30	"	Виб. макс 2	

30	Вх	Виб. макс. 3 DRIVE SELECT 3
32	"	Виб. макс. 4 DRIVE SELECT 4
41	"	Направление DIRECTION

Не используются

Напр-е. движения головок при позиционировании.
0 к центру
1. от центра к дорожке

Все сигналы, кроме выбора головок, активны "0" (нулем)

Все неист. - 1

Все сигналы хорошо видны осциллографом при закидывании ТПС ом.

3-й разъем. Для передачи данных J2/P2 20 конт. прямой разъем

1	Вых	Выбор накоп. DRSEL
13	Вх	Данные записи + MFM, DATA
14	Вх	- MFM
17	Вых	Данные чт. + MFM
18	Вх	- MFM
7		Р-м восстанов

Данные зп. перед-ст. микропроцесс. сигналами

Остаточные контакты не используются.

4 разъем

радиальное подкл.
р-м восстанов.
(не испол)
Сброс ошибки зап



Выбор накопителя 4, 3, 2, 1

пров-ка работоспособ-ти -
∞ после 0 и послед. дорожек,
все сиг-лы упр. не работ.

Адаптер НМД. (40 Мб)

Может управлять не более 2х НМД.

Адаптер позволяет:

1. Поддержки форматов данных совместимых с IBM PC
2. Производить поиск требуемого цилиндра
3. Переключать гол. НМД.
5. Обнаруживать и корректир. одиночные ошибки в считанных данных
6. Буферизует данные объемом 1 сектор
7. Обменивается информацией с системой шинной в реж. прдт или программного в/в

Адаптер поддерживает 4 типа НМД (в блоке)

N	Наим.	V	Cyl	Head гол.в.	Pre-comp	Тип адаптера НМД
I	EC-5051 пенза	10 мб	153 205/6 6 гол.	6/4		0004 0018 0010
II	CM 5508 Бонд	10 мб	306/4	4	128	
	ST 412		820	6		
III	ST 251 MC 5403	20 мб	612	4	280	
IV	ST 225 MC 5410	20 мб	615	4	300	
V		40 мб	615	7		0018, 0010, 0004 + MS DOS 2 3,3
VI	ST 251	40 мб	820	6		+ 3 версия { 134

Тип НМД задается на выносите адаптера SA2 (св) констр. адр. выкл. 107.

Базовый адрес адаптера (к рис 1) 0004, 0018, 0010

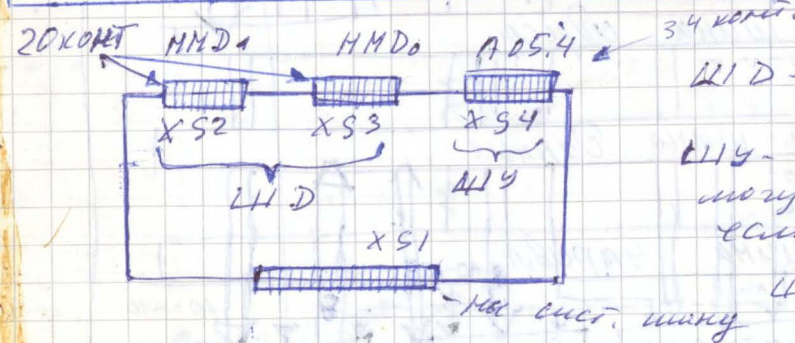
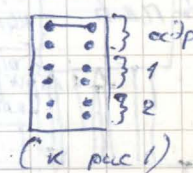
3 типа НМД 1 - локальный конфигурактор

3 - 11 - 2 Если замкнута то 0 размыкн. то 1

маркер (к рис 1) В нашем случ. 10 3,4

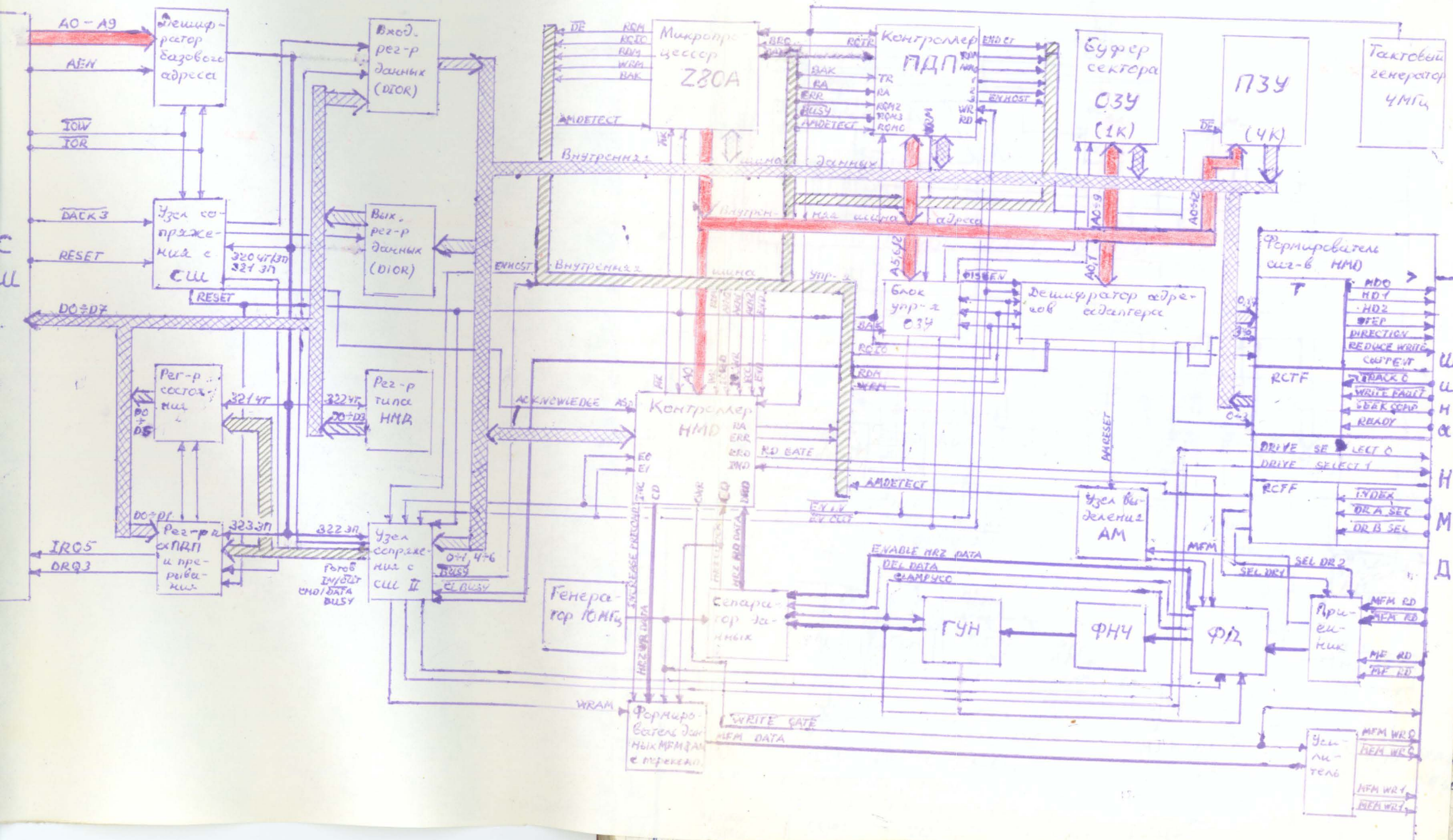
код лок. конфиг	Тип НМД	V02	Тип НМД V03
4,5. 00	I (10м, пенза)		VI VI ST 251
01	III (20м ?)		II II CM 5508
10	IV (ST 225)		V V ST 225
11	II (10м, CM 5508)		IV IV ST 225

0010



Блок схемы адаптера

Адоптер НМД



Алгоритм работы адантера.

1. Прием командной последовательности адантера.
ЦП пересыл. с командных байт в регистр
DIO по очереди в режиме программного в/в.

→ 1' Если поступившая команда движется
командой записи, то адантер инициирует
пересылку 4 сектора данных из системного
ОЗУ в буфер сектора в режиме ПДП
(по каналу "3" локального контроллера ПДП).

2. фраза выполняемых команд:

а) формиров. управл. сигналов сис. НМД
(поиск, выбор головок и т.д.)
Это осуществляет МП Z-80 через формироват.
сигнала НМД.

б) при конц. чт. данных происходит
считывание данных с НМД и преобразование
в паралл. формат. Осуществл.
контроллером НМД — данные запис. в буфер
подается в буфер сектора. Пересылка
между контролл. НМД и буфер.
сектора осущ. по каналу "0" локального
контроллера ПДП.

в) при конц. зп. данных:
данные по байтно передаются из буфера
сектора в контроллер НМД (по каналу
"1" контроллера ПДП). Данные входят НМД
(без возврата к 0) с контр. НМД поступают
в формирователь данн. МЕМ и через
усилитель на декодир.

→ 2' — если выполн. конц. чт. данных, то адантер
пересылает считанный сектор
системного ОЗУ в режим ПДП.
(канал 3 контр. ПДП).

3. фаза результата команды.

(По завершении выполнения команды - по нормальн. или по нормальным условиям.) Адаптер формирует байт состояний и посылает прерывание IRQ5 в системную шину. ЦП считывает данный байт через рег. DIOR, а затем сбрасывает адаптер. Адаптер переходит в режим ожидания приема следующей команды.

Работа узлов адаптера.

Диагност. базового адреса опис. выбор программно доступных портов (рег.) адаптера Диапазон используемых адр. адаптера (320-323) Хотя под адаптер за резерв. 16 адресов, но исп. только 4 порта.

Реализован A070, B070, D070, (A08, A09 - адресно-порт);
2-х адресных A7, A8 - A076 E076, A081, E083, HE, (закл. 819)

Сигналы обращения к портам адаптера формируются в 8 ДЧ E083 и поступают в шину сопряж. с системной шиной, при этом на выходах данного эл-та формируются следующие сигналы: A-M, O-T, U-V, X-Z, AA-AD, AE, AF, AH, AI, AJ, AK, AL, AM, AN, AO, AP, AQ, AR, AS, AT, AU, AV, AW, AX, AY, AZ, BA, BB, BC, BD, BE, BF, BG, BH, BI, BJ, BK, BL, BM, BN, BO, BP, BQ, BR, BS, BT, BU, BV, BW, BX, BY, BZ, CA, CB, CC, CD, CE, CF, CG, CH, CI, CJ, CK, CL, CM, CN, CO, CP, CQ, CR, CS, CT, CU, CV, CW, CX, CY, CZ, DA, DB, DC, DD, DE, DF, DG, DH, DI, DJ, DK, DL, DM, DN, DO, DP, DQ, DR, DS, DT, DU, DV, DW, DX, DY, DZ, EA, EB, EC, ED, EE, EF, EG, EH, EI, EJ, EK, EL, EM, EN, EO, EP, EQ, ER, ES, ET, EU, EV, EW, EX, EY, EZ, FA, FB, FC, FD, FE, FF, FG, FH, FI, FJ, FK, FL, FM, FN, FO, FP, FQ, FR, FS, FT, FU, FV, FW, FX, FY, FZ, GA, GB, GC, GD, GE, GF, GG, GH, GI, GJ, GK, GL, GM, GN, GO, GP, GQ, GR, GS, GT, GU, GV, GW, GX, GY, GZ, HA, HB, HC, HD, HE, HF, HG, HH, HI, HJ, HK, HL, HM, HN, HO, HP, HQ, HR, HS, HT, HU, HV, HW, HX, HY, HZ, IA, IB, IC, ID, IE, IF, IG, IH, II, IJ, IK, IL, IM, IN, IO, IP, IQ, IR, IS, IT, IU, IV, IW, IX, IY, IZ, JA, JB, JC, JD, JE, JF, JG, JH, JI, JJ, JK, JL, JM, JN, JO, JP, JQ, JR, JS, JT, JU, JV, JW, JX, JY, JZ, KA, KB, KC, KD, KE, KF, KG, KH, KI, KJ, KK, KL, KM, KN, KO, KP, KQ, KR, KS, KT, KU, KV, KW, KX, KY, KZ, LA, LB, LC, LD, LE, LF, LG, LH, LI, LJ, LK, LL, LM, LN, LO, LP, LQ, LR, LS, LT, LU, LV, LW, LX, LY, LZ, MA, MB, MC, MD, ME, MF, MG, MH, MI, MJ, MK, ML, MM, MN, MO, MP, MQ, MR, MS, MT, MU, MV, MW, MX, MY, MZ, NA, NB, NC, ND, NE, NF, NG, NH, NI, NJ, NK, NL, NM, NN, NO, NP, NQ, NR, NS, NT, NU, NV, NW, NX, NY, NZ, OA, OB, OC, OD, OE, OF, OG, OH, OI, OJ, OK, OL, OM, ON, OO, OP, OQ, OR, OS, OT, OU, OV, OW, OX, OY, OZ, PA, PB, PC, PD, PE, PF, PG, PH, PI, PJ, PK, PL, PM, PN, PO, PP, PQ, PR, PS, PT, PU, PV, PW, PX, PY, PZ, QA, QB, QC, QD, QE, QF, QG, QH, QI, QJ, QK, QL, QM, QN, QO, QP, QQ, QR, QS, QT, QU, QV, QW, QX, QY, QZ, RA, RB, RC, RD, RE, RF, RG, RH, RI, RJ, RK, RL, RM, RN, RO, RP, RQ, RR, RS, RT, RU, RV, RW, RX, RY, RZ, SA, SB, SC, SD, SE, SF, SG, SH, SI, SJ, SK, SL, SM, SN, SO, SP, SQ, SR, SS, ST, SU, SV, SW, SX, SY, SZ, TA, TB, TC, TD, TE, TF, TG, TH, TI, TJ, TK, TL, TM, TN, TO, TP, TQ, TR, TS, TT, TU, TV, TW, TX, TY, TZ, UA, UB, UC, UD, UE, UF, UG, UH, UI, UJ, UK, UL, UM, UN, UO, UP, UQ, UR, US, UT, UY, UZ, VA, VB, VC, VD, VE, VF, VG, VH, VI, VJ, VK, VL, VM, VN, VO, VP, VQ, VR, VS, VT, VU, VV, VW, VX, VY, VZ, WA, WB, WC, WD, WE, WF, WG, WH, WI, WJ, WK, WL, WM, WN, WO, WP, WQ, WR, WS, WT, WY, WZ, XA, XB, XC, XD, XE, XF, XG, XH, XI, XJ, XK, XL, XM, XN, XO, XP, XQ, XR, XS, XT, XU, XV, XW, XX, XY, XZ, YA, YB, YC, YD, YE, YF, YG, YH, YI, YJ, YK, YL, YM, YN, YO, YP, YQ, YR, YS, YT, YU, YV, YW, YX, YY, YZ, ZA, ZB, ZC, ZD, ZE, ZF, ZG, ZH, ZI, ZJ, ZK, ZL, ZM, ZN, ZO, ZP, ZQ, ZR, ZS, ZT, ZU, ZV, ZW, ZX, ZY, ZZ.

E83/12 - не использов.	E83/7 - выбор 320 A 3П (BIS)
E83/9 - выбор 320 A 2П (A16)	E83/6 - выбор 321 A 3П
E83/10 - 321 A 2П (A15)	E83/5 - выбор 322 A 3П
E83/11 - 322 A 2П (A9.1)	E83/4 - выбор 323 A 3П

Программно доступн. порты

3.2.1.

адр	операция	назначение
320	7T/3П	рег. DIOR (пересылка командн. после вативности данных и байтов состояний)
321	3П	Сброс адаптера (программный)
321	2Т	Чтение регистра состояний (SR)
322	3П	Выбор адаптера
322	2Т	Считывание локального координатора (тип HMD)
323	3П	Разрешение пр. пр. IRQ для адаптера
323	2Т	не использует

2. Двунаправленный форматиров. данных (DIOB) порт 320

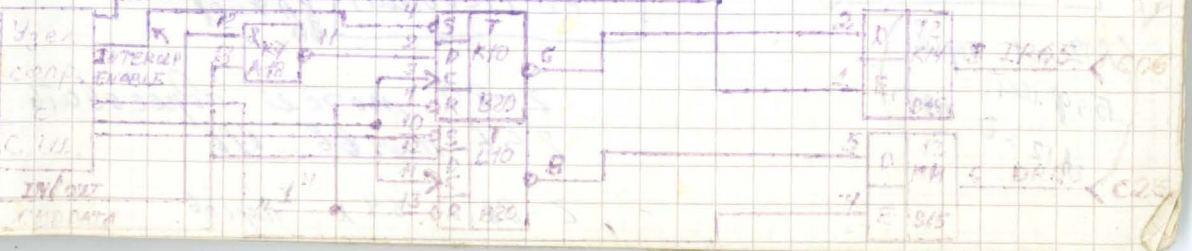
Путь для согласования временных и электрич. параметров системной шины и внутр. шины данных. Реализован A020, F021, G021 (Reg. B16, 2-х адресных)

3. Узел сопряжения системной шины.

Опис. управл. обменом информацией между сист. шиной и адаптером, кроме того хранит информацию о состоянии ад.пт., а также сигналы разгрн. ПАП. IRQ

F14, G14 - рег. состояние адаптера - порт 321/4T и 1T
H070 D070 } Узел сопряжения
L070 K070 } 1.3 H085 - формирование мис. RESET - порт 321/3П
A085, B085 - сброс ПДП и IRQ
K21 - л. л. - лок. конфигур. Порт 322 SA2 3-4 и 3-10

4. Сх. форматирования запросов и прерываний



5. Микропроцессор Z-80. В103 (С-10)

Управляет работой смежных узлов адаптера.

1 Контр. ПАП

2 Контр. НМД

3 Формир. сигн. НМД

Кроме того осуществл. диагност. адаптера.

Диагн. себя (Z-80), контр. ПАП, НМД, буфер сектора и дианос. ПЗУ

Z-80 (C10A) у нас ~~не~~ выпускается. В Г.Д.Р. и А880 D

Работает на 4 МГц.

Z-80 (B103) л. 4-4.

Z-80A 8 разр. процессор. Шина данных;

8 разрядная, двуканальная с 3 состояниями.

Шина адреса: 16 разр. с 3 состояниями.

использует 13 разр. адреса с A0-A12.

Распредел. памяти адаптера для Z-80 мест 4-4

Распредел. портов Z-80

НЕ ИСПОЛЬЗ-СЯ	1 FFF
Буфер сектора (1 кбайт)	1400 13 FF
МПЗУ (4 кбайт)	1000 0 FFF 0000

НЕ ИСПОЛЬЗ-СЯ	
Формиров. сигналов НМД (32 байта)	DF
Контроль. НМД (64 байта)	CO EF
Контроль. ПАП (128 байт)	80 7F

{A5=0}

{A6=0}

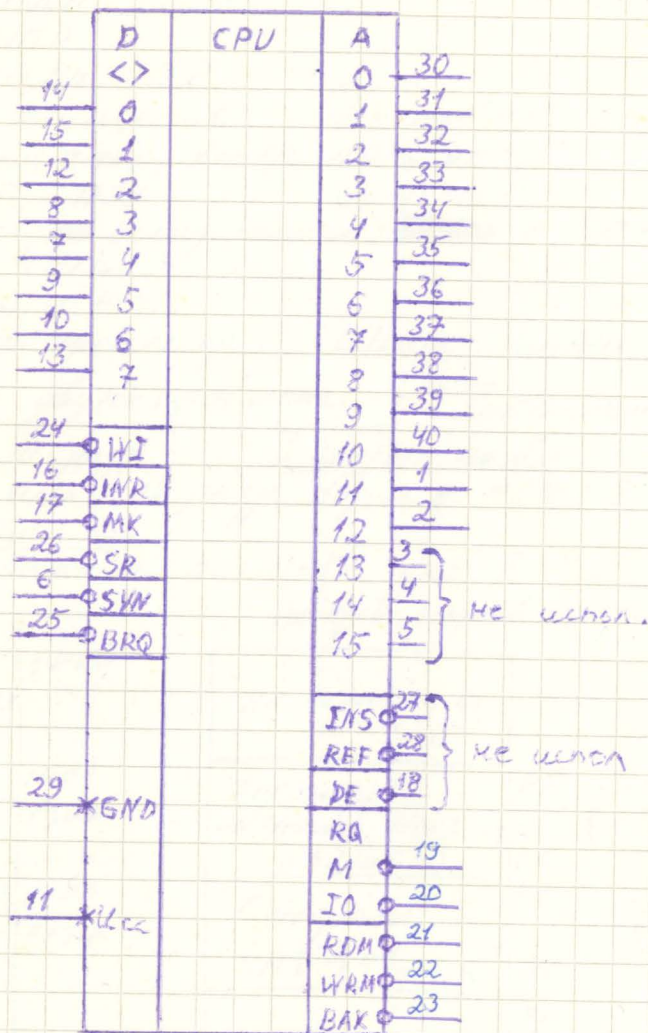
{A7=0}

A12 = 1 прив. буфер. сект. ПЗУ
A12 = 0 ПЗУ

Z-80 может адресовать 256 портов

Z-86 - 64 к портов

Микропроцессор Z-80A



MRQ(19) На шине адр. уст. адр. для выполн. опер. чт. или зп в памяти.

IORQ(20) Запрос 6/6. Адр. устр. 8/6. порт

RDM(21) Сигнал чт из П. или 8/6 порт

WRM(22) Сигн. зп в пам. или 8/6 порт

WI(24) WAIT* - сгн. ожидания для удлин. цикла

INR(16) - запрос на прерывание

MR(17) - не маскируемое прерывание - от контроллера НМД

SW(6) - такт. шина 4 мкс.

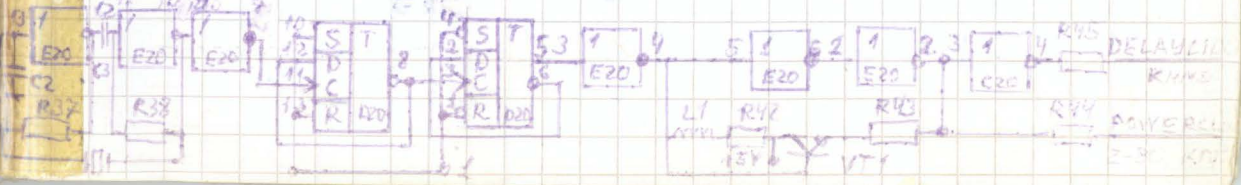
BRQ(25) - BASRQ - запрос на захват шины от контрол. ПАП

BAK(23) BABUSAK - подтверждение захвата шин к ПАП

* L104, L107 и т.д. - формируют сигнал WAIT ожидания, который формируется при каждом обращении к памяти (П,О) от сигнала MRQ

6. ПЗУ - хранит управляющие и тестовые программы для Z-80. Объем 4к. 1.2
Реализовано на 2х микс. электрически программируемы КР 556 РТ18 2х8 В049, F049 (A13, A12)

7. Такт. ген. на 4 мкс. - для синхрон. работы Z-80, контрол. ПАП и контрол. НМД. При этом на контроллер НМД подается задержанный такт. Реализован на A168, A181, C183 и т.д.



8. Контр. ПДП - как и на сист. ДЛ. КР 1810 ВТ 37
(18237А-5)

Назв. кан. кан. контрол. ПДП (ВТ 37 - С12)
Канал 0 - эт. данных с НМД (с контр. буфер сектора)

Канал 1 - зр. данных на НМД (из буфера в контр. НМД)

Канал 2 - искр. см. в сист. данных (раб. сх. ЕСС контролл. НМД)

Канал 3 - обмен с сист. шиной.

9. Буфер сектора - для временн. хранения

информации: командная последовательность; данные
одного сектора;
байты состояния

Буфер реализован на 2х м/сх. статической
операт. пам. К 541Р42 1кх4
Л. 4-6 Е 136 136 (С6, С7)

10. Контроллер НМД - м/сх. ХЕВЕС 3198 аналог
КТ
Предназначение: А144 (С13)

1. Преобр. парит. кода (байта) в последов.
код НКЗ (код без возвр. ко) при передаче
данных из буфера сектора в НМД. (54-ДМК, 174-ДРО)

2. Осуществл. обратного преобраз. при передаче
из НМД в буфер сектора.

3. Осуществл. контроль и коррекцию
ошибочных см. в сист. данных (сх. ЕСС)
(ECC - Correction code)
код хеша записан на диск

Контроллер НМД

ХЕВЕС 3198 - 0045 (СММГОС001)
4.K601B. 1X2 - 0095

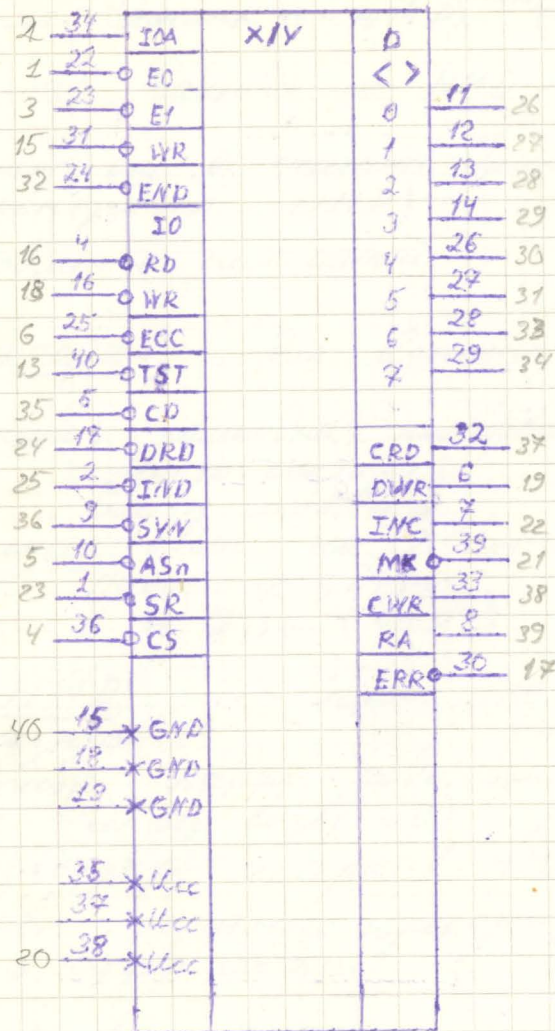


Табл. контроллера НМД.

Номер	Сигнал	Назначение
01	SR	Вх. Сброс микро RESET
02	IND	Вх. Обнаружение инверсного отворст. на биске
04	IORD	Ттение в/в (DACK) контроллера ПДП
05	CD	Такт синхронизации банн.
06	DWR	Вых. Данные записи (в НМД)
07	INC	Вых. Увеличение прекомпенсации
08	RA	Вых. Гото вность принят (выдана) данные - в КДП.
09	SYN	Вх. Системной такт $f = 4 \text{ МГц}$
10	ASn	Вх. Подтвержд. захвата ПД, П
11-14	DO-D7	Вх. Канал данных (вх. перед. банн, ком. и инверсии)
26-29	Вых.	
16	10WR	Вх. Запись в/в
17	DRD	Вх. Данные чт. (с НМД)
22	EO	Вх. Разр. вывода данных
23	EI	Вх. Разр. ввода банн.
24	END	Конец передачи
25	ECC	Вх. Разреш. работы схем ECC
30	ERR	Вых. Ошибка при контр. ECC
31	WR	Вх. Совал и формат. кода ECC
32	CRD	Вых. Операция чт. с НМД
33	CWR	Вых. Опер. зап. на НМД
34	IAO	Вх. Разр. адреса АО выбора внутр. рег.
36	CS	Вх. Выбор м/х К.ПДП и Z-80
39	MK	Вых. Прерыв. по шгм. "инверс" в Z-80
40	TST	Вх. Разреш. тестирования (1)

11. Ген. импульсов (10 мГц)

тактирует формат. банн. и сепаратор
банн. при за. на НМД
Ресурс. A232 ÷ A242 A8

код без возврата
K8/

12. Формат. данных МЕМ (Кодированн.)

Перекодироват. поток данных входа NRZ WRD.
Данные МЕМ (мкр.) и ослужн. переходящими
F202, C207, C213, K202, K213 - A7

T. FROM T. ЧИЛИ-НЕ МОЖ
A06 A05 (K150P2) A05 A04 A03

13. Адаптер данных.

КР559 ИР12
С232 и 8

Был преобраз. МФМ данных из сигнала
ТТБ уровня в цифровой сигнал.

Генер. (Форм.) (Усилит)

Тракт записи

14. Приемник.

КР559 ИР11
С232
С236

ГЧН ФНЧ ФД

Тракт
чтения

15. ФД - квар. детектор (адаптера НМД) - с. упр-а
а. 10 В 296, С296, VT2-VT5
автоматической
частотой

а. 9 А264 ÷ А274

а. 8 Б243, Б247, J237, Б240, J244, К244, F245 (DL)

16. ФНЧ

а. 4-10

Р76, С11 ÷ С14, SA15-6
Р77, С15

17. ГУН а. 4-10

F309, VT6

18. Сепаратор данных (Фаскор данных)

Выдел. данн. из принимаемого с НМД
потока данных МФМ и преобразует их в
код NRZ

Выходн. синх. сепарат. является NRZ RD DATA
и NRZ CLOCK который при эт. данных
с НМД формирует из частоты ГУНа (при
эт. данн. на НМД NRZ CLOCK формирует)
из частоты 10 МГц Ген. записи.)

Реализован: а. 7 D199 ÷ D207 + а. 8 F240

19. Узел выделенных адресного маркера входного потока данных.

Это начало сект. и маркер
адреса сост. из 2х байт таб.

А142 и вырезано 2 синхробита.

Вырезает формат. данных

а. 9 E263 ÷ E276 ÷ Б289

На дос. как
смотреть работч. узел
осциллогр.

20. Формир. сигнала НМД

а. 6 Реализ. E183, J183, D169, Б169

а. 7 А200 ÷ С200
А204 ÷ С204
А208, Б208

Сигн. упр. НМД формирует 7-80 серию формируемых

21. Дешифр. вх. устр-ва

М112 ÷ Б121, М121

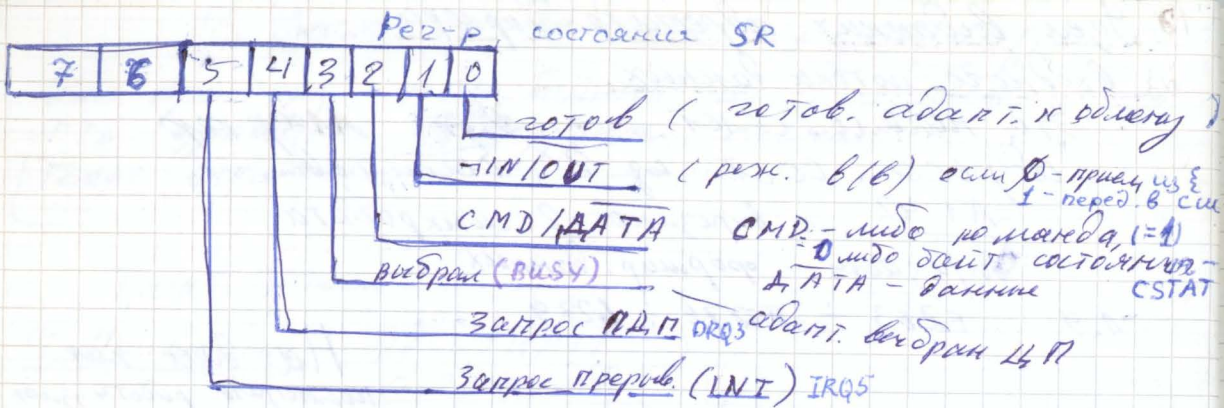
а. 11 С124
D122 } разрешение
4х128 буфера сектора

а. 6 - F168

Режимы работы адаптера

I Обмен адаптера с сист. шигмой. на
примере передачи последовательности в адаптер
Ком. последов. передается в адаптер 16 Гб в
реж. программного в/в. При этом 16 Гб анализ.
разрешен рег. системный адаптера.
F14, Б14 и имеет адрес - ПОРТ 321 (4т)

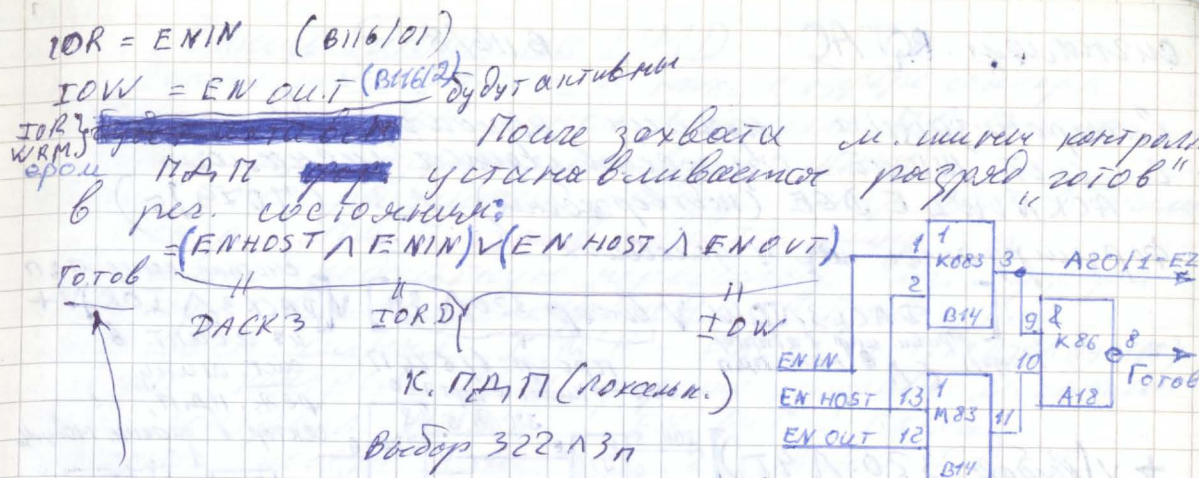
Рег. 8 разр., но исп. только 6р.



операции адаптера

CMD/DATA	IN/OUT	Опер. адаптера
0	0	Приним. байт. с ш.
0	1	Выдача байтов в с.ш.
1	0	Приним. командной последов.
1	1	Выдача байтов (байтов) состояния

При включ. питания происх. сброс адаптера и он устанавлив. в реж. приема командной последовательности. При этом разряды рег. состояния CMD/DATA = 1, а IN/OUT = 0. Далее ЦП выбирает адаптер с записью в порт 322. Z-80 программир. контроллер. 3 канал контролл. ПДП - реж. ЗП. Разрешен. работн. 3-го канала ПДП осуществляютс. сигналом BUSY (K80/8 - л. 4-3), который поступает на контролл. ПДП (В116/16 - л. 4-4). Далее контролл. выставляет запрос внутр. шине НКВ (В116/10 - л. 4-4), который поступает на вход ВРQ В103/25 - Z-80 переходит в 3-е состоян. и выст. сигнал ВАК (В103/23) - подтвержд. захвата шины, который поступает на вход АКВ (В116/17). Контр. ПДП захватыв. сист. шину, выдавая сигнал DACK3. (= ENHOST) 116/15 л. 4-4 и готов к обмену.



Данный сист. формиру-от в узле сопряжен. сист. шинн (л. 3 K83, M83, K86) и поступает в рег. состояния адаптер. G14/11 (A15). Тем самым ЦП можем нажать перестановку ком. послед. по байтно. Байт от ЦП поступает на регистр DIOR (A20, порт 320) л. 1. Запись байта в рег. осуществляется сигналом "ТН" (A20/11) ТН - выбор 320-13п V DACK3 & IOW формируетс. ТН по этим 2-м условиям (прогр. 6/6) (сигн. системн. контролл. ПДП). Дани. рег. выданы на внутр. шину сигналами EZ (A20/01) EZ = ENHOST & ENIN (в узле сопряж. системн. шинн). Байт поступает на вход буфера сектора (E136 & I36) л. 4-5. Сигналы управления: CS и EWR (для RAM (0394)) формируются на шинах (L121, M121 л. 4). При этом CS (RAM) = 0, EWR = 0 (ЗП). Адрес байт буфера сектора (10-разрядный) формируется из шестидесяти байта адреса контролл. ПДП (A0-A5) и 2х разрядов старш. байта адреса, выдаваемого через шину данных контролл. ПДП. Разряды A8, A9 записываютс. в рег. адреса ПДП (J146, K146) л. 4-5 (J151, K151).

Выходы 3 и выв. 4 ПЗУ отвечают за кодировку MFM в соотв. табличке:

Таб

Вых. 3	Вых. 4	Выдаваемый бит (K202/08)
1	0	сбик. бит данных
0	0	нчп. бит данн.
0	1	синхробит

в середине окна
в начале окна
окно (200 нм)

Перекодировка осущесств. на эл. (F202, C207, K202/3, C213 л.4-7)

Прекомпл. осущ. на эл. → (K206, K209, K213) л.4-7

Велич. задержки на выходах K209/13 - 5 нсек
K209/12 - 10 нсек
K209/7 - 15 нсек

Вхреж. данные поступ. на вх. 3, 4, 15, 14 шлюзителя K213. Нормальн. данн. с вх. эл. задержки поступ. на K213/12 (л.4-7)

С вх. K213/5 данные MFM поступают на усилитель C232/1/7, с выходов которого данные записи поступают на вх. разъемы. Разрешен. работы усилителя осущ. сигналом WRITE GATE (л.4-5) котор. форми. контр. HMD. Если WRAM = 0 то форми. адр. маркер.

3-ий режим. Эт. данных на HMD.

Данные эт. пост. с разъемов X53, X52 не упрощены. примеч. B232 л.4-7

B236/6 - формируются данные с TTL уровнем.

Далее данные поступают на узел фазового детектора с F245/7, который является линией задержки (50 нсек). С выхода эл. J247 данн. эт. пост. в узел выделения адресного маркера.

При операции эт. сигналом RDGATE - B240 разр. проход данных

Работа узла фазового детектора.

На вход (B296/3 л.4-10) поступают данные MFM (задержанные), на второе же (C296/11) приходит частота ГУН. Если данн. приняты синхрон. с шип. с ГУН, то тригг. установится в 1. Сигналы с принятых входов тригг. (1) и 5,9 поступ. на сборку A284 л.9 на вх. которой сформ. ат. 0, который сбросит тригг. B511 L243 л.8. Выходной сигнал с тригг. в свою очередь сбросит тригг. C296, B296. Т.о. измения. потенци. ФНЧ не произойдет. Если шип. данных приходит раньше чем шип. ГУН, то установится в 1 тригг. B296, тем самым откроет тр. VT4 (л.10) и емкости ФНЧ подзарядятся. Тем самым увеличится обрат. U варикапа. Вых. варика. уменьшится, а частота ГУН возрастет. Длит. вых. шип. тр. B296 равна величине рассогласования между данн. MFM и ГУН. Данн. идут с f = 5 мГц, ГУН - 10 мГц. Оба тригг. будут удерж. в сброшенном состоянии тригг. B243 до тех пор, пока сбик. бит данных (синхробит) не вызовет тригг. L243/3 (л.4-8).

Данные MFM с выхода эл. F245/л.8 поступают в узел сепаратора данных D203/3 л.7. Кроме того на сепаратор пост. сигнал WINDOW CLACK

Этот сигн. является вих сам. ГУМА (сгруппированным)
и поступает в паритет 240/6 и 4-8)
Тактота ГУМА \rightarrow P240/5

нужен и при 27
и при 31.

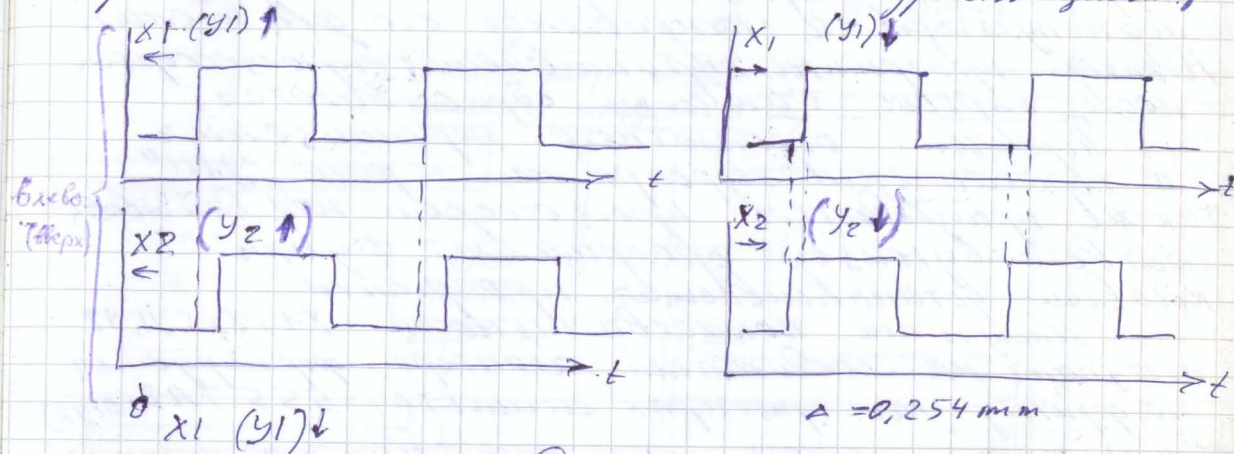
При 31 банк. на MMD система WINDOW CLOCK
формируется из 5 генерат. 31 (10МГц)
На эл. D199 генератора данных форм-сг.
длительность битового окна (200 ксек)
Вих. сигн. банкового триггера NRZ CLOCK тактирует
контроллер MMD. (Как в рел. 27, так в р. 31)
На эл. D203 происх. отсечение сигнала из
потока данных. На тр. D207 происх. формиро-
вание в длительностях банковых ГТ. в коде NRZ.
Вих. сигн. банкового триггера NRZ RD DATA поступает
на контр. MMD. A144/12. Контр. MMD преобразу-
ет данные NRZ в байт и выдает его на
внутр. шину данных, откуда они пойдут
в буфер сектора (работает канал ϕ контр. ПДП)
После приема одного сектора в буфер
контр. ПДП формирует сигнал
канала передачи (ТС), котор. поступает в КПП RA16
на контролл. MMD (A144/24), на этом ГТ. банк.
заканчивается.

Манипулятор ввода графической информации

ЕС-1841. АСО2 Е12033 000

Предназ. для преобр. перемещения в 2х
ортогональных направл. в серию электр. имп.
При перем. по плоскости вращающ. шар
приводящий в движение ~~мех.~~ ~~распор.~~
по оси банки. С валом неподвижно
соединен диск сформированный по окружн.
при вращении передающий модулирует
световой поток между двумя парами
фотодиодов и фототриодов. При этом
частота модул. пропор. скорости перемещен.

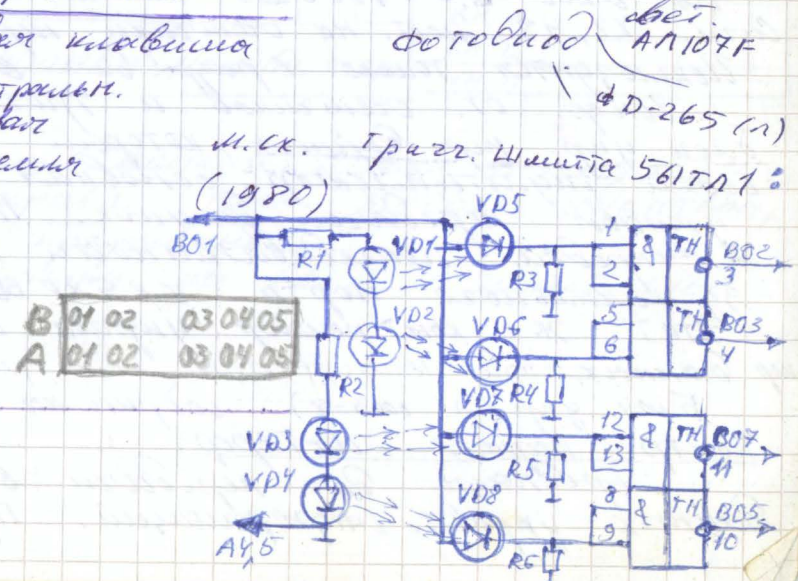
Всиль. соответств. осм, а фазовые соотношения
опред. направл. движения. Т.е. какой
фотодиод загорается раньше. Т.О.
перемещение преобразуется в 2 серии импульсов
 X_1, X_2, Y_1, Y_2 . Манипул. также включает в
себя 3 кнопки работающие на замыкание.
(при нажатии на соотв. контакте уровень - замиг.)



1 период формирует при перемещ.
на $\Delta = 254 \text{ mm}$ и сдвиг между ними $\Delta \phi = 50^\circ$

Манипулятор соединен с адаптером через разъем

Конт.	назм.
A01	левая клавиша
A02	центр. кн.
A03	правая
A04, A05	сх. земля
B01	+5В
B02	X1
B03	X2
B04	Y1
B05	Y2



Адаптер, монітувальна плата
градирт, индр

EC-1841.003 E13,088,617

Предназначен для приема симп. последов.
 $x_1, x_2; y_1, y_2$ преобразование этих сигналов в
цифровой код определяет относител. перем.
манипуляторов и направление его движения.
Адаптер программно ограничивает процессором
после обработки считанных данных.

Перестает обобщать переменные и перемещение курсора на экране "ЭМ" также производится программой под "действием" соответствующей программы. Функция клавиш устанавливается программой.

импульсные помехоустойчивости $X_1, X_2; Y_1, Y_2$
поступают на соединители адаптера, формируемых
по фронту на триггерах шмита - 555 ТЛ2 (0192) К
"1921, F, 1584, 555, ЛР11 - узел шмита с инверсией
Система X_1, X_2

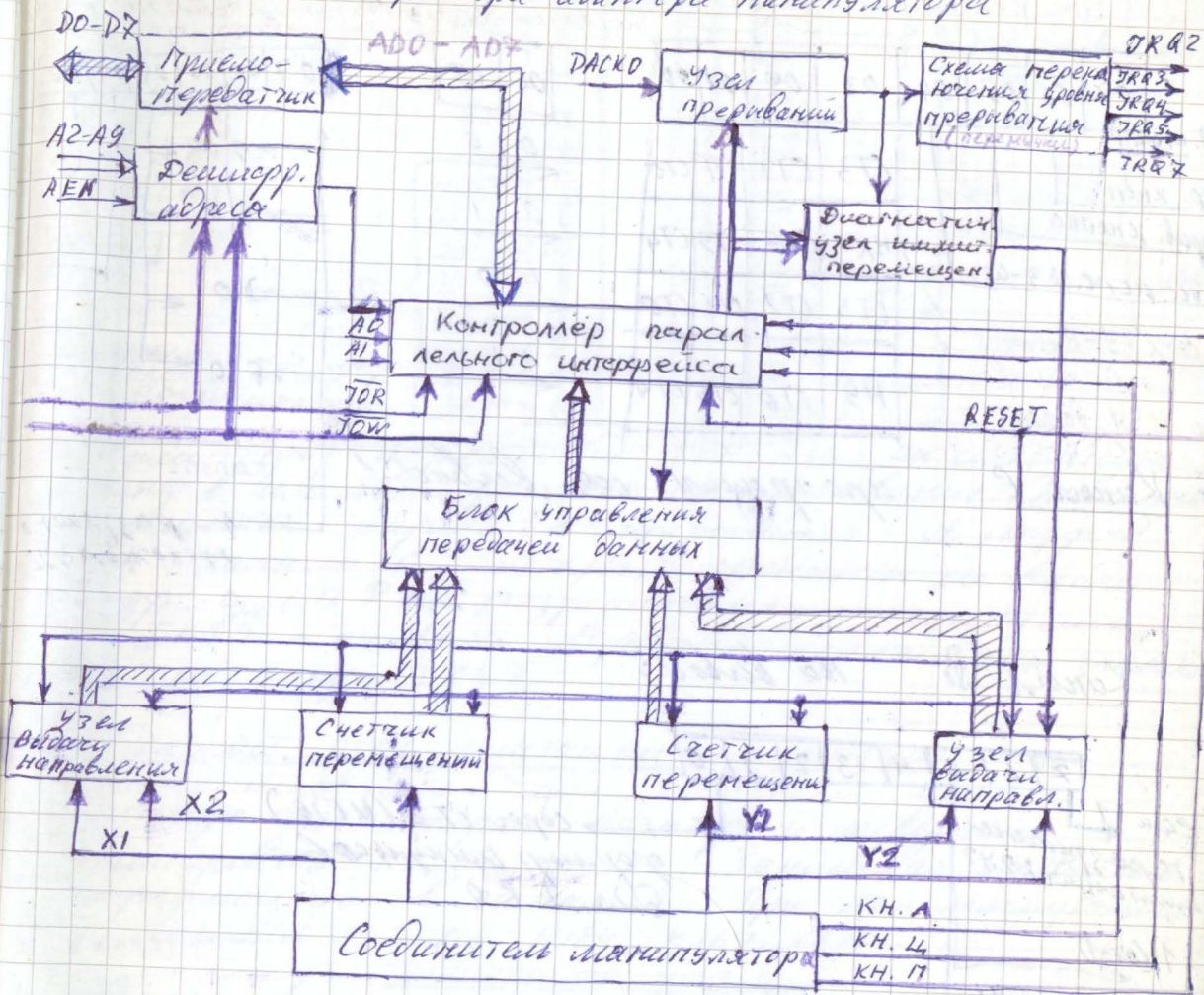
Система X1, X2 и соотв. Y1, Y2 пост. на 555 ГМЗ
с выходом трезз. воспр. изобр. о направи.
перемещения. Система Y1, X2 пост. на вход D, Y(X)2
на вход D. (1922 год) Y. А234, В234
Сигн. X2, Y2 пост. на стоянке

Использовать только 7 разряд для выдачи информации
Информ. от счетчиков и триггера [] по
биде упр. пр. данных, который представляет
собой мультиплексор, основная задача блока
управл. передател. данных. Передать данные
в определ. последовательности на регистр
3х канального порта КР 580 КВ 55

ЭТОТ же код размер управ. и командоват.
Банков. при дешифровании кода равенств РС 4-7.
Блок управ. (л. 0003-8). содержит на 14 мсх.
Контр. паралл. шифротекста

Контр. паралл. структур. предк.з. для передачи в Бл. упр. пер. данных управл. информацией. Прием из машин

Структура адаптера манипулятора



и передачи данн. о переключении и состоянии
его клавиш. Управл. реж. работы адаптера,
задание маски прерывания.
Команда А программы ног ввод и имеет след.
формат:

Носитель информации (микропроцессор) и перемещенный (для каждого из них) в таблицу



Канал С программ. на вывод:

Канал В на вывод:

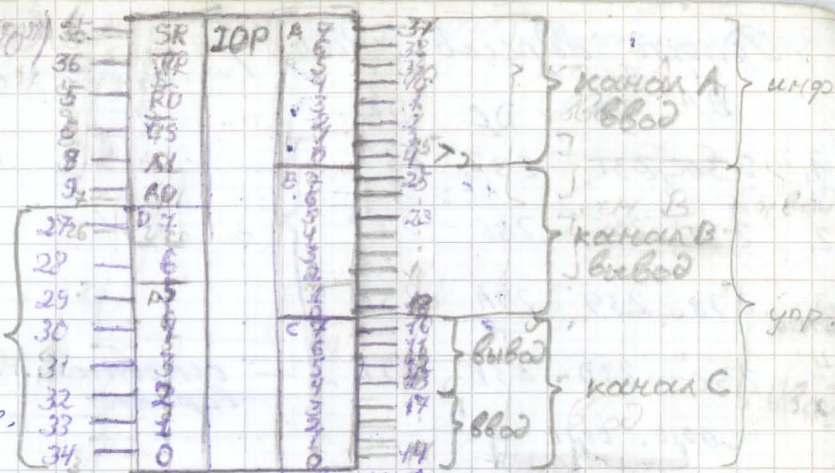


Для формирования генер. на прерыв. - ИРВ ищут ВЗ м/х 551 ME16 (узел прерываний). который представляет собой 14 разн. осетник, на вх. осетника подается сигнал DACK 0 с 9, 10, 11, 12 разрядов снимается импульс стробирования период прерываний. Перемычка (П) 27-34 стробирования используется эти же импульсы исп. как сигн. Х2, Х2 при имитации, был контрол. Импульсы поступают на логич. Эл. 555AP8 @ 2.14 д7 счетчик B214 (B3)

КР580 ВВ155А (р. 10)



Канал D
ВВ/вывод
1 - разрешено прерыв. Х2, Х2
0 - разрешено прерыв. Х2, Х2
Схема перемещения информации
Данные через перемычку П01-П10 на системную шину в качестве запроса на прерывание. Записываем перемычку осет. на прерывание. А разряд D4 канала С, который соединен со входом разр. на ЛП 8 раз, разрешено или запрещено. ИРВ - основной вариант. перемычка записана на логич. ИРВ



Диагност. узел имитации перемещения. Записывается тестом при отсутствии информации. предназначен для контроля адаптера и позволяет имитировать Х1, Х2; У1, У2. Записываем соответств. информации в канал В. При этом коммутируется м/х. F184, K167, K171.

Адаптер связан с системой шинной через шину сформированную В202 л. 7 КР580 ВА86 (07) В качестве буферов шины адреса использует D-триггеры В3, D170, D171, D172, В3D122 (В4, 5, 6) Дешифр. адреса собран на м/х. 555 СП1 (7 202 - 7208) В1, В2 На вход А м/х пост. адрес шин, на вх. В 0 или 1 с премаген Р11-П26, в результате сравнения адреса форм-ат сигнала, разрешающий работу шинного форм и контроллера. На вход дешифр. так же поступает сигнал АЕМ. для запрещения работы при работе ПДП.

Область адресов адаптера:

	DA	DB	DC	DR	
1.	230	231	232	233	каналы контроллера параметров интерфейса DR-регистр информации
2.	234	235	236	237	
3.	238	239	23A	23B	
4.	23C	23D	23E	23F	основной вариант



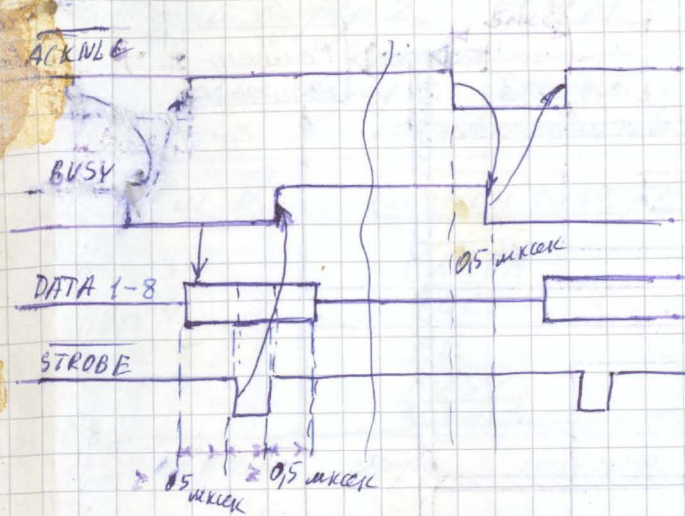
Адаптер паралл. интерфейса

Адаптер обеспечивает интерфейс с ПКП-м (CENTRONICS)

STROBE	B12	вх	стробирование входной информ.
DATA1	B04 - B01	вых	данные
DATA8	B06 - B09		
ACKNLG	B14	вх	ПКП готово к приему данных, данные приняты (прием = "1")
PE	B15	вх	конец бумаги (1)
SLCT	A10	вх	ПКП готово к работе
AUTO FEED	B11	вых	автоматич. подача бумаги
INIT	B13	вых	сброс ПКП, очистка буфера
BUSY	B05	вх	ПКП занято (1)
ERROR	A15	вх	ПКП нет бумаги, ПКП в состоянии автом. в ПКП зафиксирована ошибка
SLCT IN	B10	вых	Разрешение ввода данных в ПКП

LA1-A9 AH=14

В процессе работы адаптер и ПКП обмениваются информационными сигналами.



Зарис. структ. сх. адаптера паралл. интерфейса

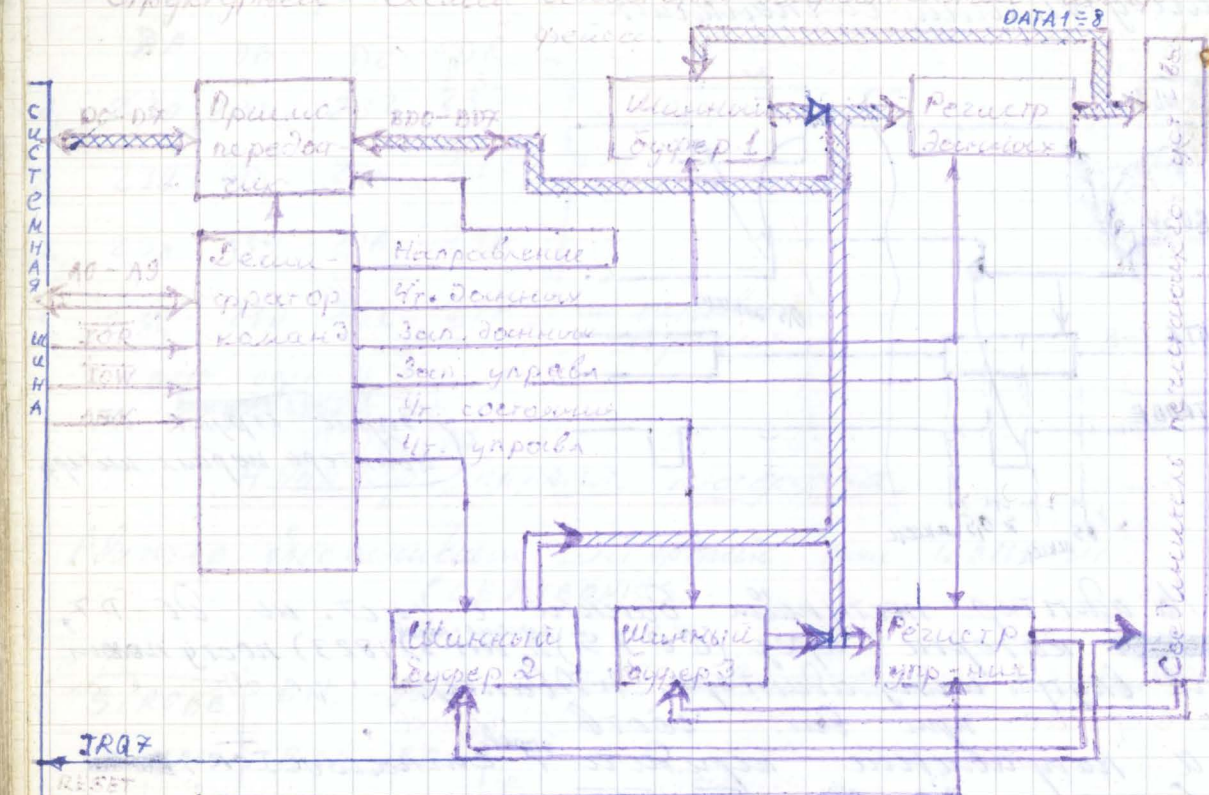
На адаптер поступают данные с сист. м. 20-ДЗ, которые через (СО 75) (прием-передатчик) 1823 поступают на внутр. шину адаптера. При этом адаптер переходит в состояние приема или передачи в соотв. с состоянием сигнала IOR. Сигналы AO-A9 IOR, IOW, AEN поступают на дешифр. команд и определяют режим работы адаптера, направление передачи информации на основную шину.

порт	адрес
рег. рад.	
7/23 данных	378
ст. состояния	379
7/23 управлений	37A

Для передачи символов из адаптеров в ПКП используется одноканальный регистр данных 555 ИР23 (А042)

Прием в рег. данных с широт BDO-BD7 происходит по сигналу IOW при дешифр. режиме 3П. данных. Для ст. информ. из регистра при контроле поступает сигнал буфера 1 555 АП5 А051. Рег. управления 555 ТМ9 (6042) состояние 4-х младших разрядов передает на соединитель ПКП и воспринимает как инт. инт.

Структурная схема адаптера последовательного интерфейса



5-ый разряд используется в качестве маски прерываний ПЧ. При 1 в этом разряде выст. мод ЦП пропускает прерыв. по каждому сигналу ACKNLG. Соотв. шинам данных и сигналам управления следующее

Биты Шина данных	Сигнал инт.
D0	STROBE
D1	AUTOFEED
D2	INIT
D3	SLCT IN
D4	разр. выдачи прерыв. IRQ7

Принтер-передатчик в режиме управления передатчиком сигналами BPC-BPD по адресу сигнала IRQ7 при формировании сигнала "данные передатчика"

Контроль содержимого рег. управления осуществляется в реж. эт. управления через шинный буфер 2. 555АПЗ (C085), режим на D0-D7

Для полуз. ~~сигнал~~ по исп. режим эт. состоящий в соотв. ш. данн. и состоящий

Бит ш. д.	Сигнал инт.
D3	ERROR
D4	SLCT
D5	PE
D7	BUSY
D6	ACKNLG

т.е. сигнал приходит через шинн. буфер 3 микш 555АПЗ (D085 и 4-3) 1923

CENTRONIX - паралл. инт. на печать

Адаптером могут работать любые печатные устр-ва, имеющие интерфейс "центроникс". В прошивку входит необходимый драйвер, обслуживающий данное ПЧ. Название этого драйвера совпадает с названием печатного устр-ва. В случае периср. ПЧ типа EPSON возможна выдача звуковых сигналов. 1 - 5 коротких выст. датчика ПЕ (т.е. комбинирован. 2 - 3 коротких, наизв. Зер. Он подчиненного процессора. 3 - 4 длинных, к.з. управляемого транз-ра головки. 4 - 3 коротк. 1 длинн. некоторым высокое напряжение. т.е. кешер. блок питания.

Возможно самостестир. ПЧ, для этого необходимо удерживать клавишу LF или FF включить питание, нажать расщепка на месте шрифта загруженного знака генератора. В принтере EPSON FX-800 много расщепок. Знаки микропринтеров. Тестирование производится до конца буфера и до выключения

Адаптер последовательного интерфейса (C02)

Подготовка модема к ЭВМ ЕС ПЭВМ. адаптер



Если длина связи менее 500 метров, то возможно подключение без модема. Длина линии связи определяется скоростью, передачу данных и как физическими свойствами (качеством) линии связи. Для скорости 9600 бит/сек не более 10 метров. МПА, 2. ЕС-8402 - мультиплексор передачи данных МПА, 3 - ЕС-8403, ПТА (ЕС-8378) модем 1200 КН ТУ 25-08.453-80

Программ. средства
Пакет прикладн. прогр. под ОС И-86
ОС СВМ ЕС изд. (и далее)
СРВ (сист. с разд. вр.) ОС ЕС 6.1

Цепи стыка С2 для 1841

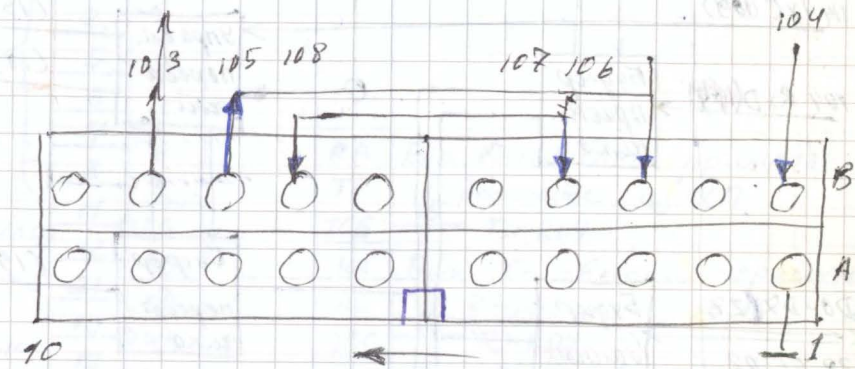
Наим. цепи	контакт	назначение
102 SG	A01	ск. земли + конт. A02, A06, A08, A10
103 TXD	B09	информация, цепи
104 RXD	B01	передаваемые данные
105 RTS	B08	принятые данные
106 CTS	B03	информация, цепи
107 DSR	B04	передаваемые данные
108 DTR	B07	принятые данные
109 DCD	A03	Запрос готовности АПД, принять данные
111	A10	АПД (аппар. перд. данн.) готово принять данные
		АПД, готово передать данные
		Запрос готовн. АПД, передать данные
		детектор линейного сигнала / Контроль приема
		переключение скорости АПД

Выход	Синхронизация
114	B02 синхрониз. передачи
115	B05 синхронизация приема
125 RT	A05 индикатор вызова
141	A09 запрос шлейфа
142	A04 готовность шлейфа

2001 18145

электр. параметры +12В

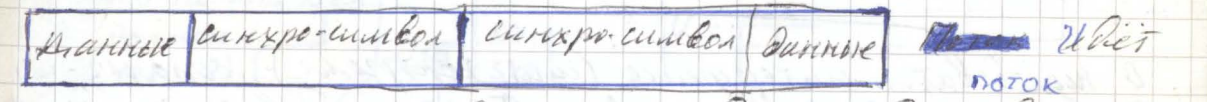
Адаптер преобразует код из 6 последовательных со суженными битами и выдает его в АПД с различной скоростью. Оборотное преобразование в 5-8 битный последовательный код.



Адаптер может работать в 2х режимах
Асинхронный формат передачи информации:



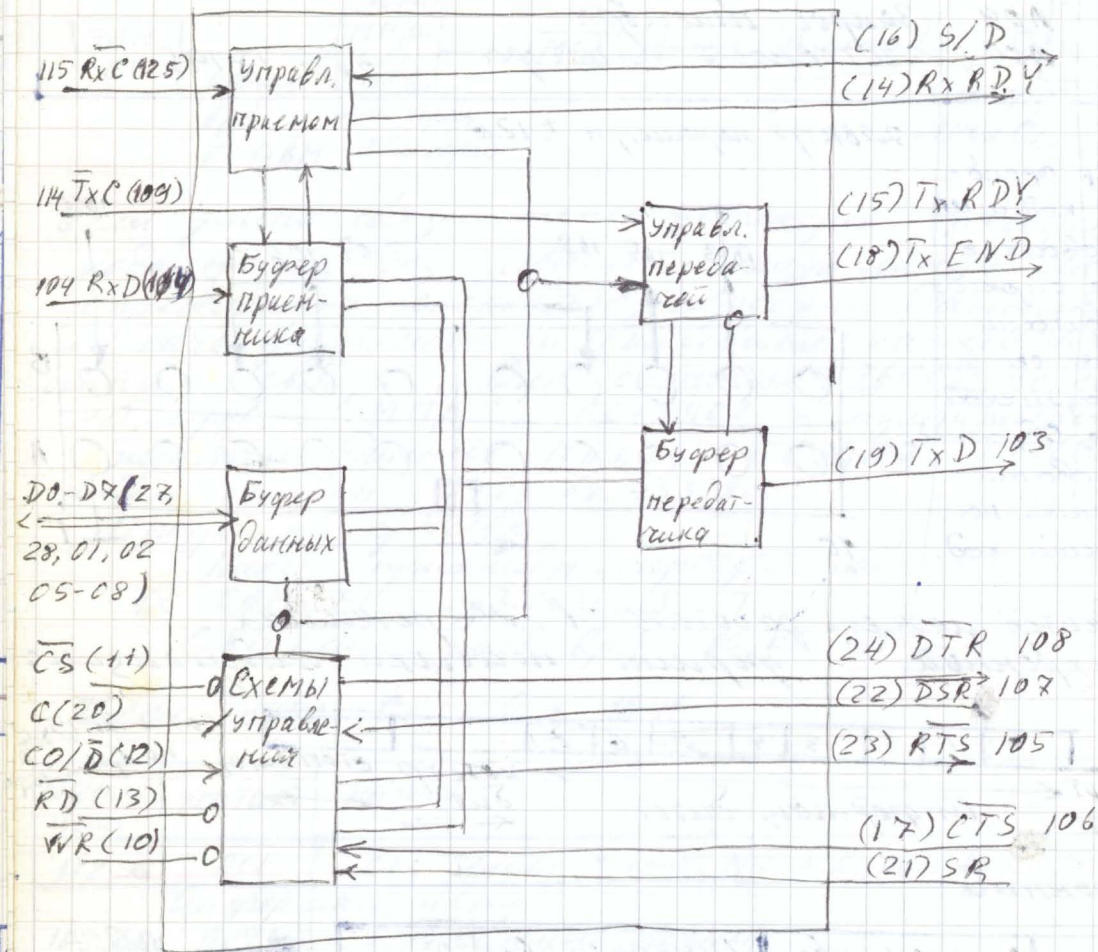
Синхронный:



синхронизацию, или надо передать данные то они выставляются в виде синхронизации.

Адаптер преобразует сиг-лы из уровня ТТА в уровень 2-полярных сиг-в стыка С2 и обратно. Действительным уровнем сиг-лов является уровень от 3 до 12 В по абсолютному значению. +12В соотв низкому уровню ("вкл"), -12В - высокому ("выкл")

1. Программируемый контроллер послед. интерфейса. INT 8251 KP 580 BB 51



В последоват. интерфейсе (или контролл.) использованы 5 восьмиразр. регистров. Рег. передаваемых данных, рег. принимаемых данных, Установка

8 бит передаваемых данных записываются парами через будфер DO-D7 поменяют в рег. будфера передачи и выводятся в последовательном формате через выход Tx.D. Данные принимаются

Контроллер последовательного интерфейса KP 580 BB 51A.

Вх/выход с сост.
3п/4т данных, упр.
сиг-в, информ. со-
стояния ЦП

Вх. выбор кристалла
Вх. сброс м/сх

Вх. разреш. 3п. в м/сх

Вх. разреш. 4т из м/сх

Вх. приемника м/сх

(цель 104 стыка С2)

Вх. такт. CLK/2

Вх. синхрониз. передач.

(цель 114 С2) по вых 19

Вх. синхрониз. прием.

по вх. 3 (цель 105 С2)

Вх. готов-ти АПД при-
нять данные

(цель 107 С2)

Вх. для передачи

сиг-ла в хот-ти

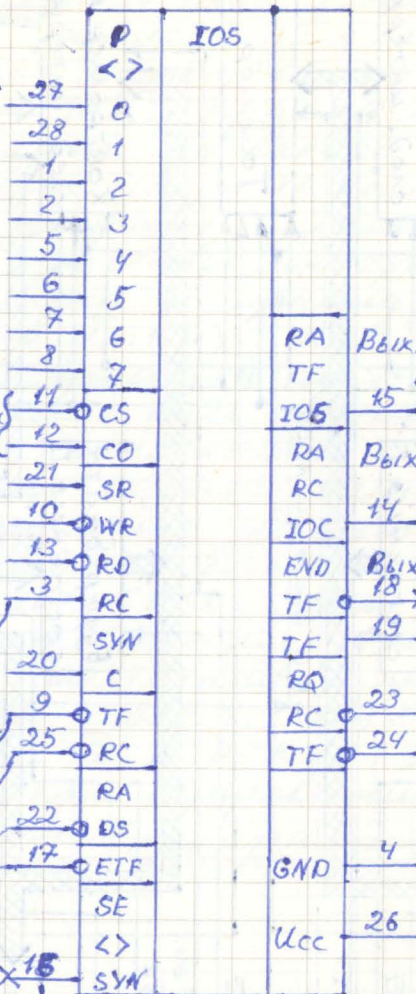
АПД, принять дан-
ные (цель 106 С2)

Вх. для передачи

сиг-ла в хот-ти

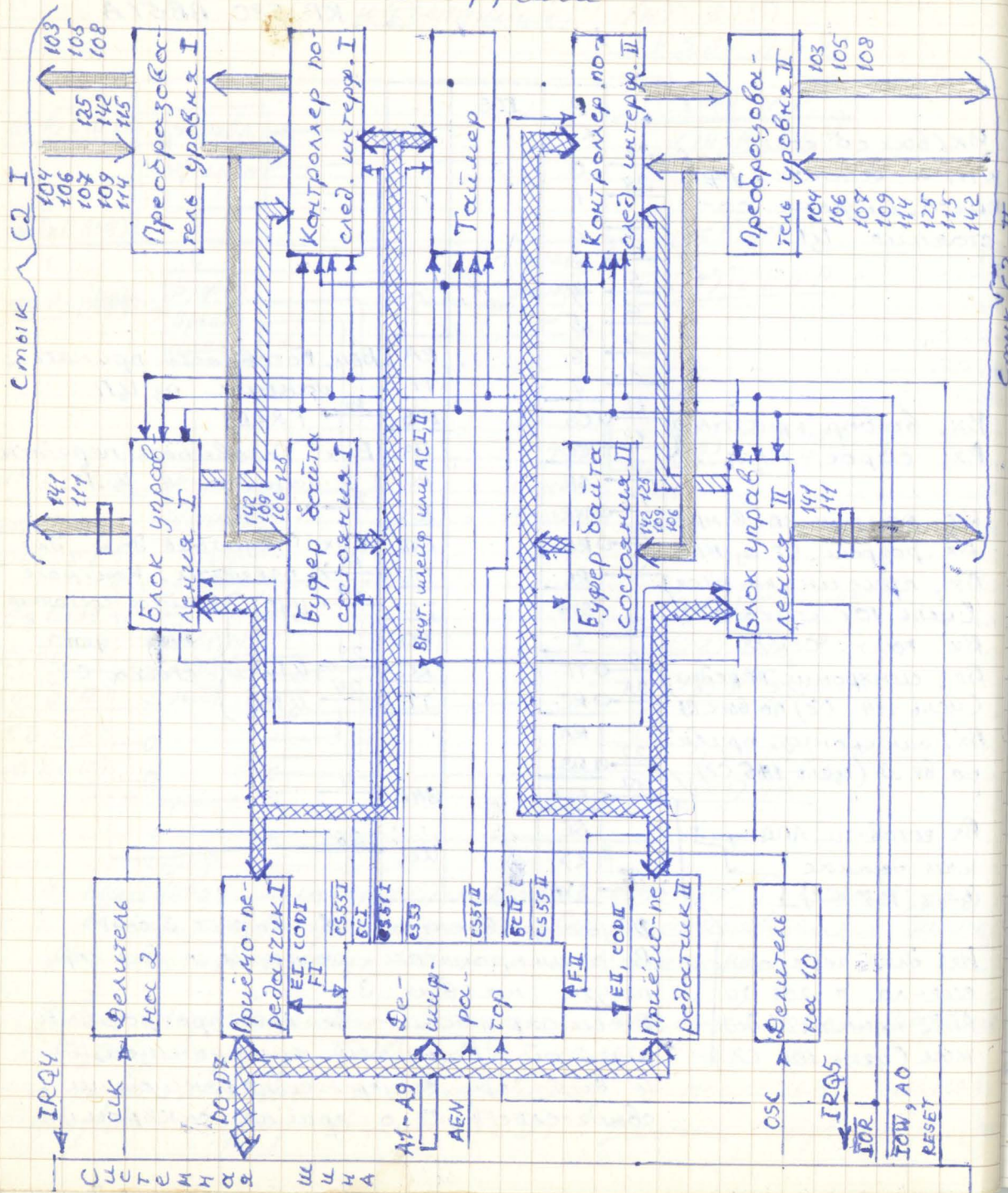
АПД, принять дан-
ные (цель 106 С2)

Вх. для передачи



Двухнаправленный вх/выход с 3 сост
В асинхронном режиме - вых при
паузе на вых. 3.
В синхронном - вх при програм-
мируемой внешней синхронизации
и вых. при внутр. синхронизации,
свидетельствует о приеме синхрониз.

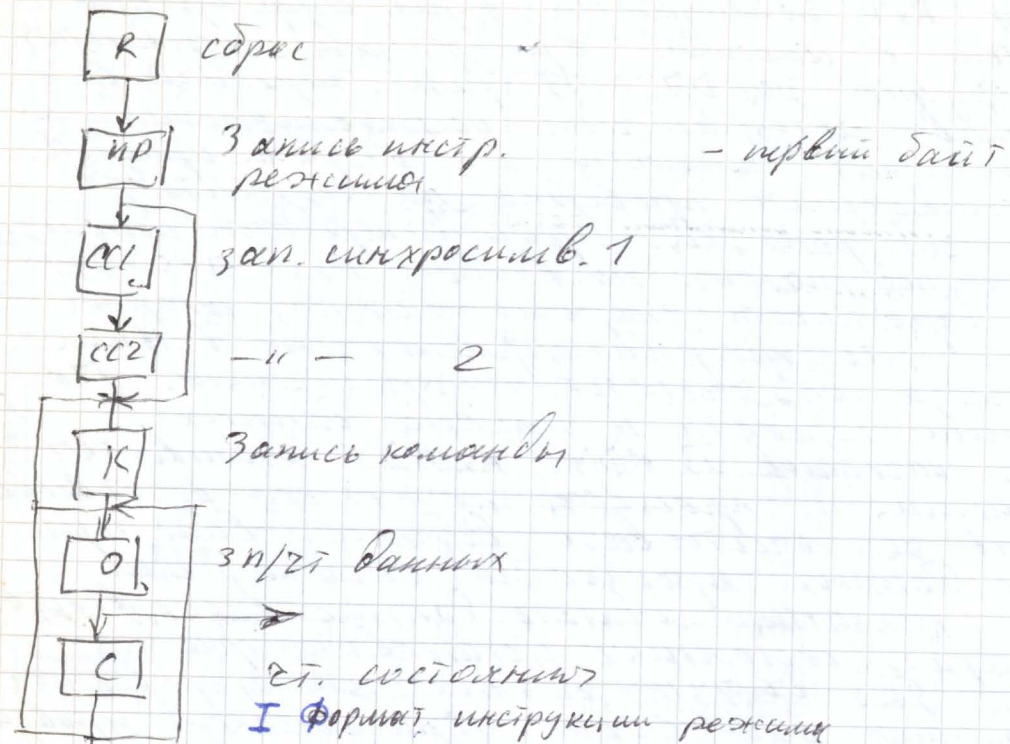
Структура адаптера последовательного интерфейса



по входу RxD инвертируются в рег. буфер приема и затем в парам. образ. каде отчитываются через буфер DO-D7. В рег. переадач в конце слова автоматически устанавливается вариант. бит чистоты, а в рег. приема осуществляется проверка на чистоту.

Для синхрониз. приема-передачи использ. сигналы, поступающ. по входу RxC TxC - их частота определяет скорость обмена, которая может быть пропорционально уменьшена в 16 или в 64 раза от частоты синхронизации. По скопированным передатчи и приема данных уровни сигналов Tx RxD, Rx RxD становятся высокими и процессор может соответственно записать или считать байты данных. Если при приеме данных произошла ошибка, или процесс. не успел считать данные в соответств. битах рег. состояний устанавливается флаг ошибки. Для считыв. данных, или управления используются вход COD. При высоком уровне записывается инструкция, режим и команды считаемая рег. состояний, при низком идет зп/от данных. Мух. еще имеет 4 сигнала DSR, CTS, DTR, RTS которые используются при управлении модемом.

Алгоритм программирования м/сх.



Режим синхронизации

		7	6	5	4	3	2	1	0	
00 - не верно										
Длина стоп-бита										
АС-15		0	1							режим
АС-1,55		1	0							Синхр.
АС-25		1	1							
1 СБ		1								
2 СБ		0								
Внешняя синхрон.			1							
Внутр. синхр.			0							
Кон-трост	ЧЕТ								1	
трост	НЕЧЕТ								0	
		0	0							5 бит
		0	1							6 бит
		1	0							7 бит
		1	1							8 бит
1	Вот									Контроль
0	НЕ									

II Формат инструкции команды.

Формат	код	команда
D0	0 1	Передача информации возможна Перед. инф. возможна
D1	0 1	Запрос о готовности АПД передать данные (108)
D2	0 1	Присл. инф. невозможна Присл. информ. возможен
D3	0 1	Пауза
D4	0 1	Сброс триггеров ошибок
D5	0 1	Запрос о готовн. АПД принять данные (108)
D6	0 1	Программный сброс м/х.
D7	0 1	Поиск синхросимволов

III При чтении или записи данных произ. байт не анализировать состояние контроллера. Структура байта состоит из следующих элементов:

D7	D6	D5	D4	D3	D2	D1	D0	
								Готовность приема данных от ЦП (вход. регистр буфера контроллера)
								готовности передатчика Tx RDU
								готовн. пр-ка Rx RDU ч. 14
								ответные данные для передачи ч. 13
								ош. готовности. В приемнике данных
								ош. переполнения - ЦП не успевает принять дан.
								ош. бита останова - бит не обнаружен
								пауза или захват синхрониз.
								готовн. АПД передать данные (108) ч. 22

2. Таймер

Адаптер обеспечивает интерфейс состоит из 2х каналов. Общими для обоих каналов являются таймер и делитель частоты. Сигнал с сист. ш. с внутр. ш. данных осуществляется через штифты сформирован на КР 580 ВА86 В202(4-7). Для задания скор. обхода штифтов таймер КР 580 ВВ53 (В175А4-7) используется 0 и 1

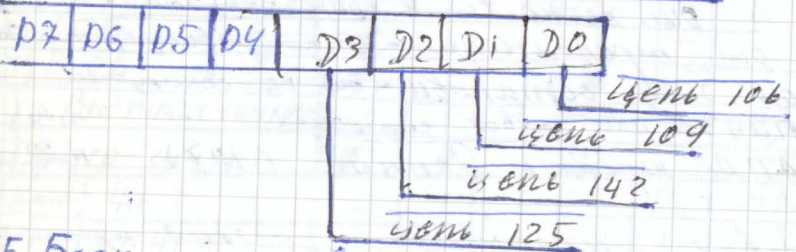
канал таймера, который работает в реж. 3, т.е. генерация сигнала с частотой $f_{вх}/N$ где N - коэффициент деления. Зависимость скорости обмена от частоты задана в табл. 1.

Скор. бит/сек	константа
19200	4
9600	8
...	...
150	512
75	1024
6400	12
200	384
100	768
50	1536

пример: $p-m, 1:16$
 Входная частота 1,229 МГц
 образует поле данных
 CRC на 10 м/сх. 555 АР2
 1175 Входи R_x и T_x
 объединены, т.е. f
 импульсы и передатчик равны.
 Синхронизация по передатч. контр.
 образует частотой $CLK/2$
 м/сх 555ТМ 2(К114) подает
 на вход С м/сх (20). Основу
 канала составляет контроллер

3. Преобр. сигн. из ТТБ уровней в двух полных $\pm 12В$ и обратно образует К170 АР2 передатчик К170 УП2 приемник

4. Бурер байта состояния для чтения данных с канала в интеррейнс ствия исполз. бурер байта состояния 2 (555 АР2 В238)



5. Блок управления. Для задания режима работы адантера, задание масок прерываний, доп. адресный - исполз-ет рег. управления, собранной м/сх. КР580 ВВ55А Канал А программ.- 97

на выводе. Канал В на вход и по разрядно соединен с каналом А для контроля. Разряды D0 - D3 канала С на вывод. D4, - D7 на вход и по разрядно соединены с младшей тетрадой С. для контроля масок прерывания.

Формат управления $из$ сигнала БЛ. управл.

D0	- запрос АПД в шлейфе (4.141)
D1	- режим скорости АПД (4.111)
D2	- индикатор вазели (4.125)
D3	- асинхронный режим
D4	- режим внутреннего шлейфа
D5	- резерв
D6	- сброс КР580 ВВ51
D7	- F-разряд, управ. адресацией портов

Канал А

Канал С исползует для задания масок прерывания при 3м 1 по соответствующему разряду. Будет сформ-т прерывание для 1 канала - 1RQ4 2 канала - 1RQ3 при приеме одного из сигналов:

D0	$T_x R D Y$ - прер. по го- товности передачи
D1	4.125 - прер. по го- товности приема
D2	$R_x R D Y$ - прер. по вкл-ю сост. цепи 125
D3	разр. прерыв-ния

Канал С

6. Дешифратор. Для адресации к тому или иному контроллеру исползуется дешифр. на вход котор. пост. адресов сист. ш. А1 - А9 и АЕН

на вых. ДШ сформ-т сигналы выбора контроллера (555 I, 555 II)

Блоков управл.: 555 I, 555 II Таймера: 553 прием/передатчиков: Е1, СОД1, Е2, СОД2. Буреров байта состояния: БС1, БС2, БС3, БС4

Назвие. портов	Адаптер 1	Адапт. 2
1. Блок управления КР580 ВВ55		
1.1. Запись в рег. управл. слова (PUC)	3FF	2FF
1.2. Запись в рег. управл. низких сигналов (канал А)	3FC	2FC
1.3. Ст. рег. управл. сигналов канала В	3FD	2FD
1.4. Зп/зтсч. канал (канал С)	3FE	2FE
2. Таймер (ВВ53 КР580 ВВ53)	Канал А	Канал В
2.1. Запись в рег. управл. слова	3FB*	3FB*
2.2. Зп константы (в сегмент)	3F8*	3F9*
3. Контроллер КР580 ВВ54		
3.1. Запись в рег. управл. сигналов байта состояний 1	3F9**	2F9**
3.2. Запись в рег. данных	3F8**	2F8**
4. Состояние байта буфера состояний 2	3FA**	2FA**

* - бит F=1 } регистра управл-го слова Эл. управ-ния
 ** - бит F=0 }

Настройка адаптеров последовательного интерфейса осуществляется программированием микс КР580 ВВ55А, ВВ53, ВВ54А:

1. Запись const 8A в порт 3FF (2FF - адаптер 2).
2. — 80 — — 3FC (2FC)
3. — 36(76) — — 3FB
4. Запись const мл. байта делителя в порт 3F8 (3F9)
5. — ст. байта — — 3F8 (3F9)
6. Запись const 40 в порт 3FC (2FC)
7. — 08 — — 3FC (2FC)
8. Запись инструкции режима в порт 3F9 (2F9)
9. — команды в порт 3F9 (2F9)

В результате настройки необходимо провести вкл. чипов 105, если в инструкции есть возможность передачи.

Если АРД готова, в ответ на указание вкл. чипов должны вкл. чипы 107 и 106 соотв. на входе программируемого адаптера

Тестовые средства и диагностирование.

1. Автотестов (в ПЗУ) выполняются при вкл. шт.
2. ТПС - записаны на дискете, входят в поставку машины.

Для работы ТПС необход. функционирование след. устройств:

1. Блок питания
2. Системный модуль
3. Модуль ОЗУ (основной модуль)
4. Адаптер ЭПМ и сам ЭПМ.
5. Адаптер НГМД и НГМД или ад. НМД + НМД
6. Клавиатура.

Автотест.

1. Тест процессора и подсист. контрольной ПЗУ.
2. Тест запрета прерыв. (инициализация рег. страниц контрол. ПД, ПП)
3. Тест контрол. ПД, ПП и сам ПД, ПП-зачисл. в регистры
4. Тест ОЗУ, до 16 Кбайт проверяется
5. Проверка контрол. прерываний 8259 и устан. вектора прерыв. INT05
6. Тест таймера 0 (инициализация) 8253 и устан. прерыв. INT1
7. Инициализ. и запуск контрол. ЭПМ
8. Проверка форматирования строк ЭПМ в буфере
9. Проверка линий ЭПМ
10. 2ой тест ОП - с 16 Кбайт контрол. эталонов
11. Тест клавиатуры
12. Проверка о наличии ОП с 8000 ÷ F6000 по 2 Кбайтам
13. Тест НГМД - наличие, проверка сост. адаптера после строк
14. Установка печати и базового адаптера стик-2
15. Тест ~~вспомогат.~~ виллестеро.

Автотест при обнаружении ошибки на первых шагах возвращается к началу теста. Автотест выдает след. звуковые индикации при обнаружении ошибки

Звук	сигн.	неисправн.
Вим.	каротк	
1	1	Ош. контролл. прерывания системного модуля
1	2	Ош буфера экрана адаптера ЭМ.
1	3	Ош линии интерфейса адаптера ЭМ
0	3	Ош при сбросе
0	1	Тестирование закончено, стартовая загрузка системы.

После проверки адаптера ЭМ ответ в сводиченных об ошибках выдает на ЭМ.

1. При включении машина не работает.

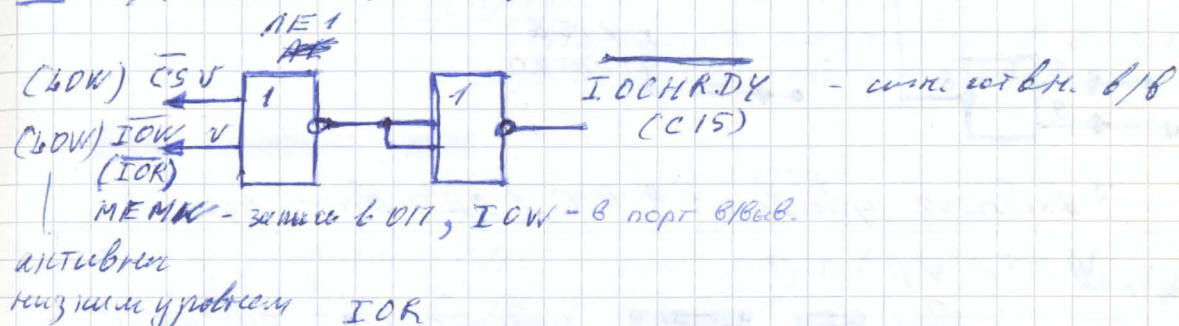
1. Проверяем вторичное питание блока питания системы. Если бл. пит. исправен, то переходим к миним. конфигурации машины. (Систем. модуль и основн. модуль) от.

Если появились звуков. сигналы, указыв. на неисправ. адаптера ЭМ, то это значит, что не работает ^{помощь} из удаленных адаптеров. Далее методом ^{помощь} установки адаптеров определяем неисправ. адаптер.

Если ~~при~~ при ~~main~~ конкур. звуковые сигналы не появились, то не работает либо сист. модуль либо основн. мод. 034. → необходимо поменять модуль 034, предварительно 2^{ой} модуль 2 В1. 034 предусматривает в 2 В0 с помощью перемычки. Если появились звуки, то неисправ. модуль 034. → устанавли. все адаптеры обратно, и загружаем ТПС и диагностируем 2 В1 (добившись ранее 2 В0)

Если при запуске модуль 034 звук не появился, то неисправен системный модуль. Поскольку при обнаружении ош на первых пяти шагах автотеста Ц.П. возвращаемся на начало теста, то для обнаружения неисправного узла можно применить метод останова Ц.П. Например: если мы задали останов Ц.П. по его адресу к таймеру (шаг 3) и Ц.П. остановился, то это значит, что первые два шага автотестера прошли нормально.

2. Ох. останов Ц.П.



MEMR
CS
на шаг 3: надо подать CS таймера и IOW 8/8
Останов по шагу 4: MEMW и A19 (обр. к 034)
после проверки шины адреса или сигнала управл. (встал процессор или нет).
Для проверки работы узла шинного формирования Ц.П. необход. привести в работ. пошаговой работы. т.е. Ц.П. останавливается при каждом формировании адреса.

W	LIA	LID	LY
1	FFFF0	ON WING (JMP)	MEMR
2	FFFF2	11	MEMR
3			
4			

Прерывание работы теста (УПР + СТОП) (две клавиши)

При выполнении тестов в отладчике, мы видим
 переключение подтекста и выполняем подтекст

Знак "-" является признаком отладчика
 Для того, чтобы загрузить подтекст,
 необход. загрузить директиву G(4) - исполнить
 CS-регистр IP - регистр отсчета записей программы,
 2542:0072 FA-CL нач. адр. который
 база \+1 алекс. хранится в рег.
 код команды ESI C9 + IP
 25492

Для просмотра команд отладчика, можно
 ввести команду P

R [регистр] - в 16-бит. слоб. можно указ. инт.
 R - отобразить или изменить инт. в регистрах
 ЦП

Пример R CS Ax 0000
 4000 0055

D - область или адрес
 ++ отобразить
 Слво: 18 - FF FF - 28
 DАМР памяти D4-D7 D8-D11 D12-D15
 (область) D0-D3
 адрес и длина области
 D FE00:0 L 1000 D FC00:0 L 4000 отобразить
 16 Кб 1739

E "Адрес [список] - изменить содерж. ОЗУ (3п)
 Бур. Диск
 E B800:0 L 56 L 57 (зап. 2x байтов по четв. адресу)

F - область список Заполнить область ОП байтами
 F B800:0 L 300 L 77 список (инт.)
 адрес длина области в байтах

"I" порт - считать значение порта
 "O" порт байт - записать байт в порт

I L 2B0 A9 ?
 O L 3F2 L 1C Записать в порт 3F2 байт 1C
 порт байт инт. НГМД
 O L 3F2 L 2D - вкл. В НГМД 1C - включение НГМД (заг.) А

M "область адрес - передать обл. в ОП
 (обл. кот. необход. передать)
 нач. адр. области посылки

M L FE00:0 L 1000 L 6000:0
 обл. ОП и отзн. нач. адр. обл. посылки

Слоб. адрес - команда сравнение областей ОЗУ
 C L FE00:0 L 1005 L 6000:0 четв. не совпадающим
 выводит на экран

V [область] или [адрес] реассемблировать
 т.е. отобразить содержимое ОП в
 формате Азиска ассемблера МЦП

V L FFF0:0 -> 06 L 1F расч. код
 FFFF:0000 5A 5B E 0000 JMP F000: E05B ?

A [адрес] - ассемблировать машин. команды
 ассемблера а отладчик переводит
 в машин. код, устанавливает адресов.

Наиболее жестко удовлетворены командой 14, 17

MOV [100]
↑ адрес смещения
по этому адресу пос. содерж. рег. DS + 100

R_L AX - изменить регистр / отображить регистр.
R_L DC 6666 - записать в рег. после :

MOV [00], AX

3. JMP адрес - команда безусловного перехода.
Данная команда предназначена для записывания адреса перехода.

INT 13

Считать сектор с ~~длинами~~ радиусом 10
поверхности O (т.е. центра O) и номер сектора 1

1. Напишите про зрелище

INT3 - возврат в область (в систему)

✓ 4000:0

$DX = 00 \overbrace{80}^{\text{ст. сект. с движом}} \text{ и } \underbrace{\text{угр-вои}}_{\text{намер. поправки}}$

CS = 4000 } root. addr. group
IP = 0000

4. G - запуск программы.

MEMW — инт. секретизации ввввв
 LHA которого будут наши
 LHD адреса и данные

Адаптор ЭЛИ (ЦГА)

ЕГ-1041.002, E13.088, 616

Для подклю. цветн. видеоконтроля (электроника) (электроника) (электроника)
или чернобелого (электроника) (электроника) (электроника)
к системному модулю. Адаптер ЭЛИ
реализован на базе контроллера расстановки
ручного терминала, [МС 6845 (СМ608)]
импорт болгария

обеспечивающий интерфейс расстановки терминала.
Терминал, контролируемый Ц.П.,
позволяющий воспроизводить 2 основных
режима: 1. Графический режим изображ. с
переменным форматом с адресацией
всех точек.

2. Алгоритм - цифровой (знаковый)

Для проверки информации на экране
используются память регистры.
(буфер данных)

Буферная оп. позволяет хранить в знаковой
режиме несколько строк (1 строка \approx 2 кбайта)

В знак. режиме существ. 2 формата
изображ. на экране.


Первый формат - основной 25 строк по 80 символов
т.е. 80×25 для мониторов с высокой разрешающей
способностью. Для регенерации экрана требуется 4 кбайта
буферной памяти

Второй формат - 25 по 40 символов (40×25) с низкой
разр. способностью, 2 кбайта буферной п.

В обоих режимах символ определяется
знакомесом на экране (8×8 точек изображения)
 8×8 - матрица экрана.

Матрица (знакомесом) формируется генератором
знаков, содержащим таблицу изображений
или 256 знаков. Таблица кодировки знаков.

Знаковый режим. Обозначает-ся ^{кодировка} ~~аналоговыми~~ ^{аналоговыми} ~~аналоговыми~~ ^{аналоговыми}
ES COM
DC - COM - станд. кодировка

В нашем адаптере знаковый режим обеспечивает
16 цветов переднего плана и 8 цветов фона
для изображения символа.  фон
Можно выделить
1 из 16 цветов - границы экрана.

Буферная память реализована на
элементах динамической памяти 565P45B ²⁵⁶
(565P46 ¹²⁸)
Чл. A103 E103 ÷ A121, E121 - буфер данных

Регенерация, осуществляемая за счет
чтения информации для поддержки
изображ. на экране данных.

Буфер экрана имеет 16 кбайт. - стандарт CGA
8-кбайт определяют коды символов и
8-кбайт вводят атрибуты.

Генератор знаков - элемент статической оп.
См. А. 2 (1886) мкр. А039 (D16) - КР537P410

Эта мсх. триагружаемая (2 кбайта).

Разрядов паритетов нет (в буфере тоже)

Доступ к буферной пам. осуществляется
с использованием адресного пространства
B8000 по BFFF. - это 32 кбайта. (В 034

этих адресов нет.) Доступ к
генер. знаков осуществляется через
адресное пространство буфера данных.
при этом существует порт 3DF, который
выбирает память.

Вам к генер. знаков то нулевой разряд
этого порта 0.0 = 0.

Процессор и видеоконтр. имеют равный доступ к буферной
памяти, за исключением адресов, связанных с доступом
процессора к памяти так же в течение адресного

Процессор имеет доступ как к буферу данных, так и к генератору знаков. (Для коррект. в текстовых программах).
В знаковой ренж. индексируемый знак определяется в буферной памяти двумя байтами. Четный байт - код отображения символа, нечетный - код атрибута.

Код символа								Код атрибута							
7	6	5	4	3	2	1	0	7	6	5	4	3	2	1	0
D0 - D7								D8 - D15							
M-зетн.								M+1 нечетн.							

Код символа используется для генерации изображения знака из памяти генератора знака. Код атрибута дешифрует цвета:

Вид атрибута	Обозначение	Назначение
7	84	мерзание переднего планка знака
6	R красн.	(мерц. символа)
5	G зел.	ответ. за 8 цветов цвета знака
4	I - интенси = 0	
3	J	
2	R	опред. цвет самого знака - передний план. (16 цветов)
1	G	
0	B	
		0000 - черный 1111 - белый

В черно белом, это градации черного цвета.

Графич. режимы работы.

Контроллер CM609 может быть перепрограммирован на граф. ренж. работы - буфер диспл. предоставляет собой карту изобр. эл. экрана, который определяет цвет всех точек экрана. Сущ. следующие форматы графика.

1. 24-цветная графика малой разрешающей способности: 100 рядов по 160 элементов (точек) (160x100). Для этого требуется 8 кбайт буферной памяти.

2. 24-цветная граф. средн. разр. способн. (320x200) фактически основной формат нашей ПЭВМ. Тр-ся 16 кбайт буферной памяти.

3. Черно-белая графика высокой разреш. способн. 640x200. Тр-ся также 16 кбайт буф. пам.

7	6	5	4	3	2	1	0
I	R	G	B	I	R	G	B

Байт буферн. памяти описывает 2-ую точку экрана. Точка окрашивается в 1 из 16 цветов. Этот режим ניתן неогранич. от ренж (40x25)

2-й ренж.

7	6	5	4	3	2	1	0
CI	CO	CI	CO	CI	CO	CI	CO

1-я, 2-я, 3-я, 4-я линии

При этом ренж.

Элем. экрана приобретают цвет 1 из 16 цветов цвета, либо 1 из 3-х цветов одной из двух панелей (8 цветов). Байт индирект. буфера описывает 4 эл. экрана (точки). Цвет цвета точки определяется рег. выбора цвета порта 3D9 разрядами с 0 по 3, (см. ниже).
№ используемой памяти (т.е. цвет) определяется разрядом 5 порта 3D9. Комбинация разрядов CI, CO

CI	CO
0	0
0	1

Точка окрашивается в цвет цвета (разряд 0-3) 3D9. Точка окрашивается цветом первой (или второй) панели (0-3) 3D9 из предвыбранной памяти первой, или второй панели (зел.) если 5 разряд = 1 порта 3D9, или второй панели (зел.) если 5 разряд = 0

CI	CO	
1	0	- точка окрашив-ся в ^{цвет 2} фиолетовый, или красной.
1	1	- точка окраив-ся в ^{цвет 3} белый. $5p = 1$ и желт. $5p = 0$

3. Тернобелый (640 x 200)

В этом реж. байт буфера описывает 8 точек (1p)
 В этом реж. для цветного макет. можно
 выбрать 1 из 16 цвет диалог в рег-тре 3D9.

Адаптер Визуал. адреса п.в/в :

1. 3D4 - индексный рег. контроллера CM607
2. 3D5 - рег. данных контроллера CM607
3. 3D8 - рег. выбора режима
4. 3D9 - рег. выбора цвета.
5. 3DA - регистр состояния адаптера
6. 3DF - регистр выбора палитры.

Контроллер CM607. (аналог MC 6845)
 KM 1809 BGG

Описание выводов контроллера
 пин 2 (F054)

Контроллер управления ЭЛИ СМ607
1809 ВГБ

	D	X/Y	MA	4
	<>		0	5
33	0		1	6
32	1		2	7
31	2		3	8
30	3		4	9
29	4		5	10
28	5		6	11
27	6		7	12
26	7		8	13
25	CS		9	14
24	SE		10	15
23	RG		11	16
	CE		12	17
	RD		13	
22	WVR		RA	38
21	SYN		0	37
3	CLP		1	36
2	SR		2	35
			3	34
			4	
1	*GND		SYN	40
			Y	
			X	39
20	*Ucc		MR	19
			DE	18

Контроллер состоит из программируемых генераторов кадрового и строчного синхронизмпульсов, программируемого регистра адреса регенерации, счётчика линии сканирования в строке, программируемой логики курсора, регистра светового пера и схемы упр-ния для связи с шиной процессора. Контроллер имеет индексный регистр и рег-р данных, программируемых ЦП через шину данных.

ножка	назв. сигнала	функция
1	06	Земля
2	SR bx	Reset сброс
3	CLP bx	Световое перо (неиспользуется)
4 ÷ 17	MA0-MA13	Вых. сигналы адреса регенерации внутр. регистров - R13 - R12. По шине MA выбирается адрес буферов дисплея при регенерации экрана (кадр. эт. индр).
18	DE(EDS) вых.	Сигнал DISPEN - разрешение свечения возможность определения длительности прямого хода луча по горизонтали.
19	MR (EOR) вых.	сигнал CURSOR - выдается при совпад. текущего адреса MA с адресом курсора. Внутр. рег. 14 и 15
20	+5B	Пит.
21	SYN bx	ССЛК. Меандр 4МГц. 540 нсек
22	RD, WR bx	Входн. сигнал управления. ТТ/ЗП 1 - эт. IOR, 0 - эт. IOW портов контр.
23	CE bx	Входной сигнал. Защелка информации по заданной адресной сигналу (160) происх. защелка выдачи информации
24	SE, RG bx	Выбор регистров кентрала. (сигн. AO) при 0 выбирается индекс. рег. при 1 - рег. данных (1 из 18 внутренних регистров)
25	CS bx	тип селекти. Выбор кристалла. По сигналу IOR, IOW разрешает разрешать сигналы 22 и 23
26-33	D7-0	Двухнаправленная шина данных.
34-38	RA00-RA04	Растровые адреса строки. В машине выбирается адрес строки сигналом из генератора знаков.
39	SYN x	Вых. строчных синхронизмпульсов
40	SYN y	Вых. сигнал кадровых синхронизмпульсов.

Индексный рег., и рег. Данных контроллера 3D15
 -использ-ся для программирования и обеспечения
 интерфэйса видеомонитора, форматов и
 изображений. Рег. данных контрол. управляет
 собой 18 внутр. регистров. Выход
 этих 18 внутр. рег. осуществляется
 индексным регистром, т.е. загрузка рег.
 данных индексацией указывается адресом
 индексного регистра. Это происходит
 при индексации, или при
 перепрограммировании контроллера.
 При индек. проходит сброс и
 16.П. послед. загружает 18 внутр. регистров
 из таблицы, хранящихся в В105. или
 программы, которые несут всю информ.
 о работе контроллера и адаптера.

Рег.	Функция	Значение параметра	
		80x25 ^{симв}	160x100 ^{симв}
R0	Опред. период строчного синхрониз.	71 ^{крит}	38 ^{порт. ност}
R1	Число отбросов в строке символов	50	28
R2	Положение строчного синхрониз.	5A	2D
R3	Длительность строчных синхрониз.	0A	0A
R4	Период кадровых С. И.	1F	7F
R5	Регулировка кадров. С. И.	06	06
R6	Число отбросов на экране строк	19	64
R7	Полож. кадрового С. И.	1C	70
R8	Режим переключения	02	02
R9	Число линий сканирования	07	01
R10	Начало курсора	06	06
R11	Конец курсора	07	07
R12	Начальный адр. регистр. Букв.	00	00
R13	Выст. старший байт	00	00
R13	Нач. адр. рег. дуп. диспл. мл. байт	00	00
R14	Полож. курсора ст. байт	00	00
R15	Пол. курсора мл. байт	00	00
R16, R17	Световой перс	неиспользуется (R=3 и R=6)	

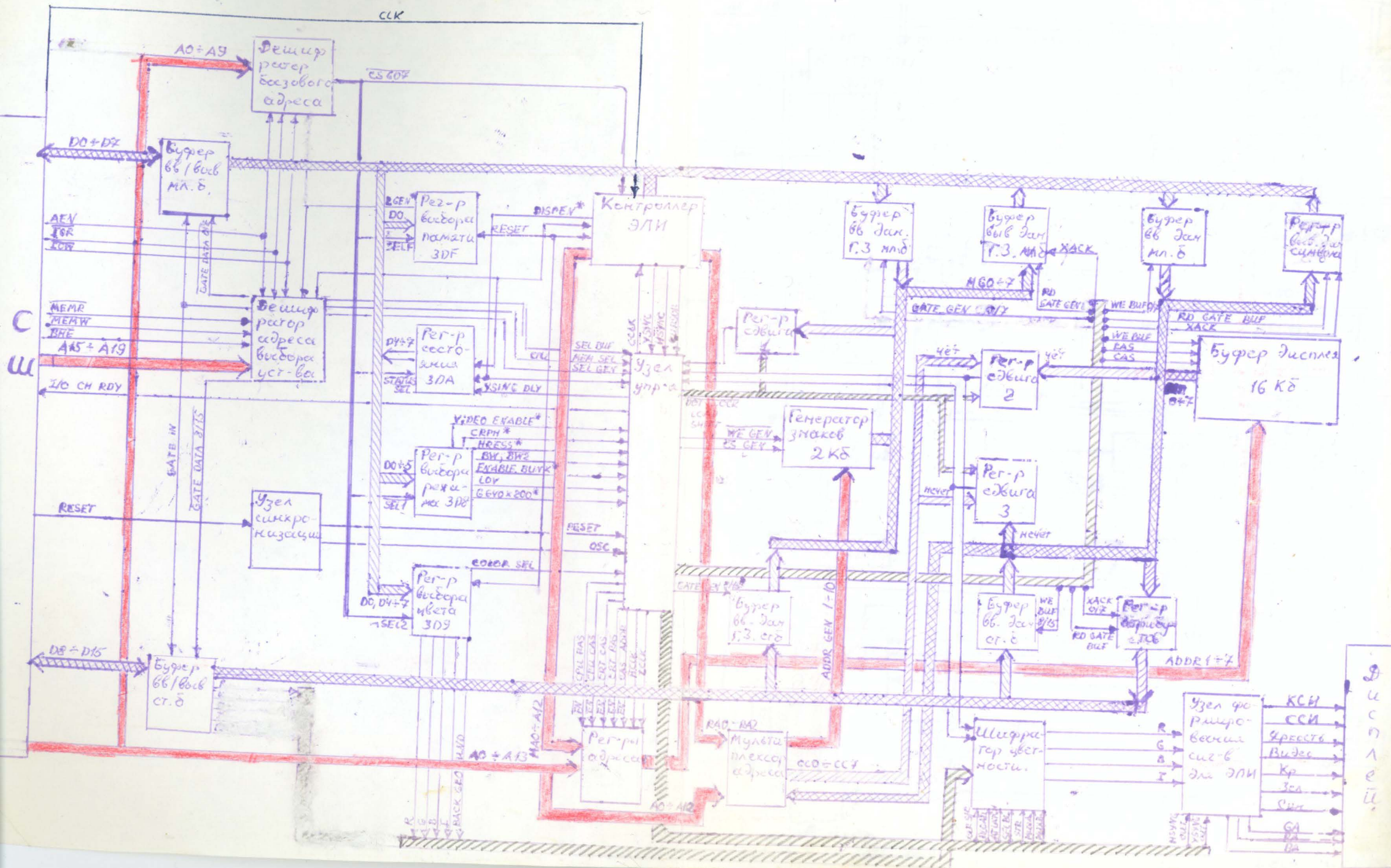
Содержимое с R0 по R11 после индексации
 не изменяется.
 R12-R13 - адрес первой ячейки, которая отобра-
 на экране (левый верхний знак по умолчанию).
 В програм. редакторе R12-R13 осуществляет
 сдвиг на строку или символ.
 Содерж. рег. R14-R15 определяет
 положение курсора на экране. Программ.
 он перемещается. R10-R11 определяет формат
 курсора. В т. редакторе R14-R15 осущ. перемещ. курсора.

Регистр выбора режима 3D8.

6 разр. регистр, используемый только для
 ввода (после запрограммирования) опр. режима
 (1.5 0-3 микс В147, 1.6 микс 1177 P.4-7)

Разряд	Функция
0 = 1	80x25 3 знак.
0	40x25
1 = 1	320x200 графика
0	знаковой реж.
2 = 1	черно-белый реж.
0	цветн.
3 = 1	разр. видеосигнала. Запр.
0	Запрещение видеосигн. когда меняется режим. замена знаков стр. график. р. на алф. - цифр.
4 = 1	Ч/Б. режим 640x200 1 из 8 цветов фона прямой углан. 3D9 выбор. исв. режим
5 = 1	Измен. интенсивн. фона дитом микширует только для знакового реж. ин. 7 разряд Если 5 → 0 то 7 разряд атриб. определяет повышенн. яркость фона (выделение) Если 5 → 1 то 7 разр. задает микширование знака

не используются



Рег. состояния ЗД.А.

■ Необход. для того, чтобы ЦП знал, что адаптер работоспособен.

(Л.6-К169) 4^х разрядный - использует только для считывания

Разр.	Функция
0	1 - разрешение доступа сигнал DISPEN в буферн. памяти & со стор. проц. фактически разрешение выдачи интр. на экран. Включившись прямой ход синхронизм. сов. по шине данных
1 и 2	резервные
3	кадровый синхронизм. по линии ЦП провер. обратный ход по кадру, в это время буфер диспен. доступен центр. проц. т.е. прогр. можно интр. в буфере

Рег. выбора цвета ЗД.9

6 разр. рег. использ-ся только для вывода.

(Л.6 D178)

Разр.	Функция
0=1	синий цвет В
1=1	Зеленый G
2	Красный R
3	выбор интенсивности I
4=1	Выбор интенсив. цвета цвета
5	Выбор цвета матрицы (320x200) При варианте матрицы и цвет выбирается в град. и цветовых редакторах
5=1	В завис. от СОС1 (см. выше) цвет голуб. тупиры. белый - первая матрица

Определяет выбор цвета
границы экрана (40x25)
& (320x200) устанавли-
вается цвет фона
экрана.

5 = 0

Зеленый, красный желтый - 2 адр.
памяти

Регистр выбора памяти ZDF

для разрешения обращения к знакогенератору - так как использует одно и то же адресное пространство B8000-BFFFF как и буфер. Поэтому, то для загрузки знакогенератора при смене таблицы необход. учесть рег. ZDF

в "01" и записать const в ZDF - нуль. После загр. знакогенер. в ZDF записывается const "00" а в ZDF записывается необходимых режимов, и при 0 знакогенер. ZDF обращение происходит к буферу системы. (Л. 14 ш/х 6439)

Описание структурной схемы

Выш. адр. базового адреса ZDX (на структур. не показан) L10K, B298 AEN=0 2299

A9 A8 A7 6 5 4 3 2 1 0			
1 1 1 1 0 1			
B199 3177	выбор рег.	1 0 0 0	Isel 1 действ. на триггер
D9 1777	выбор цвета	1 0 0 1	Isel 2
ZDA K169	рег. состояние	1 0 1 0	STATUS только при чтении
ZDF 4439	выбор памяти	1 1 1 1	Isel F
ZD4	индекс. рег. CM607	0 1 0 0	Не используется
ZD5 F054	рег. данных CM607	0 1 0 1	LPEN STR - 1100 1101
	ввод, контролл.	0 x x x	IC607 - выбор ш/х CM607

Зеленый, красный желтый - 2 адр.

Регистр выбора адреса устройства, Л. 10 Основным ш/х A298 + A303, A307

SEL BUF - выд. буфера сист.
ICPU MEM SEL - контролл. ЭВМ
SEL GEN - обр. к генер. знаку.

Буфер ввода данных.

Л. 6 - шина данных D0-D7 ш/х. A169. четн. адр.
Л8 - D8-D15 - четн. код атрибутов 233

Буфер ввода данных для генератора знаков.

Л. 8 A245, C245 (D14) системы MG 8 - MG 15
Л. 2 F039, H039 (D13) системы MG 0 - MG 7

Буфер вывода данных из генератора данных.

Л. 2 ш/х B052 (E13)

Регистры адресов.

Л. 3 - полностью Рег. адр. необходим
1. при загрузке буфера сист. проц. по адресной шине и 2 при регенерации буфера сист. от контролл. по адресной шине. Регистр формирует адреса точек памяти. - сист. вх. ADDR 1-7.
Шины адреса A01-A13 (вывод) сист. шины. происходит загр. от ЦП (перезагрузка) ш/х. A073, B078, C073, D073, E073, F073, G073, H073, I073, J073, K073, L073, M073, N073, O073, P073, Q073, R073, S073, T073, U073, V073, W073, X073, Y073, Z073. должны присутств. сигналы разрешения EN CPU RAS ADDR для регистров C084, H084.
EN CPU CAS ADDR

Далее через рег. 0084 по СИ СБСК
форм. адрес ADDR 1-7 который поступ.
на м/х памяти буфера данных.

Загрузка от контролл. (эт. и регистратора 01)
От контролл. МА10-МА12 на регистр. м/х D073
и м/х 7073, сигнал разгр. EN CRT RAS ADDR
Синхр. проток. по строкам - RAS

Буфер дистанции Л. 4 м/х РУ5В
Путь загрузки для текущего адреса (символ)
сигн. D0-D7 WE BUF(0/1) 7114, к 120. Считывание - D169
Путь для загрузки адр. (код атрибута)
D8-D15 сигн. WE BUF(8/15) 7103 к 103. Счит- F23
Запись проводится по сигналу WE BUF. RAS - выбор адреса
Регистр символов строки, CAS - выбор адреса столбца.

Л. 6 м/х D169. Рег. атрибута - Л. 8 F238

Мультиплексор адреса

Для формирования адреса загрузки
генератора знаков и формиру. адреса
сбора матрицы знаков.
Формир-ет 11 разгр. адрес ADDR 0/10
с буфера дист. пост. код символа MD0-MD7
7207, 7207, 7214, 7214 и мультиплексируется с A3-A
из рег-ра адреса, образуя ADDR GEN 3-10
Контролл. поступ. адрес строки RAS-A
на м/х 7200 и мультиплексируется соотв с A0-A
из рег-ра адреса, образуя ADDR GEN 0-2

Генератор знаков. Г. 3. Доступ к Г. 3. при
м/х A039(D16) RAM KР537PY10 отключении VIDEO ENABLE

Регистр сдвига 1. (только знаковый рег.)

Паралл. код байта строки знака, сигналы
MG07, поступает на рег. сдвига M142 Л. 5
для преобраз. в код свет.
сигналы GNG DOTS. Их совпадение
дает свечение экрана.

Рег. сдвига 2 рег. сдвига 3 для графического
режима.

Рег. сдвига 2 м/х C272 и 7272 Л. 9

Рег. сдвига 3 C272 и 7272 Л. 9

Ширратор цветности. Л. 9

Необходим для выработки сигналов цвета TRGB
при различных режимах и форматах.

A278, E278, 7278 - триггер ТМ8

Шир. цветн. предт. коды 4 входные мультиплексоры
на информации. Вход в предт. последовательн.
заводятся сигналы управления цветом, а
на управляющие входы заводятся сигналы,
опред. режим работы модуля адаптера.
(Рв. сигналы упр.-MUX.A и MUX.B.) Нулевой и
первый вх. мультипл. управляет инт. цветом
в знаковом режиме. На них подается
разрядный код атрибута (цвет знака, и
цвет фона). Если разряд символа
не требуется в м/х, то выход мультиплексора
передает сигн. с первых входов (цвет фона).
Третий вх. мультипл. в знаковом режиме
опред. цвет графич. экрана.

В режиме 320 x 200 цвет точки определяется сигналами на 2^м и 3^м входах мультиплексора, при этом цвет цвета (третьи входы) задается разрядом рег-ра цветности, 3D9 раз. 3.

При переносе данных графика 640 x 200 возможны два цвета. Первый цвет при нулевом знач. разряда определяется знач. точки (мультипл. при этом закрытой) и цветом цвета, заданные в рег-ре цветности 3D9.

Узел формирования сигналов для ЭЛМ. Л.15

Для электр. MC 6105 на вх. тр-ке VT1 происходит смешение сигналов цв., интенсив., кадр. и строчных синхронизмусов. Вых. на жк-мон. - Видео.

Характеристика выходного сигнала:

Регенер. Экрана идет с частотой 50-60 Гц. Длит. сигнала составл. 0,2 мкс. Период следования T-16 ÷ 67 мкс.

Строчный синхронизмус. Период следования

64 мксек. Длит. син-4,5 мксек.

миним. период следования синх. цветн.

Видео синхронизм. } 140 мксек
повышенной яркости } Длит 75 мксек

В электр.-ке MC 6105 используется полный телевизионный сигнал.

Гост 7875-79

Частота строчн. разб. 15625 Гц.

Интерфейс адаптера ЭЛМ:

Наимен. сигнала	N контакта	Назначение
ССИ	В01	Строчный синхронизмус
КСИ	В02	Кадровый синхронизмус
Яркость	В03	Сигнал повышенной яркости
Видео	В04	Полный телевиз. син-л
R	В05	Красный
G	В06	Зеленый
B	В07	Синий
RA	В08	Составляющая видео син-ла R
GA	В09	Полный видеосин-л G
BA	В10	Составляющая видеосин-ла B
Земля	A1-A8	

Контакты В01 ÷ В03, В05 ÷ В07 предназначены для подключения видеомониторов, имеющих цифровые входы и разделяющую синхронизацию.

Контакты В08 ÷ В10 предназначены для подключения цветного в/монитора MC 6106. Составляющие R и B формируются при смешивании син-л в красного и синего цвета с син-ли I соотв. на тр-ках VT3, VT4. На В09 с VT2 поступают син-лы цветов (зелен) ~~интенсивности~~ интенсивности, смешанные с син-ли строчной и кадровой развертки.

На контакт В04 подается ПТС для в/монитора MC 6105; формируется следующим образом:

- син-лы цветности и интенсивности (R, G, B, I) с вх. Н19 через ограничит. резисторы R3 ÷ R6 поступают на базу VT1. Наименования - R6/R3=8 R5/R3=4 R4/R3=2 - каждая составляющая полного син-ла в два раза по уровню ниже предыдущей.

- син-л строчной и кадровой развертки поступает на базу VT1 обратной полярностью по отношению к син-лу цветности.

Узел управления л5, 6 (J170, M170, M173), 7 (E201, F201, E202, л11 ÷ 14

- управление буферами вв/выв л. 5, 13, режимы движения
- формирование сиг-в для шифратора цветности л. 12
- формирование низкого I/O CH RDY для удлинения цикла записи по сиг-лу CPU MEM SEL л13 F394 + F406
- формирование такта CCLK л11, 13
- формирование сиг-в MSYNC OUT (строчн синхросигн.) и VSYNC OUT (кадр. синхросигн.), управление V в режиме 40

Регенерация буфера памяти в режиме 80x25. Контроллером формируется локальный адрес регенерации МА по спаду 1 сиг-ла CCLK, на основании содержимого рег-в R12, R13 заносится в регистр адреса по фронту 2-го CCLK. По адресу МА из буферной памяти считываются два байта и заносятся в регистры символа и атрибута по фронту 3-го CCLK. Код символа поступает через мультиплексор адреса на генератор знаков вместе с адресом линии знака RA из SM60F. Считанные 8 бит по сиг-лу LOAD заносятся в регистр сдвига 1 и по синхросигналу ROT CLOCK выдаются на шифратор цветности. Код атрибута сразу поступает на шифратор. Шифратор цветности с использованием атрибута формирует выход ~~цветности~~ цветности адаптера.

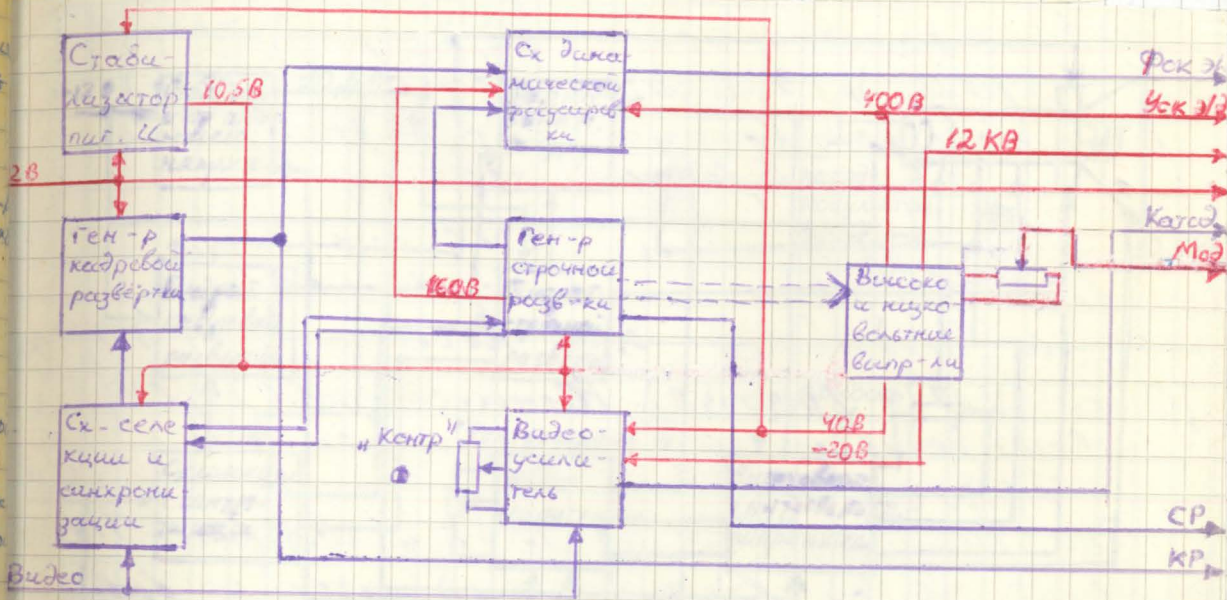
За время отображения на экране ~~линии~~ сканирования символа адаптер производит выборку из генератора знаков кода следующего символа и его атрибута, выбираемая из буферной памяти по адресу МА+1. В строке - В линии сканир.

После отображения первой строки знаков адреса RA линии в контроллере устанавливается нулевой адрес МА становится равным адресу 1 знака след. строки.

После отображения 25 строк контроллер устанавливает адрес регенерации, равный локальному МА и RA=0.

В узле синхронизации основным является генератор синхросигналов л. 7375 л. 12 K1310GF84 вост. 12 осс

Видеомонитор "Электроника МС 6105"



1. Стабил. пит. $\approx 10,56$ Вост. 2 Вост. мит каскадов сх. видеомонитора. Тр-р VT-2 для отсечки, 2 Вост. при измерении токов нагрузки. VT1 предназначен для поддержки 10,56 Вост. мит. Питание осцил-от от источника 40В. Предел напр. стабил. 10,3-10,8 Вост. мит. (R3 или R7) на разных схемах. 10,5 мит. сх. видеосигн., сх. селекции, сх. вост. добавки, генератор строчной развертки.

2. Генер. строчн. развертки

Генер. совмещен с высоковольтн. выпрям.
трансфр. называется диодно каскадный
ТДКС (строчник).
Первичн. обмотка ТДКС 1, 2, 3. работает
с тр-ром VT9. (зажигающая обмотка).
Вкл. обмотка вокруг тр-ра, конд. рн дит.
обратного хода луча.
При наст. включении ТДКС есть схема
всех добавок по первичной цепи,
которая необходима для раскатки трансформ.
(Диод VD18 (KD213A) Конденсаторы C39, C47, ...)
Вкл. добавки раб. на обратном ходе
Удобств 5-7в. C45 опр. длительность обратного хода.
Она суммируется с 10,5в и составляет 17в.
Имп. U со вторичных обмоток и выводов
перв. обм. выпрямляется диодами.
Выработка U +40, -40в, +150в, -120в
и 600в. Основное назнач. - выработка
высоковольтного нагр. 12,5 ± 0,5кв.

3. Генератор кадровой развертки

5W2 + 5W1 Автоколеб. уст-ка при отсутствии пол. выд. см.
K174GL1A R10, 3 регул. резистора
При наличии полного телесигнала генератор
работает с внешней синхронизацией, который
зависит с 8н - внешней синхронизацией, 3,5-4,5в.
При этом на выходе генер. кадровой
развертки вырабатывается ток 0,55-0,6а
на экран - по вертикали 13-15см
и дальше на катодки отклоняющей
системы

4. Схема селекции и синхронизации

Выполнена на м/сх K174XA11
Эл. - питательная 10,5 9,10н - Вх видео сиг с коллект. усилителем
16н4 - зашлч VT4 через RC фильтр C16, R17, C19, C20, R27.
- Для выделения из видеосигн. строчных
и кадровых синхросигналов. Есть автокорр.
частоты и фазы по обратному ходу луча.
Строчные синхросигналы подаются с
3ном на VT8 далее через трансфр TV2
на VT9 кот. работает совместно с ТДКС
и возвращается в м/сх селекции. обратного
хода на 6н. Уровни амплитудной селекции и селекции
полюс задаются токами через резисторы R32, R33 соотв.
Стр. синхр. имп. в 68, 67 создает
ток, котор. пост. на отклон. катушки
строчной развертки. VD9, 10 - защита от стат. зарядов

5. Видеоусилитель. Установка реж. работы - поджка Θ и на

э. VT6 с диодов VD11, 12 через резисторы R36, R41. ↑ усиление - R44.
Выполнен на транзисторах VT6, входной
каскад, VT7 - выходной каскад, здесь может
быть транзист. сборка КР198МТ1Б
промежуточного каскада. Через видеоусил.
сформиру из полн. телесигн. с U=16,
сигнал с U=25-35в. (амп) котор. подается
на катод ЭЛТ. Пит. вых. каскада
видеоусил. от выпрэм. ТДКС - 40в
Пит. входн. и промеж. каскадов - 10,5в
и выпрямит. - 12в. Диоды VD11, 12 - для ф. T° стаб-ти реж. р-ти

6. Динамическая фокусировка.

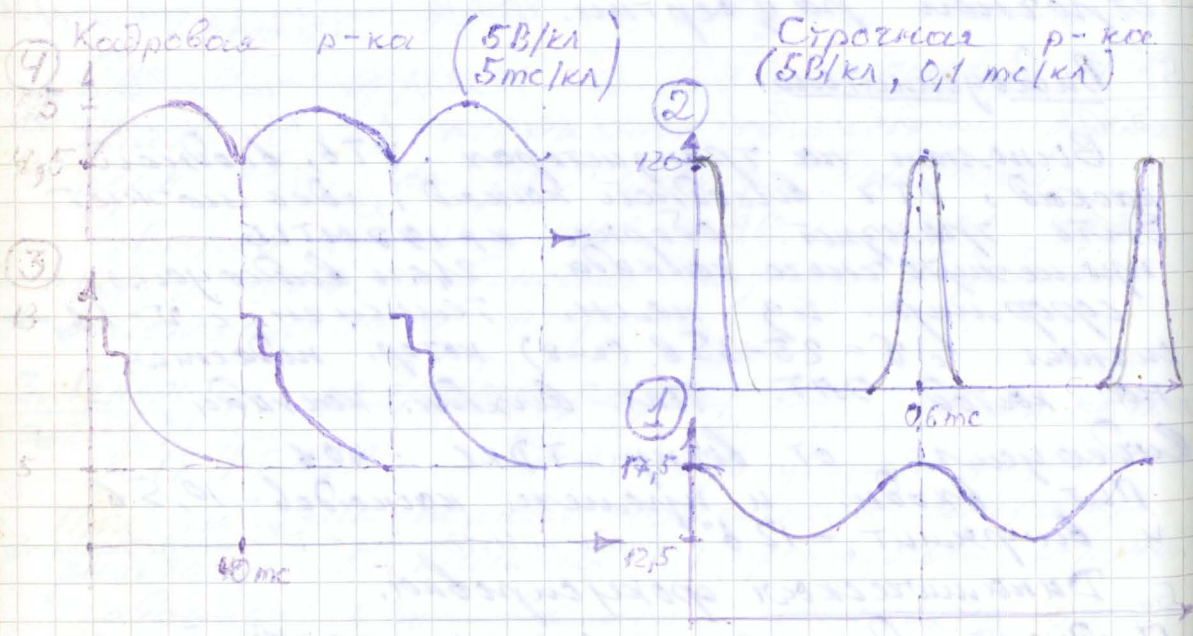
Предназн. для комплекс. искажений
извод. при проделании луча по ЭЛТ.
Факт. происх. неслучно. по синхрон. кадровой
имп. стр. 5, которое компенсирует нелинейности

изображении. Создается параболическое V .
 с вершиной в центре экрана на раздел. кан. C32, C33 и C55, C57, C61 соотв.
 Пит. каскада от выпрям. 150В.
 Осн. эл. KT10 , (КТ940А).

7. ЭЛТ - с электрост. фокусировкой
 и электромагн. отклонением луча.

Объем 039 ам. по адресу (в отладчике)

	40:14	40:13
128	00	80
256	01	00
384	01	80
512	02	00
640	02	80





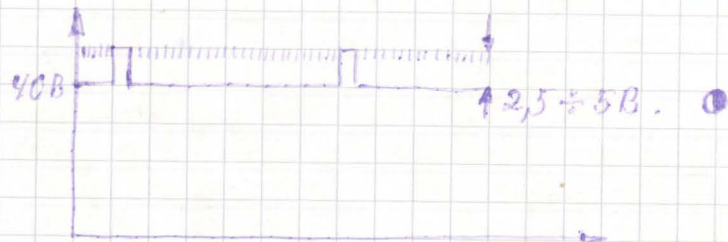
6Y05

Трубка - Н КВ

1 Модулятор $\leq -2B$, const



2 Космод



3,4 Подогрев

3 - +12B, const

4 - 0B

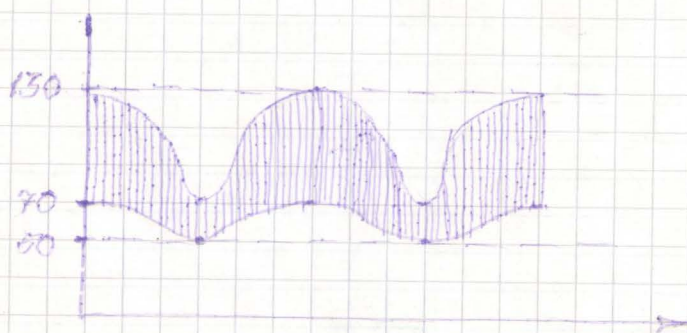
5 - не испол.

6 Ускор. э/д

+400B, const

7 Фокус. э/д

(5ms)
(20B/ка)



ТРУБКА ИНДИКАТОРНАЯ
ЗІЛМІОБ-2
ЭТИКЕТКА

ОКП 6343133191

Трубка индикаторная ЗІЛМІОБ — 2 (далее трубка) без диффузионно-рассеивающего покрытия, с бандажом, с электростатической фокусировкой и электромагнитными отклонением луча, с углом отклонения 90°, с алюминированным экраном из контрастного стекла, белого цвета свечения, предназначена для отображения цифробуквенной и графической информации в мониторах.

Климатическое исполнение УХЛ 1.1.

Индивидуальный №

600430

Схема электрическая

Дата выпуска 02.9.0

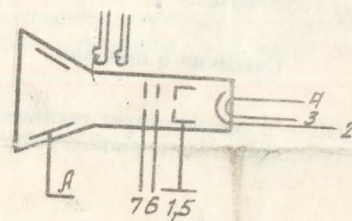
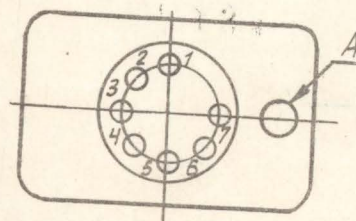


Схема расположения выводов



Обозначение вывода	Наименование электрода
2	Катод
1,5	Модулятор
3,4	Подогреватель
6	Электрод ускоряющий
7	Электрод фокусирующий
A	Анод

Расположение штырьков РШ20а ОСТ 11 ПО 073.008-72

Основные электрические параметры

Яркость свечения экрана, кд/м ² , не менее	100
Разрешающая способность с динамической подфокусировкой:	
вдоль длинной стороны раstra, линий, не менее	1000
вдоль короткой стороны раstra, линий, не менее	750
Коэффициент отражения, не более	0.45
Напряжение запирающее, В	минус 70 — минус 30
Напряжение модуляции, В, не более	30
Напряжение ускоряющее, В	400
Напряжение фокусирующее, В	0 — 400
Напряжение накала, В	12
Напряжение на аноде, В	12000
	+0.012
Ток накала, А	0.128
	—0.013

Драгоценных металлов не содержится.
Цветных металлов не содержится.

Сведения о приемке

Трубка 31ЛМ10В — 2 соответствует техническим условиям
ОДО. 335.608 ТУ без диффузионно-рассеивающего покрытия.

Место для
штампа ОТК

ОТК 83

Место для штампа

«Перепроверка произведена _____»
дата

Место для
штампа ОТК

Указания по эксплуатации

1. Указания по эксплуатации по ОСТ 11 335 015-75 с дополнениями и уточнениями, приведенными ниже.

1.1 Трубка требует осторожного обращения при распаковке и установке в аппаратуру во избежание царапин, посечек, других дефектов на ее поверхности.

Брать трубку только за конусную часть. После извлечения трубки из упаковки внешним осмотром необходимо убедиться в том, что трубка не имеет явно выраженных механических повреждений (трещин на стекле, свободно перемещающихся частиц и т. п.).

1.2 В диапазоне 10 — 5000 Гц резонансные частоты отсутствуют.

1.3 Не допускается эксплуатация трубки одновременно при двух и более предельно допустимых значениях напряжений на электродах и тока анода.

1.4. Применение трубки в режимах и условиях, не установленных техническими условиями, запрещается.

1.5. При проверке коротких замыканий между электродами запрещается применять высоковольтный мегометр.

1.6. Претензии к выгоранию люминофора вследствие превышения плотности луча, оговоренного режимом испытания на долговечность, не принимаются.

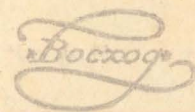
Назначение линий системной шины

Сигнал	Контакт соединителя		
BHE	C02	Вых	Разрешение передачи старшего байта данных. Совместно с младшим разрядом адреса A0 определяет формат данных, передаваемых по шине данных.
A0	C01	Вых	Шина адреса. Адресные линии от 0 до 19 используются для адресации памяти и портов в/в и обеспечивают адресное пространство 1М байт. A0 - младший разряд адреса
A1	A01	"	
A2	A02	"	
A3	A03	"	
...	...		
A19	A19	"	
CPU WAIT	A25	Вх	Такт ожидания в команде системной шины MEMR. При активном (низком) сигнале в цикле команды MEMR обрабатывается один такт ожидания.
DO	A30	Вх(вых)	Шина данных. DO-D7 - младший байт.
D1	A31	"	D18-D15 - старший байт. DO - младший
D2	A32	"	разряд данных
...	...		
D15	A45	"	
IOR	A26	Вых	Команды системной шины:
IOW	A27	"	IOR, IOW - чтение, запись порта в/в
MEMR	A28	"	ЧТ. П
MEMW	A29	"	ЗП П
IRQ2	C03	Вх	Шесть линий запросов прерываний от ЭМ.
IRQ3	C04	"	В системном ЭМ запросы фиксируются по наличию положительного фронта сигнала.
IRQ4	C05	"	Приоритет запросов фиксированный, с низшим
IRQ5	C06	"	приоритетом был IRQ7 (источники запросов
IRQ6	C07	"	IRQ0 и IRQ1 находятся внутри системного модуля
IRQ7	C08	"	
DRQ1	C23	Вх	Линия запр. на облуж. соответствующим каналом
DRQ2	C24	"	прямого доступа к памяти. Сигнал запроса
DRQ3	C25	"	должен поддержив. активным (с низким) во тех пор, пока не активизируется соответствующая линия подтверждения захвата сист. шины каналом ПДП (DACK1-DACK3). Запрос

1 DRQ0 и соотв. канал ПДП используются внутри сист. ЭМ для организ. циклов регенер. памяти

DACK0	C26	Вых	Линия подтв. захвата сист. шинь соотв.
DACK1	C27	То же	каналом ПДП. Использ. ЭМ для разреши.
DACK2	C28	"	передачи информации в шину данных или
DACK3	C29	"	принема данных из шины по запросу DRQ1, 2, 3
T/C	C14	Вых	Конец. перев. ПДП. При перев. массива данных по каналу ПДП активизация этой линии (высокий уровень) указ. на выполн. текущего цикла передачи и прекращ. обмена по активн. в данный момент каналу ПДП.
AEN	C10	Вых	Разреш. адреса ПДП. Активизацией этой линии (высокий уровень) ч.п. сигнализирует ЭМ с выключением сист. шиной цикла передачи по каналу ПДП (и цикла регенерации Пам. в тем числе)
ALE	C09	Вх	Строб адреса. Сигнал активен (импульс положит. поларности) в момент выдачи данных. Микропроц. Действ. адреса. При отсутствии сигн. AEN линия адреса сохр. действ. код до следующего импульса.
RESET	C16	Вых	Сброс процессора по вкл. электропит.
OSC	C18	Вых	Сигнал задающей серии синхронизм. (F=12,288 МГц, скважн=2)
CLK	C11	Вых	Рабочая серия синхронизм. F=4 МГц скважн.=3
I/OCH RDY	C15	Вх	Готовн. канала в/в. Эта линия использ. адаптерами устройств в/в при необход. удлин. цикла передачи данных по систем. шине.
DIAB RESET	C20	Вх	Сигнал сброса. Действ. как модели завис. имеет связь с лог. модуль ЕС1841 (исп. при подкл. станд. оборудов.)
CLK DIAG	C19	Вх	Сигн. действ. как моделизавис. связи с лог. модуль ЕС1841 (при подкл. станд. оборудов.)

СЧСХ	С 21	Вх	Сиг каналы 1/6
SPEAKER OUT	B15	Вых	Звуковой сигн. Вых усил. к динамикам
SPEAKER	B16		Звук. Сигн. звуковой част. на динамики При отсутствии синтезатора B15 и B16 замыкаются
СБРС	B23	Вх	Сброс. Сигн. по которому формируется RESET.



ОБЩАЯ ТЕТРАДЬ
Арт. 6344р ГОСТ 13309-79
96 листов Цена 44 коп.